

# **REKABENTUK DAN PEMBANGUNAN PENYONGSANG DWI-HALA BERPRESTASI TINGGI UNTUK APLIKASI PHOTOVOLTAIC**

**(The Design and Development of a High Performance Bi-directional Inverter for  
Photovoltaic Application)**

**Laporan oleh:**

**PROF MADYA DR. ZAINAL SALAM**

**Fakulti Kejuruteraan Elektrik,  
Universiti Teknologi Malaysia,  
81310 UTM Skudai,  
Johor Darul Takzim**

**Untuk  
Projek Penyelidikan IRPA**

**Vot No: 74104**

**November 2004**

## **ABSTRAK**

Laporan ini mengusulkan topologi penyongsang dwi-arah menggunakan transformer berfrekuensi tinggi untuk aplikasi tersambung ke grid. Topologi yang diusulkan mempunyai kecekapan yang tinggi, ringan dan berkos rendah. Jika dibandingkan dengan penyongsang yang pernah dicadangkan oleh penyelidik terdahulu, bilangan suis kuasa dapat dikurangkan kerana ia menggunakan transformer dari jenis sadap tengah. Oleh yang demikian kecekapan penyongsang ini dapat ditingkatkan. Untuk menghasilkan denyut PWM, teknik pemodulatan secara digital dipilih. Persamaan untuk menentukan sudut denyut diterbitkan dan skim pensuisan untuk menghasilkan isyarat get diusulkan. Disamping itu pampasan masa mati yang mudah berasaskan teknik penambahan lebar denyut dilaksanakan sepenuhnya. Hasilnya herotan voltan keluaran dapat direndahkan. Untuk menentusahkan topologi yang diusulkan, simulasi dilaksanakan bagi mengenal pasti kekuatan dan kelemahan prestasi topologi ini. Seterusnya prototaip penyongsang berkadar 1kW berasaskan mikropengawal 16-bit dibina. Daripada ujian yang dijalankan, terbukti prestasi penyongsang amat memberangsangkan. Ia mempunyai kecekapan maksimum 90% dengan nilai herotan (THD) yang amat rendah iaitu kurang daripada 1%.

## ABSTRACT

This thesis proposes a bidirectional high-frequency link inverter using high-frequency transformer, for grid-connected application. The proposed topology has high efficiency, light weight and low cost. In contrast with work carry out by previous researches, the power switches count is reduced, for center-tapped transformer is used. Therefore, the efficiency of the inverter is increased. As far as PWM technique is concerned, digital approach has been applied. A mathematical equation was derived to calculate the pulse width, and switching scheme for the gate signals was proposed. Furthermore a simple dead time compensation based on pulse width increment was fully implemented. As a result, output voltage distortion was reduced. The proposed topology was verified using computer simulation to study its strength and weaknesses. A 1kW prototype was implemented based on a 16-bit microcontroller. Laboratory experiments are carried out to determine the system performance and the result are very encouraging. The inverter has a maximum efficiency of 90% and low Total Harmonic Distortion (THD), which is less than 1%.

*(Keywords: inverter, power electronics, pulse-width modulation, multilevel)*

**PENYELIDIK:**

1. PROF. MADYA DR. ZAINAL B. SALAM (KETUA)
2. EN. ZULKIFLI BIN RAMLI (PENYELIDIK)
3. EN. TOH LEONG SOON (PENYELIDIK)

**PENULIS:**

PROF. MADYA DR. ZAINAL B. SALAM  
FACULTY OF ELECTRICAL ENGINEERING,  
81310 UTM SKUDAI, JOHOR BAHRU,  
JOHOR DARUL TAKZIM

E-MAIL : ZAINALS@FKE.UTM.MY

TEL. NO. : 07-5535206

019-7205741

FAX: 07-5566272

VOTE NO. : 74104

## KANDUNGAN

<b>Kandungan</b>	<b>Halaman</b>
Abstrak	i
Abstract	ii
Kandungan	iv
Senarai Rajah	viii
Senarai Jadual	xiii
Senarai Simbol	xiv
Senarai Singkatan	xvii
<b>BAB 1: PENGENALAN</b>	<b>1</b>
1.1. Sepintas Lalu	1
1.2. Objektif Penyelidikan	4
1.3. Struktur Laporan	5
<b>BAB 2: SOROTAN KAJIAN</b>	
Pengenalan	7
2.1. Penyongsang DC-AC ( <i>Inverter</i> )	8
2.1.1. Penyongsang Tetimbang Separuh Gelombang ( <i>Half Bridge</i> )	8
<i>Bridge</i>	9
2.1.2. Penyongsang Tetimbang Penuh Gelombang ( <i>Full Bridge</i> )	10
2.2. Pemodulatan Lebar Denyut ( <i>Pulse Width Modulation</i> )	11
2.2.1. Pensampelan Tabii ( <i>Natural Sampling</i> )	12
2.2.2. Pensampelan <i>Regular</i> ( <i>Regular Sampling</i> )	14
2.2.3. Teknik Pensuisan PWM	17

2.3.Penyongsang PWM Terpisah Transformer ( <i>Transformer Isolated PWM Inverter</i> )	18
2.3.1.Penyongsang Terpisah Transformer Frekuensi Rendah	19
2.3.2.Penyongsang Terpisah Transformer Frekuensi Tinggi	22
2.3.3.Penyongsang Terpisah Transformer Frekuensi Tinggi Dwi-Hala	22
2.3.3.1.Penukar Cyclo ( <i>Cycloconverter</i> )	25
2.3.3.2.Penerus Aktif	

### **BAB 3: TOPOLOGI CADANGAN: PENYONGSANG TRANSFORMER FREKUENSI TINGGI DWI-ARAH**

Pengenalan	27
3.1.Penyongsang Terpisah Transformer Frekuensi Tinggi Dwi-Arah	
3.1.1.Konfigurasi Penyongsang	28
3.1.2.Penerus Aktif	31
3.1.3.Teknik Penerbitan Persamaan Sudut Denyut PWM.	33
3.2.PWM Frekuensi Tinggi	38
3.2.1.Kaedah 1: Anjakan Fasa Gelombang Pembawa	40
3.2.2.Kesan Masa-Mati	44
3.2.3.Kaedah 2: Frekuensi Gelombang Pembawa Separuh	46
3.2.4.Ketepuan Transformer	47
3.2.5.Kaedah 3: Frekuensi Gelombang Pembawa Separuh dengan Denyut Purata	50
3.2.5.1.Pampasan Kesan Masa-Mati	54
3.2.5.2.Pampasan Masa-Mati pada Penjanaan PWM Frekuensi Tinggi Kaedah 3	56

### **BAB 4: REKABENTUK PERKAKASAN PROTOTAIP PENYONGSANG**

Pengenalan	58
4.1. Perkakasan Mikropengawal	
4.1.1 Modul Prototaip Keil MCB-167	59
4.1.2 Aturcara Penjanaan PWM	61

4.1.2.1 Modul PWM	61
4.1.2.2 Ragam 1 ( <i>Center Aligned PWM</i> )	62
4.1.2.3 Operasi PEC ( <i>Peripheral Event Controller</i> )	63
4.1.2.4 Penjanaan Gelombang Isyarat PWM	65
4.1.2.5 Penjanaan Gelombang Pembawa Segiempat	67
4.1.2.6 Penjanaan Isyarat Penukar-Kutub	67
4.1.2.7 Ringkasan Struktur Aturcara	68
4.2.Perkakasan Elektronik Kuasa	70
4.2.1 Pemacu Gate	70
4.2.1.1 Penukar DC-DC	73
4.2.1.2 Penjana Masa-Mati	74
4.2.2 Suis Kuasa	75
4.2.3 Konfigurasi Lengkap Prototaip	77
4.3.Sampel Gelombang-Gelombang Keluaran	78
<b>BAB 5: KOMPONEN MAGNETIK</b>	
Pengenalan	83
5.1 Rekabentuk Transformer Frekuensi Tinggi	84
5.1.1 Prosedur Rekabentuk	85
5.1.2 Kesan Permukaan ( <i>Skin effect</i> )	90
5.1.3 Contoh Pengiraan	93
5.2 Rekabentuk Induktor Kuasa	98
5.2.1 Rekabentuk Induktor dengan Sela Udara	99
5.2.2 Pemilihan Teras Induktor	101
5.2.3 Contoh Pengiraan	102
<b>BAB 6: KEPUTUSAN DAN ANALISIS</b>	
Pengenalan	106
6.1 Voltan dan Arus Keluaran Penyongsang	106
6.2 Spektrum Harmonik	112
6.3 Herotan Harmonik Seluruh (THD)	115
6.4 Kecekapan Penyongsang	116
6.5 Pampasan Masa Mati	118

**BAB 7: RINGKASAN,SUMBANGAN DAN CADANGAN**

7.1 Ringkasan Penyelidikan	120
7.2 Sumbangan Penyelidikan	122
7.3 Cadangan	123
Rujukan	124
Lampiran 1: Aturcara Penjanaan PWM menggunakan C167	
Lampiran 2: Fail Matcad	
Lampiran 3: Jadual Saiz Pengalir	
Lampiran 4: Senarai Penerbitan	
Lampiran 5: Litar Skematik Pemacu Gate	
Lampiran 6: Kitar penuh 50Hz gelombang voltan dan arus litar penerus aktif	



## SENARAI RAJAH

<b>Rajah</b>	<b>Perkara</b>	<b>Halaman</b>
2-1	Konfigurasi penyongsang separuh gelombang dan contoh gelombang keluaran	9
2-2	Konfigurasi penyongsang tetimbang penuh gelombang dan contoh gelombang keluaran	10
2-3	Pensampelan tabii pemodulatan lebar denyut	11
2-4	Pensampelan <i>regular</i> pemodulatan lebar denyut	13
2-5	Perbandingan pensampelan tabii dan <i>regular</i> pemodulatan lebar denyut	14
2-6	Pensuisan bipolar yang menggunakan dua gelombang sinus yang berbeza fasa 180°	15
2-7	Spektrum harmonik voltan keluaran PWM kaedah <i>bipolar</i> dengan parameter $M_I = 1.0$	16
2-8	Spektrum harmonik voltan keluaran PWM kaedah unipolar dengan parameter $M_I = 1.0$	16
2-9	Penyongsang yang menggunakan transformer 50Hz untuk menaikkan voltan keluaran kepada 240V	18
2-10	Penyongsang transformer frekuensi tinggi jenis penukar DC-DC	19
2-11	Gelombang keluaran untuk setiap tahap penukaran penyongsang transformer frekuensi tinggi jenis penukar DC-DC	20
2-12	Teknik penukaran gelombang yang diusulkan oleh Cocconi untuk topologi penyongsang pada rajah 2-10	21
2-13	Penyongsang terpisah transformer frekuensi tinggi jenis	23

	<i>cycloconverter</i>	
2-14	Isyarat dan voltan keluaran penyongsang terpisah transformer frekuensi tinggi jenis <i>cycloconverter</i>	24
2-15	Penyongsang terpisah transformer frekuensi tinggi dengan penerus aktif	25
2-16	Gelombang keluaran pada setiap tahap penukaran penyongsang terpisah transformer frekuensi tinggi dengan penerus aktif	26
3-1	Litar topologi penyongsang yang diusulkan; penyongsang PWM terpisah transformer frekuensi tinggi.	29
3-2	Tahap-tahap penukaran gelombang yang berlaku dalam topologi penyongsang PWM terpisah transformer frekuensi tinggi.	30
3-3(a)	Arah pengaliran arus di dalam litar penerus aktif	32
3-3(b)	Gelombang voltan dan arus pada litar penerus aktif	32
3-4	Konsep penyamaan volt-saat untuk menentukan sudut denyut PWM	34
3-5	Pemodulatan lebar denyut menggunakan konsep volt-saat; lebar denyut PWM ke- $k$	36
3-6	Pengantaramukaan antara penjana isyarat dan peranti kuasa penyongsang	39
3-7	Pemodulatan PWM frekuensi tinggi kaedah 1; $M_I = 0.8$ , $m_f = 20$	41
3-8	Gelombang keluaran selepas menerusi penerus aktif dan tetimbang penukar kutub. Litar penapis tidak digunakan.	42
3-9	Spektrum harmonik ternormal keluaran PWM kaedah 1 dengan $M_I = 1.0$ dan $m_f = 40$	43
3-10	Gelombang voltan ralat kesan daripada masa mati	44
3-11	Harmonik ganjil $k-n$ pada voltan PWM kesan masa-mati; $t_d / T_s = 0.1$ dan $M_I = 1.0$	46
3-12	Pemodulatan PWM frekuensi tinggi kaedah 2; $M_I = 0.8$ , $m_f = 20$	47
3-13	Lengkuk histerisis B-H transformer	48

3-14	Peratus kadar kuasa teras transformer maksimum yang boleh digunakan kesan anjakan ketumpatan fluks.	49
3-15	Pemodulatan PWM frekuensi tinggi kaedah 3; $M_I = 0.8$ , $m_f = 20$	51
3-16	Spektrum harmonik ternormal keluaran PWM kaedah 1 dengan $M_I = 1.0$ dan $m_f = 60$	52
3-17	Pampasan masa mati pada penjanaan PWM frekuensi tinggi kaedah 1	55
3-18	Pampasan masa mati pada penjanaan PWM frekuensi tinggi kaedah 3	57
4-1	Gambarajah blok binaan mikropengawal SAB-C167CS	60
4-2	Gambarajah blok saluran PWM	62
4-3	Operasi an gelombang keluaran ragam “ <i>center aligned PWM</i> ” dengan nilai $PW_x$ berbeza.	64
4-4	Carta algoritma bagi aturcara yang menjana PWM dan isyarat kawalan lain	69
4-5	Gambarajah dalam pemacu HPL 3120	71
4-6	Rajah blok sambungan cip pemacu HCPL 3120	72
4-7	Gambar teras transformer ETD 10 jenis 3C90	73
4-8	Litar skematik panjang masa mati	75
4-9	Litar sambungan diantara voltan bekalan, cip pemacu HCPL 3120 dan suis kuasa(MOSFET)	75
4-10	Struktur dalaman modul IGBT SK25GB063	76
4-11	Konfigurasi lengkap prototaip penyongsang	78
4-12	Gelombang keluaran yang dijana oleh mikropengawal ditunjukkan 2 skala masa yang berlainan. Parameter $M_I = 0.8$ , $m_f = 30$	80
4-13	Gelombang keluaran daripada litar logik untuk pemodulatan PWM frekuensi tinggi.	80
4-14	Gelombang keluaran daripada modul pemacu gate	81
4-15	Voltan gate ketika isyarat input adalah pinggir positif dan negatif selepas menerusi penjana masa mati	81
4-16	Gelombang keluaran daripada tetimbang MOSFET dan litar	82

	penerus aktif	
4-17	Gambar photo prototaip yang dibina	82
5-1	Gambarajah blok topologi penyongsang dalam projek ini	84
5-2	Luas ruang belitan, $A_c$ dan luasa keratan rentas, $A_e$	86
5-3	Kawasan operasi ketumpatan fluks topologi tetimbang penuh semasa keadaan mantap	88
5-4	Kesan permukaan di dalam pengalir kuprum	91
5-5	Perbandingan antara transformer frekuensi tinggi yang direka dengan transformer 50Hz.	97
5-6	Arus DC di dalam induktor menyebabkan B1 hampir dengan B teput, $\Delta B = B_{sat} - B1$ .	99
5-7	Penggunaan sela udara pada teras	100
5-8	Objek diletakkan pada lengan kiri dan kanan teras untuk mewujudkan sela udara pada bahagian tengah teras	105
6-1	Keputusan simulasi dan praktik voltan dan arus keluaran penyongsang tanpa penapis. Parameter semasa simulasi ialah $m_f = 650$ , $M_I = 1.0$ , $R = 60$ ohm	108
6-2	Keputusan simulasi dan praktik voltan dan arus keluaran penyongsang berpenapis terbeban rintangan. Parameter ialah $m_f = 650$ , $M_I = 1.0$ , frekuensi potong penapis, $f_o = 10$ KHz.	109
6-3(a)	Keputusan praktik: voltan dan arus keluaran penyongsang berpenapis tanpa litar dwi-arah terbeban induktif. Parameter semasa pengukuran ialah $m_f = 650$ , $M_I = 1.0$ , $PF = 0.70$ .	111
6-3(b)	Keputusan praktik: voltan dan arus keluaran penyongsang berpenapis dengan litar dwi-arah terbeban induktif. Parameter semasa pengukuran ialah $m_f = 650$ , $M_I = 1.0$ , $PF = 0.70$ .	111
6-4	Keputusan simulasi dan praktik spektrum frekuensi keluaran penyongsang tanpa penapis dengan nilai parameter $M_I = 1.0$ dan $m_f = 650$ .	113
6-5	Graf amplitud spektrum harmonik ternormal lawan indeks pemodulatan	114
6-6	Graf peratus THD lawan kuasa keluaran penyongsang	115

6-7	Kaedah pengukuran kecekapan tetimbang MOSFET, transformer frekuensi tinggi dan kuasa keseluruhan penyongsang	116
6-8	Kecekapan komponen penyongsang lawan kuasa keluaran penyongsang	117
6-9	Graf THD lawan $t_d/T_s$ semasa tanpa pampasan dan selepas pampasan kesan masa mati	119
6-10	Spektrum harmonik kesan masa mati dengan parameter $t_d/T_s = 0.1$	119

**SENARAI JADUAL**

<b>Jadual</b>	<b>Perkara</b>	<b>Halaman</b>
3-1	Jadual benar pemodulatan PWM frekuensi tinggi	39
3-2	Harmonik ternormal $V_n/V_{dc}$ untuk keluaran PWM	44
3-3	Harmonik ternormal $V_n/V_{dc}$ untuk keluaran PWM kaedah 3	52
4-1	Spesifikasi dan kadaran MOSFET IRF250	76
4-2	Spesifikasi dan kadaran IGBT SK25GB063	77
5-1	Kedalaman penembusan kesan permukaan pada pelbagai frekuensi pada suhu 100°C.	92
5-2	Spesifikasi teras 3C90 ETD54	95
5-3	Spesifikasi teras 3C90 ETD34.	103

## SENARAI SIMBOL

$\hat{V}_m$	Amplitud gelombang memodulat
$\hat{V}_c$	Amplitud gelombang pembawa
$f_c$	Frekuensi gelombang pembawa
$f_m$	Frekuensi gelombang memodulat
$v_m(t)$	Gelombang memodulat
$v_s(t)$	Gelombang pesampelan <i>regular</i>
$v_c(t)$	Gelombang pembawa
$A_{p1}$	Sampel denyut PWM bahagian positif
$A_{p2}$	Sampel denyut PWM bahagian negatif
$A_{s1}$	Sampel gelombang sinus bahagian positif
$A_{s2}$	Sampel gelombang sinus bahagian negatif
$V_{1k}$	Voltan purata denyut PWM bahagian positif
$V_{2k}$	Voltan purata denyut PWM bahagian negatif
$V_{dc}$	Voltan DC
$\beta_{1k}$	Nisbah voltan purata bahagian positif
$\beta_{2k}$	Nisbah voltan purata bahagian negatif
$M_I$	Indeks pemodulatan
$\delta_{1k}$	Lebar denyut PWM ke- $k$ bahagian positif
$\delta_{2k}$	Lebar denyut PWM ke- $k$ bahagian negatif
$\delta_k$	Lebar denyut PWM ke- $k$
$\alpha_{1k}$	Sudut denyut PWM pinggir positif

$\alpha_{2k}$	Sudut denyut PWM pinggir negatif
$m_f$	Nisbah pemodulatan
$v_{pwm}$	Isyarat logik gelombang PWM
$v_s$	Isyarat logik gelombang pembawa segiempat
$v_{lega}$	Isyarat logik lengan $a$ tetimbang MOSFET
$v_{legb}$	Isyarat logik lengan $b$ tetimbang MOSFET
$v_u$	Isyarat logik gelombang penukar kutub
$v_{HF}$	Gelombang PWM frekuensi tinggi
$v_{pwmrect}$	Gelombang PWM frekuensi tinggi berterus
$v_o$	Gelombang voltan keluaran
$v_{o1rms}$	Nilai RMS voltan keluaran fundamental
$V_n$	Harmonik ke- $n$ voltan keluaran
$V_{nk}$	Harmonik ke- $n$ denyut PWM ke- $k$
$v_e$	Voltan ralat
$\delta'_k$	Denyut PWM purata ke- $k$
$\delta''_{1k}$	Lebar denyut PWM ke- $k$ selepas pampasan masa mati bahagian positif
$\delta''_{2k}$	Lebar denyut PWM ke- $k$ selepas pampasan masa mati bahagian negatif
$\delta''_k$	Lebar denyut PWM ke- $k$ selepas pampasan masa mati
$\Re$	Pemalar penukar domain masa nyata kepada domain kitar-jan
$\eta$	Kecekapan transformer
$\Delta$	Kedalaman penembusan
$\alpha'_k$	Sudut PWM purata ke- $k$
$A_c$	Luas tettingkap teras
$A_e$	Luas keratan rentas teras
$a_n$	Harmonik ganjil ke- $n$
$A_p$	Luas kawasan belitan primer
$A_{ps}$	Luas kawasan belitan
$A_t$	Luas keratan rentas pengalir
$B$	Ketumpatan fluks magnet



$B_a$	Ketumpatan fluks magnet
$B_i$	Ketumpatan fluks magnet teras
$B_{max}$	Ketumpatan fluks magnet operasi
$B_o$	Titik tengah ayunan ketumpatan fluks magnet
$B_{offset}$	Anjakan ketumpatan fluks magnet
$B_{sat}$	Ketumpatan fluks magnet tepu
$C_{ge}$	Kapasitor gate
$C_x$	Nilai kemuatan
$d$	Ketumpatan arus puncak ( $A/in^2$ )
$D_{cma}$	Ketumpatan arus ( <i>circular mil per ampere</i> )
$f_o$	Frekuensi lulus rendah
$H$	Keamatan medan magnet
$H_i$	Keamatan medan magnet teras
$I_p$	Arus belitan primer
$K_m$	Pemalar bahan
$l_a$	Panjang sela udara
$l_i$	Panjang laluan teras
$L_x$	Nilai kearuhan
$M_{I_{max}}$	Nisbah pemodulatan maksimum
$N$	Nisbah transformer
$N_p$	Bilangan belitan primer
$N_s$	Bilangan belitan sekunder
$P_o$	Kuasa keluaran
$PW0_k$	Nilai interger PWM ke- $k$
$SF$	Faktor ruang( <i>space factor</i> )
$t_d$	Masa mati
<i>tempoh</i>	Tempoh isyarat PWW
$T_S$	Tempoh frekuensi pembawa
$u_i$	Permibilii purata teras
$V_p$	Voltan belitan primer
$V_s$	Voltan keluaran belitan sekunder

## SENARAI SINGKATAN

AC	Arus ulang-alik
CSI	penyongsang bekalan arus
DC	Arus terus
PWM	Pemodulatan lebar denyut
SHEPPWM	<i>Selective Harmonic Elimination PWM</i>
SPVPWM	<i>Space Vector PWM</i>
THD	Herotan harmonik seluruh
VSI	Penyongsang bekalan voltan
USART	Talian komunikasi sesiri segerak/tak segerak
I/O	Input output
RAM	Ingatan capaian rawak
PW <sub>x</sub>	Daftar lebar denyut PWM saluran x
PT <sub>x</sub>	Daftar pemasa PWM saluran x
PP <sub>x</sub>	Daftar tempoh PWM saluran x
PEC	<i>Peripheral event controller</i>
SRCP <sub>x</sub>	Penuding sumber
DSTP <sub>x</sub>	Penuding destinasi
TTL	<i>Transistor transistor logik</i>
IGBT	Insulated gate bipolar transistor
MOSFET	Metal Oxide Silicon field Effect Transistor

## BAB 1

### Pengenalan

#### 1.1. Sepintas Lalu

Masyarakat dunia pada masa kini sedang menghadapi pelbagai krisis akibat daripada penggunaan sumber tenaga bahan api fosil (*fossil fuel*). Penjanaan tenaga daripada minyak, arang batu dan gas asli telah mengakibatkan masalah persekitaran seperti pemanasan global dan hujan asid yang boleh menjejaskan kesihatan dan ekologi dunia[16,13]. Disebabkan oleh faktor sumber yang semakin terhad, krisis harga bahan api juga kian meruncing. Anggaran pakar mendapati petroleum dan gas asli hanya akan bertahan selama 150 tahun, manakala untuk arang batu pula boleh bertahan selama 200 tahun[6]. Dengan meningkatnya kesedaran tentang kesan tersebut, tumpuan ke atas sumber tenaga alternatif yang boleh diperbaharui (*renewable energy*) bagi memenuhi peningkatan permintaan tenaga telah mendapat keutamaan[7,13].

Sumber-sumber tenaga alternatif seperti tenaga solar, angin, biomas dan geotermal semakin menarik perhatian penyelidik. Ini kerana ia adalah bersih dan boleh diperbaharui. Gabungan di antara sumber boleh diperbaharui dan bahan api fosil dapat membantu melambatkan pemanasan global dan pencemaran persekitaran[16]. Walaubagaimanapun, sumber tenaga boleh diperbaharui memerlukan peralatan dan teknik penukaran tenaga yang canggih bagi membolehkan ia dimanfaatkan oleh pengguna. Sebagai contoh, panel solar (*photovoltaic*) yang menghasilkan tenaga dalam bentuk arus terus (DC) perlu ditukar kepada arus ulang-alik (AC) supaya ia dapat digunakan untuk perkakasan domestik. Penyesuaian di

antara sumber tenaga solar dan beban dilakukan dengan menggunakan peralatan elektronik kuasa yang dikenali sebagai penyongsang (*inverter*). Untuk sistem yang bersumberkan solar, matlamat penyongsang adalah untuk menukar kuasa DC kepada AC dengan voltan dan frekuensi yang stabil.

Bidang elektronik kuasa bermula apabila thyristor tercipta pada lewat tahun 1950-an. Dengan terhasilnya thyristor dan berbagai-bagai suis kuasa yang terkemudian seperti Triacs, BJT, MOSFET kuasa, IGBT, SITs dan GTO, bidang elektronik kuasa telah berkembang dengan pesat sekali[6]. Komponen baru yang mempunyai kadaran voltan, arus dan frekuensi pensuisan yang lebih tinggi menyebabkan banyak pembangunan dalam topologi, analisis, simulasi dan teknik kawalannya. Hasilnya peralatan elektronik kuasa diperbaharui dengan begitu pantas. Sebagai contoh, penyongsang hari ini adalah jauh lebih kecil saiznya dengan kadar kuasa dan kecekapan yang tinggi berbanding dengan penyongsang 20 tahun lalu.

Penyongsang boleh dibahagikan kepada dua jenis utama: penyongsang bekalan voltan (*voltage source inverter*, VSI) dan penyongsang bekalan arus (*current source inverter*, CSI). Kedua-dua penyongsang tersebut mempunyai kelebihan dan kelemahan masing-masing yang dibincangkan dalam pelbagai rujukan [48,31,40]. Walaubagaimanapun, VSI lebih digemari berbanding CSI, terutamanya untuk sumber tenaga boleh diperbaharui[40]. Di antara aplikasi utama penyongsang yang menggunakan sumber tenaga boleh diperbaharui ialah penyongsang tersambung grid.

Penyelidikan dan pembangunan penyongsang bersambung dengan grid adalah amat ketara, terutama pada dekad yang mutakhir ini[41,17,34]. Ini kerana banyak kelebihan yang diperolehi; antaranya ialah ia menjimatkan kos pembinaan talian penghantaran dan pengagihan[5]. Sebagai contoh, tenaga elektrik yang dihasilkan panel-panel solar dapat digunakan secara terus tanpa memerlukan talian penghantaran yang jauh untuk sampai kepada pengguna tempatan. Dalam konteks yang lebih luas ia adalah penting untuk tujuan keseimbangan beban iaitu dengan memperbaiki profil voltan pada bahagian pembekal (*feeder*) dan mengurangkan paras beban pada transformer pencawang [16,5]. Dari sudut ekonomi pula ia dapat mengurangkan kos kehilangan kuasa pada talian penghantaran dan mengurangkan kos penjanaan menggunakan bahan api fosil.

Untuk bersambung dengan grid, sumber voltan masukan DC dan voltan keluaran AC memerlukan pemisahan secara elektrik. Ini bertujuan mengelakkan pengaliran komponen arus DC ke dalam sistem grid dan untuk melindungi pengguna daripada sebarang kebocoran dan kerosakan elektrik. Secara asasnya, transformer digunakan sebagai komponen pemisahan. Transformer frekuensi talian 50Hz telah digunakan dengan meluasnya di dalam kebanyakan rekabentuk penyongsang konvensional. Penggunaan transformer ini menimbulkan beberapa masalah iaitu saiznya yang sangat besar serta berat, mahal dan mempunyai kecekapan yang rendah[4,31,33]. Bagi mengatasi masalah tersebut transformer berfrekuensi tinggi digunakan. Dengan menggunakan transformer frekuensi tinggi, rekabentuk penyongsang menjadi lebih kecil, murah dan ringan.

Dengan meningkatkan frekuensi pensuisan, saiz penyongsang akan menjadi semakin kecil. Akan tetapi kehilangan kuasa akan meningkat dan kecekapan akan menurun. Oleh yang demikian pemilihan kaedah pensuisan yang sesuai merupakan satu lagi aspek penting dalam menentukan prestasi penyongsang. Skim pensuisan yang paling mudah untuk dilaksanakan ialah gelombang empat-segi, tetapi ia menghasilkan profil harmonik yang buruk. Kaedah quasi-gelombang segiempat menghasilkan harmonik pada voltan keluaran yang lebih baik berbanding kaedah gelombang segi empat, tetapi fleksibilitinya masih terhad. Skim pensuisan yang paling digemari sekarang adalah pemodulatan lebar denyut (PWM), yang mana ia telah digunakan dengan meluasnya dalam hampir semua rekabentuk penyongsang baru.

Pembangunan skim pensuisan PWM telah diperkenalkan oleh Schonung dan Stemmler pada tahun 1964[52] yang dikenali sebagai pensampelan tabii (*natural sampling*). Ini merupakan kaedah analog yang menggunakan konsep perbandingan antara gelombang memodulat (sinus) dengan gelombang pembawa (segitiga) untuk menghasilkan denyut-denyut PWM. Kaedah digital telah ditemui oleh Bowes pada tahun 1975[52]. Ia dikenali sebagai keadah pensampelan-teratur (*regular sampling*). Melalui kaedah digital, penjanaan PWM menjadi lebih mudah dan ia menjadi ikutan dan asas kepada penemuan kaedah-kaedah PWM yang baru. Di antara kaedah baru tersebut ialah Optimized PWM[34], Selective Harmonic Elimination PWM

(SHEPPWM) [17,34] dan yang terbaru ialah Space Vector PWM (SPVPWM)[49,11].

## 1.2. Objektif Penyelidikan

Seperti yang telah dicatatkan di dalam pendahuluan kajian, penyongsang tersambung grid masih aktif kerana ia menjanjikan banyak kelebihan. Ini terbukti dengan bilangan penyelidikan dan literatur mutakhir yang berterusan dalam bidang ini. Kajian dalam laporan ini akan memfokuskan kepada menambah baik rekabentuk topologi penyongsang yang boleh tersambung ke grid. Matlamat kajian adalah untuk menghasilkan penyongsang dwi-arah (*bi-directional*) yang berkecekapan tinggi, murah dan ringan.

Bagi memenuhi kriteria tersebut, topologi penyongsang yang dikenal pasti ialah penyongsang terpisah transformer frekuensi tinggi. Dua aspek rekabentuk akan diberikan tumpuan iaitu:

1. Menambah baik litar kuasa untuk topologi yang diusulkan.
2. Memperbaiki skim pensuisan digital untuk dilaksanakan pada topologi yang diusulkan.

Kajian dimulai dengan sorotan kajian ke atas kerja-kerja penyelidikan penyelidik terdahulu bagi mengenal pasti masalah dan kelebihan setiap topologi yang pernah diusulkan. Setelah itu simulasi dilakukan ke atas topologi terpilih untuk mencari penyelesaian kepada masalah yang timbul. Kemudian topologi yang telah diperbaiki dicadangkan. Seterusnya prototaip yang berdasarkan topologi usulan dibina untuk menguji tahap keberkesananannya.

### 1.3. Struktur Laporan

Laporan ini mengandungi tujuh bab termasuk bab ini. Kandungan untuk setiap bab dapat diringkaskan seperti yang berikut:

**Bab 2** merangkumi sorotan kajian iaitu latar belakang dan isu-isu berkaitan dengan topologi penyongsang. Ini termasuklah perbincangan tentang topologi asas penyongsang, teknik pemodulatan lebar denyut (PWM) dan kaedah pensampelan. Fokus diberikan kepada topologi penyongsang yang menggunakan transformer frekuensi tinggi.

**Bab 3** akan menerangkan skim PWM yang dicadangkan untuk penyongsang transformer frekuensi tinggi. Penerbitan persamaan matematik untuk mengira sudut pensuisan PWM bagi topologi ini juga diusulkan. Seterusnya tiga kaedah pensuisan untuk topologi ini dicadangkan dan diperincikan. Walaubagaimanapun hanya satu kaedah yang paling sesuai dipilih untuk diimplementasi pada prototaip.

**Bab 4** akan mempersembahkan rekabentuk perkakasan prototaip hasil daripada topologi yang dicadangkan. Perbincangan termasuklah implementasi persamaan matematik yang telah diterbitkan dalam bab 3 untuk menjana PWM menggunakan mikropengawal. Rekabentuk perkakasan utama yang lain dibincangkan ialah litar pemacu gate (*gate drive*) dan litar kuasa.

**Bab 5** akan membincangkan rekabentuk transformer dan induktor frekuensi tinggi untuk penyongsang yang dicadangkan. Perbincangan yang mendalam termasuklah pemilihan teras, pengiraan lilitan, pemilihan saiz pengalir dan kesan permukaan (*skin effect*).

**Bab 6** akan membincangkan keputusan yang diperolehi hasil daripada prototaip yang siap dibina. Antara keputusan penting yang diberikan termasuklah voltan dan arus keluaran, spektrum harmonik, kecekapan dan THD.

**Bab 7** memberikan ringkasan keseluruhan mengenai penyelidikan yang telah dilakukan. Sumbangan dan hasil kajian ini akan ditonjolkan. Akhir sekali cadangan bagi memperbaiki hasil kajian pada masa akan datang juga diberikan.



## BAB 2

### Sorotan Kajian

#### Pengenalan

Sejak berkembangnya bidang elektronik kuasa, berbagai-bagai topologi dan teknik pensuisan penyongsang telah ditemui dan dibangunkan. Pada masa kini teknik pemodulatan lebar denyut (PWM) amat popular dan sering digunakan dalam rekabentuk penyongsang yang baru. Kaedah PWM mempunyai banyak kelebihan berbanding kaedah lain seperti penyongsang gelombang segiempat.

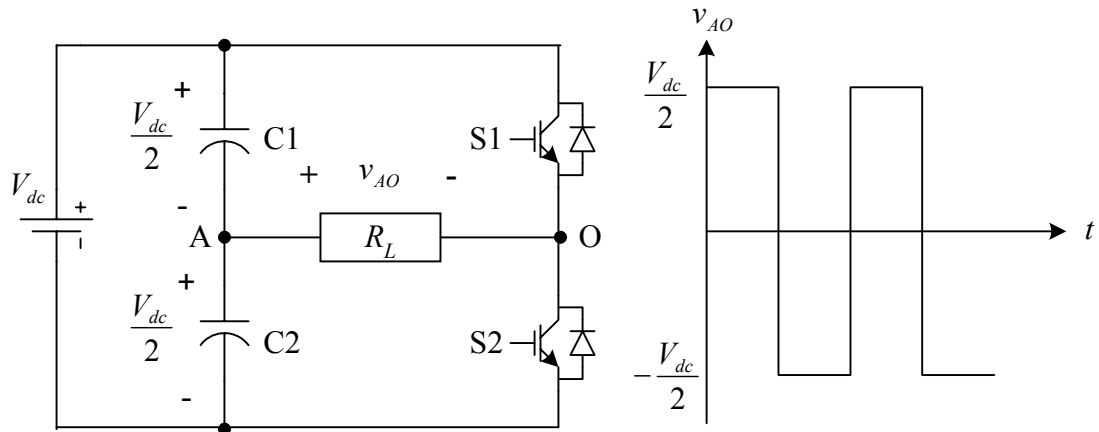
Bab ini akan menyorot latar belakang, operasi dan teknik pensuisan penyongsang. Ia dimulai dengan perbincangan mengenai rekabentuk dan operasi penyongsang konvensional, teknik PWM dan kaedah pensampelan. Seterusnya perbincangan akan tertumpu kepada topologi penyongsang terpisah transformer berfrekuensi tinggi (*transformer isolated inverter*). Topologi yang telah dicadangkan oleh penyelidik-penyelidik terdahulu diselidiki untuk mengenal pasti kelemahan dan kelebihan yang wujud.

## 2.1. Penyongsang (*Inverter*)

Penyongsang merupakan peranti yang menukarkan kuasa DC kepada kuasa AC dengan mencincang voltan DC (atau arus DC) untuk mendapatkan keluaran voltan AC (atau arus AC). Penyongsang DC-AC biasa digunakan di dalam pemacu motor AC, bekalan kuasa tanpa-gangguan (UPS) dan peralatan penukar tenaga boleh diperbaharui. Dalam sistem penyongsang satu fasa, topologi konvensional yang biasa digunakan ialah tetimbang separuh gelombang (*half bridge*) dan tetimbang penuh gelombang (*full bridge*).

### 2.1.1. Penyongsang Tetimbang Separuh Gelombang (*Half Bridge*)

Topologi tetimbang separuh gelombang adalah merupakan topologi yang paling mudah untuk dibina. Litar penyongsang tersebut ditunjukkan di dalam rajah 2-1. Ia menggunakan dua suis kuasa (S1 dan S2) untuk menghasilkan voltan keluaran gelombang segiempat. Voltan sadap tengah diperolehi dengan menggunakan dua konfigurasi kapasitor yang disambung secara siri (C1 dan C2). Voltan keluaran  $v_{AO}$  yang terhasil adalah beramplitud separuh daripada voltan masukan DC. Biasanya topologi ini digunakan untuk penyongsang dengan kadar kuasa yang rendah. Ini kerana pada kadar kuasa yang besar nilai kekuatan kapasitor yang diperlukan adalah besar dan tidak ekonomik.

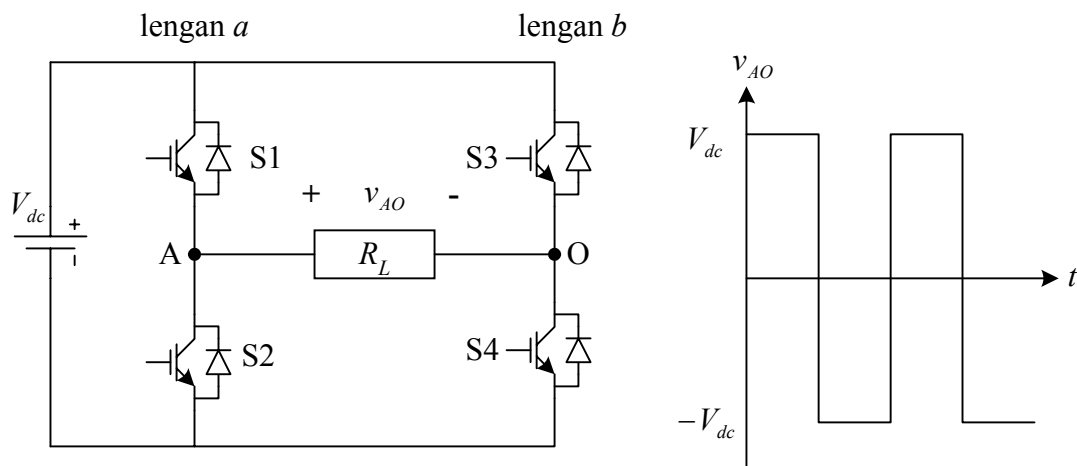


Rajah 2-1: Konfigurasi penyongsang separuh gelombang dan contoh gelombang keluaran.

### 2.1.2. Penyongsang Tetimbang Penuh Gelombang (*Full Bridge*)

Topologi yang kedua dikenali sebagai tetimbang penuh gelombang. Berbanding kaedah tetimbang separuh gelombang, ianya menggunakan empat suis kuasa. Oleh yang demikian, amplitud voltan keluaran yang diperolehi adalah dua kali ganda. Konfigurasi suis topologi ini ditunjukkan pada rajah 2-2. Ia mempunyai dua lengan (*leg*), (lengan *a* dan lengan *b*) yang disambung secara sesiri antara dua terminal bekalan DC.

Untuk setiap lengan penyongsang, suis yang di atas ( $S1, S3$ ) adalah sentiasa bersongsangan antara suis di bawah ( $S2, S4$ ). Di dalam kes praktik, setiap suis mempunyai masa menaik,  $t_r$  dan menurun,  $t_f$ . Jika kesan ini tidak diambil kira, litar pintas (*shoot-through*) akan berlaku ketika pertukaran pembukaan (*ON*) dan penutupan (*OFF*) suis. Bagi mengelakkan berlakunya litar pintas, satu mekanisme perlindungan yang dikenali sebagai 'masa mati' (*dead-time*) digunakan di dalam litar pemacu gate [15,18].



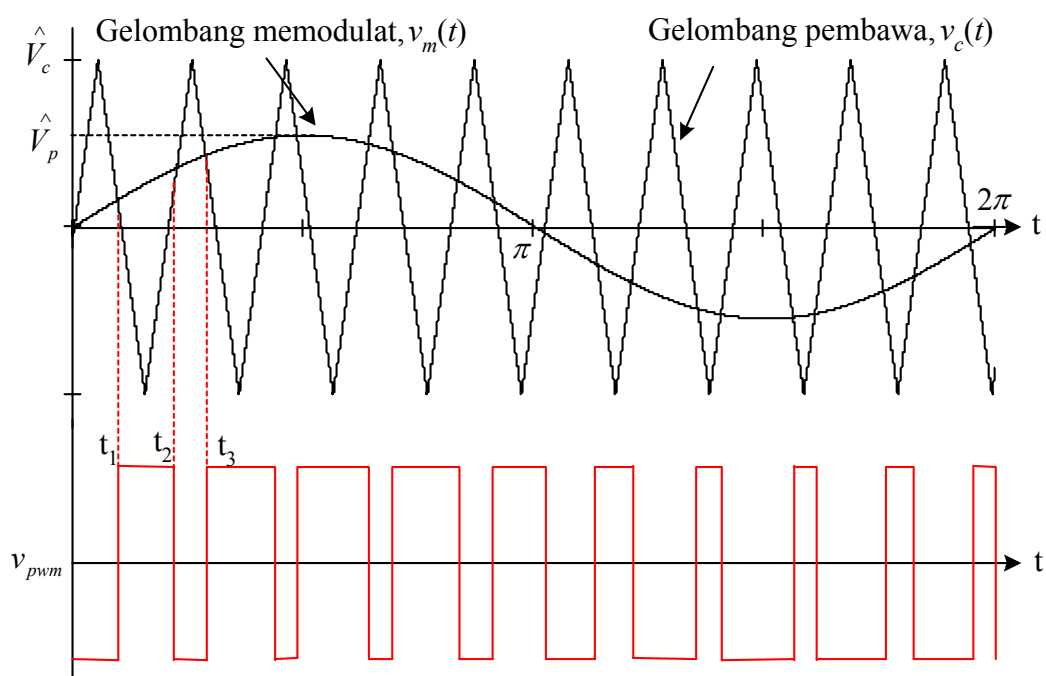
Rajah 2-2: Konfigurasi penyongsang tetimbang penuh gelombang dan contoh gelombang keluaran segiempat.

## 2.2. Pemodulatan Lebar Denyut (*Pulse Width Modulation*)

Pemodulatan lebar denyut (PWM) merupakan teknik pensuisan yang popular digunakan untuk penyongsang. Ia mula diperkenalkan oleh Schonung dan Stemmler dengan menggunakan kaedah pensampelan tabii (*natural sampling*) yang berasaskan litar analog[52]. Beberapa masalah timbul dengan kaedah ini kerana komponen analog adalah sensitif pada suhu, penuaan komponen, hingar dan gangguan gelombang elektromagnetik (EMI)[38]. Bowes telah memperkenalkan teknik digital iaitu kaedah pensampelan teratur (*regular sampling*) [10] bagi mengatasi masalah yang disebutkan tadi. Sejak diperkenalkan, pensampelan *regular* telah digunakan dengan meluasnya dalam rekabentuk penyongsang sehingga kini.

### 2.2.1. Pensampelan Tabii (*Natural Sampling*)

Prinsip asas pemodulatan ini ialah perbandingan masa nyata gelombang pembawa,  $v_c(t)$  dengan amplitud gelombang memodulat,  $v_m(t)$  seperti ditunjukkan pada rajah 2-3. Titik persilangan ( $t_1, t_2, t_3 \dots$ ) antara dua gelombang tersebut menghasilkan sudut denyut-denyut PWM. Secara matematik denyut-denyut PWM tersebut dapat ditentukan dengan menggunakan persamaan *transcendental*. Namun begitu persamaan yang terhasil tidak mudah untuk diselesaikan dengan menggunakan teknik digital. Ini kerana penyelesaian persamaan *transcendental* memerlukan proses pengiraan iteratif yang rumit dan memakan masa.



Rajah 2-3: Pensampelan tabii pemodulatan lebar denyut

Amplitud frekuensi dominan atau komponen fundamental ditentukan oleh indeks pemodulatan,  $M_I$  iaitu nisbah amplitud gelombang pembawa kepada gelombang memodulat seperti yang ditakrifkan oleh persamaan (2.1). Satu lagi parameter penting ialah nisbah pemodulatan,  $m_f$  iaitu nisbah frekuensi gelombang pembawa ( $f_c$ ) kepada frekuensi gelombang memodulat ( $f_m$ ) seperti ditakrifkan oleh persamaan (2.2).

$$\text{Indeks Pemodulatan, } M_I = \frac{\text{Amplitud gelombang memodulat}}{\text{Amplitud gelombang pembawa}} = \frac{\hat{V}_m}{\hat{V}_c} \quad (2.1)$$

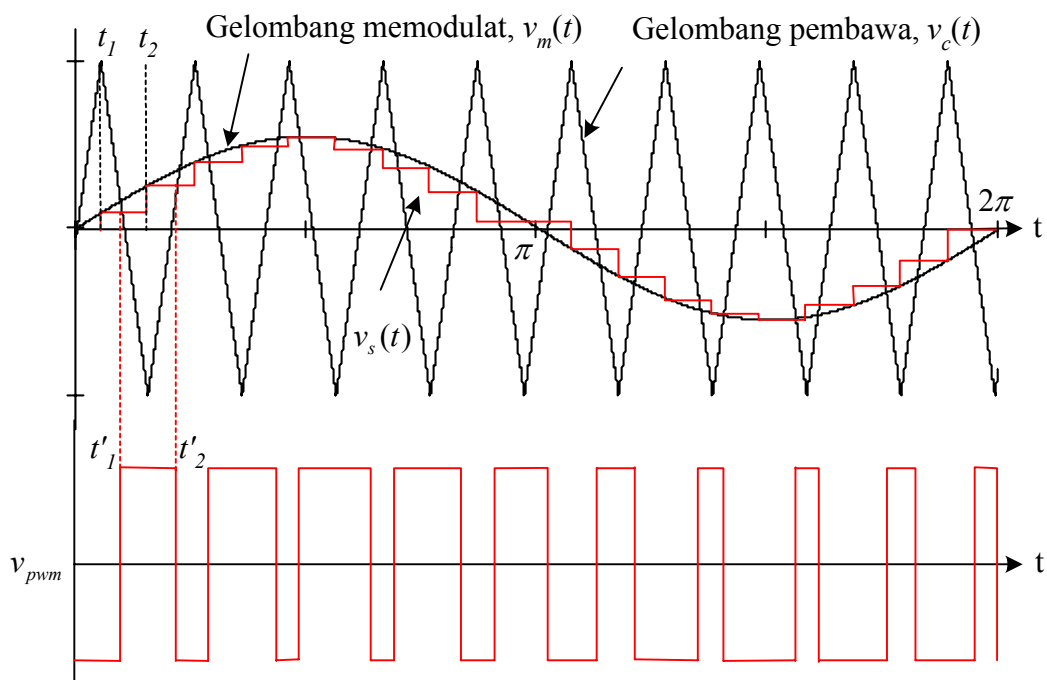
$$\text{Nisbah Pemodulatan, } m_f = \frac{\text{Frekuensi gelombang pembawa}}{\text{Frekuensi gelombang memodulat}} = \frac{f_c}{f_m} \quad (2.2)$$

Secara umumnya keluaran voltan sinus akan bertambah baik dengan menggunakan nilai  $m_f$  yang lebih besar. Harmonik terdekat yang terhasil adalah hasil darab  $f_c$  dengan  $m_f$ . Ini adalah sebab utama mengapa kaedah PWM sering menggunakan nilai  $m_f$  yang besar ( $>100$ ).

Walaupun bagaimanapun, seperti yang telah dijelaskan di atas, banyak kelemahan terdapat pada kaedah pensampelan tabii. Perubahan kecil pada nilai komponen akan menyebabkan perubahan tempoh pensuisan, perubahan pada frekuensi voltan keluaran dan perubahan harmonik pada voltan keluaran. Ia akan bertambah buruk apabila penyongsang beroperasi pada frekuensi tinggi. Oleh itu kaedah pensampelan *regular* lebih gemar digunakan dalam kebanyakan rekabentuk penyongsang yang baru.

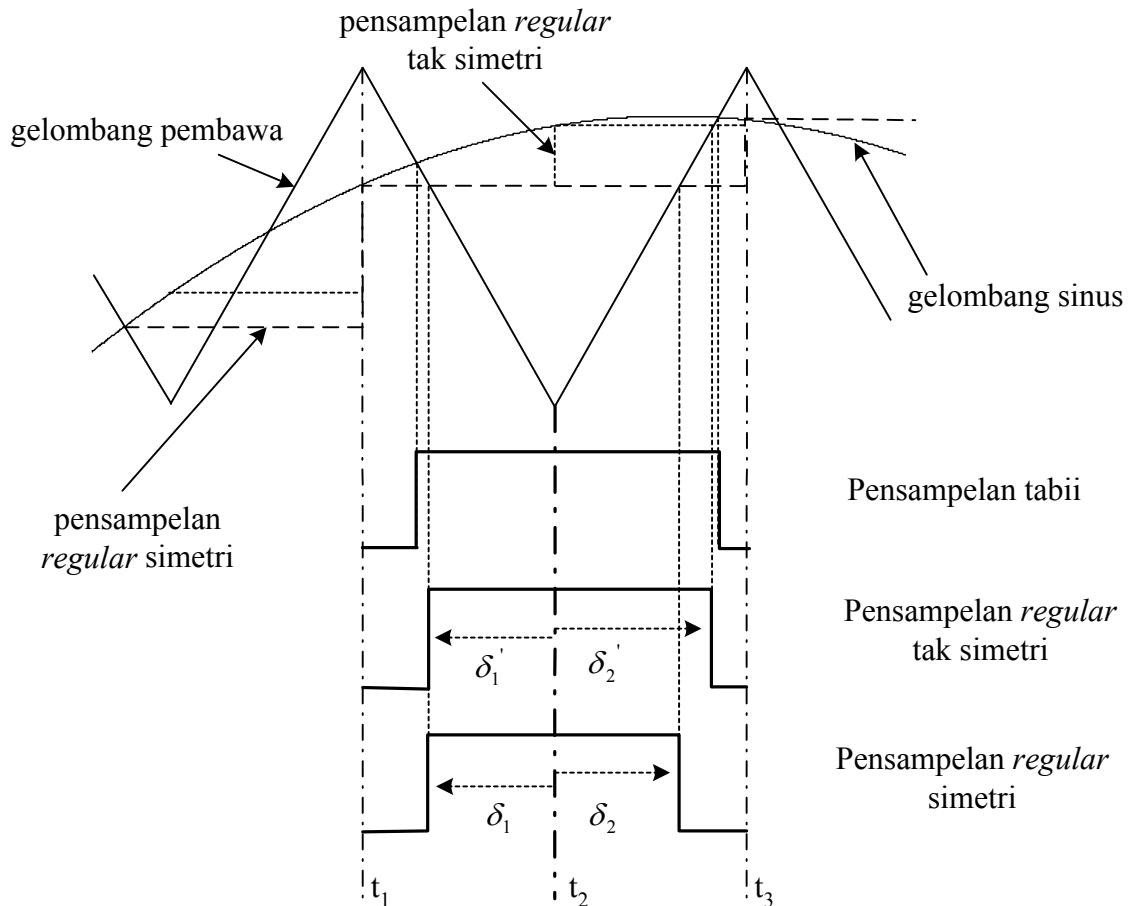
### 2.2.2. Pensampelan *Regular*

Kaedah alternatif bagi mengatasi kelemahan pada pensampelan tabii adalah menggunakan teknik digital. Ia dikenali sebagai pensampelan *regular*. Secara prinsipnya gelombang memodulat, ( $f_m$ ) disampel dan ditahan (*hold*) pada suatu nilai malar untuk satu tempoh pensampelan ( $t_1$  hingga  $t_2$ ). Gelombang pensampelan,  $v_s(t)$  yang terhasil dari sampel-tahan tadi kemudian akan dibandingkan dengan gelombang pembawa,  $v_c(t)$  untuk mendapatkan sudut denyut gelombang PWM ( $t'_1$ ,  $t'_2$ ) seperti yang ditunjukkan oleh rajah 2-4.



Rajah 2-4: Pensampelan *regular* pemodulatan lebar denyut

Terdapat dua kaedah pensampelan *regular* yang sering digunakan iaitu pensampelan simetri (*symmetrical*) dan tak simetri (*asymmetrical*). Untuk pensampelan simetri, sampel diambil sama ada di puncak positif atau negatif gelombang pembawa dan ditahan untuk satu tempoh gelombang pembawa. Untuk pensampelan tak simetri pula, gelombang sinus disampel pada setiap separuh kitar gelombang pembawa. Kedua-dua teknik pensampelan tersebut digambarkan dalam rajah 2-5. Dapat diperhatikan untuk pensampelan *regular* simetri lebar denyut ( $\delta_1$  dan  $\delta_2$ ) yang terhasil adalah seimbang, manakala untuk tak simetri lebar denyut ( $\delta_1'$  dan  $\delta_2'$ ) yang terhasil adalah tidak seimbang. Pensampelan tak simetri akan menghasilkan gelombang yang lebih mirip kepada gelombang sinus.



Rajah 2-5: Perbandingan pensampelan tabii dan *regular* pemodulatan lebar denyut

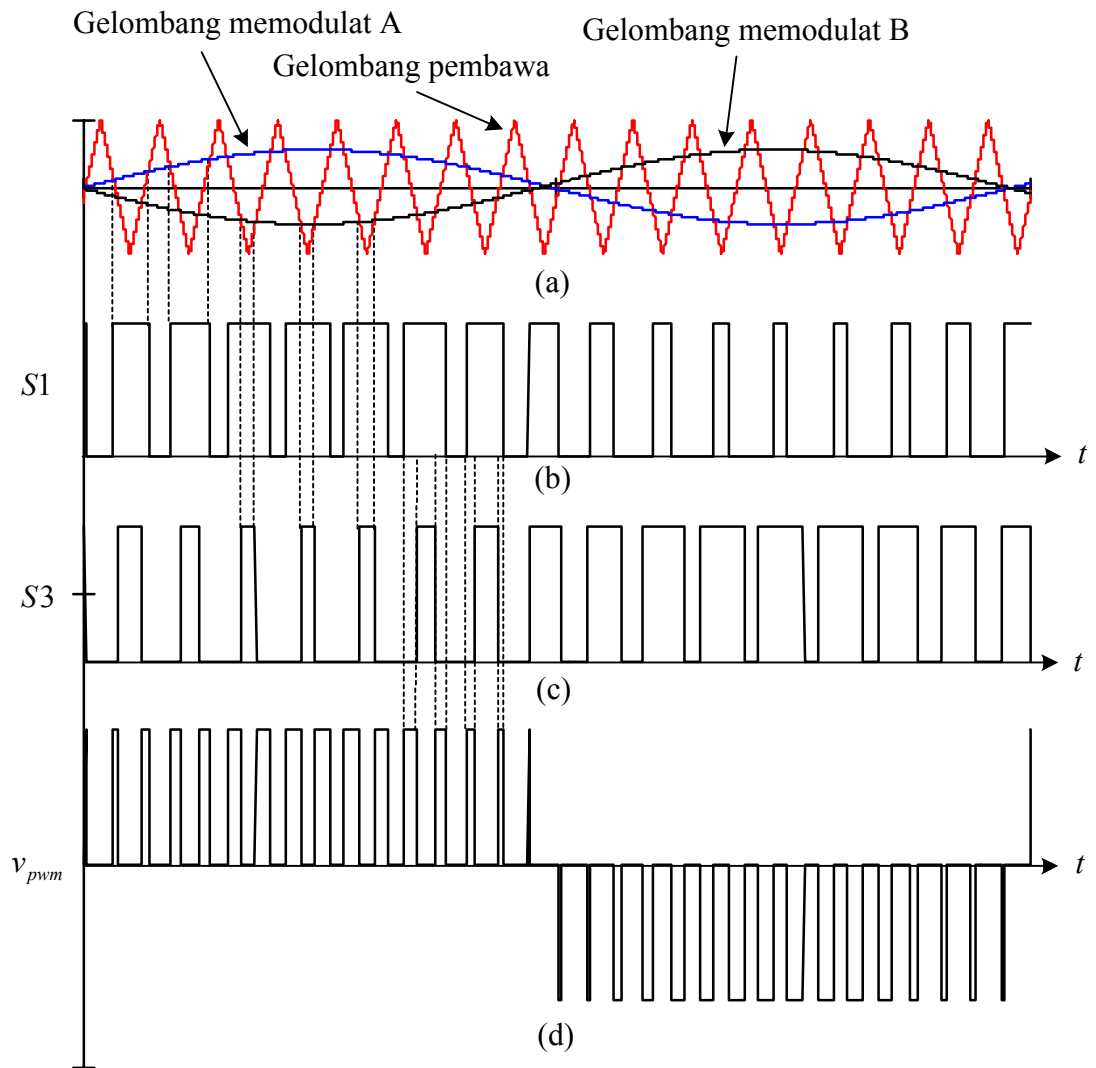
### 2.2.3. Teknik Pensuisan PWM

Dalam kaedah PWM, terdapat dua jenis teknik pensuisan yang biasa digunakan: *bipolar* dan *unipolar* [14]. Untuk pensuisan *bipolar*, voltan keluaran diperolehi dengan membandingkan gelombang sinus dengan gelombang segitiga seperti yang telah digambarkan dalam rajah 2-3 di seksyen 2.2.1.

Untuk teknik pensuisan *unipolar*, dua gelombang sinus yang berbeza fasa  $180^\circ$  digunakan sebagai gelombang memodulat. Ia ditunjukkan dalam rajah 2.6. Untuk melaksanakan kaedah pensuisan ini, topologi penyongsang tetimbang penuh perlu digunakan. Teknik ini dilaksanakan dengan membandingkan gelombang



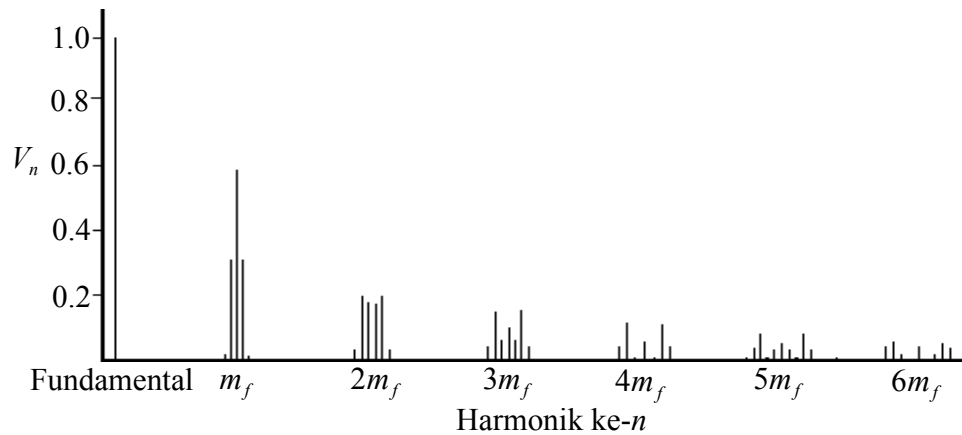
memodulat A dan gelombang pembawa untuk mendapatkan isyarat gate suis S1 seperti dalam rajah 2-6(b). Untuk menghasilkan isyarat gate suis S3 pula, gelombang memodulat B dibandingkan dengan dan gelombang pembawa seperti dalam rajah 2-6(d). Perbezaan antara dua isyarat S1 dan S3 akan menghasilkan gelombang PWM *unipolar* seperti yang ditunjukkan dalam rajah 2-6(d).



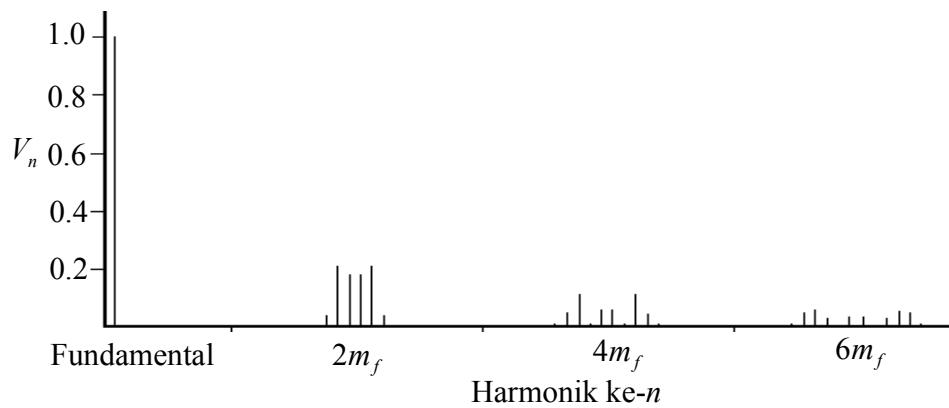
- Pemodulatan gelombang pembawa dan memodulat
- Isyarat gate lengan  $a$
- Isyarat gate lengan  $b$
- Voltan keluaran

Rajah 2-6: Pensuisan *unipolar* yang menggunakan dua gelombang sinus yang berbeza fasa  $180^\circ$

Spektrum harmonik yang diperolehi daripada teknik *bipolar* ditunjukkan dalam rajah 2-7 dan untuk *unipolar* dalam rajah 2-8. Secara perbandingan, teknik *unipolar* mempunyai profil harmonik yang lebih baik. Dengan teknik *unipolar*, komponen harmonik yang paling hampir dengan komponen frekuensi fundamental adalah  $2m_f$ . Semakin jauh komponen harmonik daripada fundamental, rekabentuk penapis akan menjadi lebih ekonomik.



Rajah 2-7 : Spektrum harmonik voltan keluaran PWM kaedah *bipolar* dengan parameter  $M_f=1.0$



Rajah 2-8: Spektrum harmonik voltan keluaran PWM kaedah *unipolar* dengan parameter  $M_f=1.0$

### **2.3. Penyongsang PWM Terpisah Transformer (*Transformer Isolated PWM Inverter*)**

Dalam aplikasi yang menggunakan voltan masukan yang rendah seperti bateri, sel bahan api dan solar, transformer digunakan untuk menaikkan voltan keluaran penyongsang kepada paras yang lebih tinggi. Transformer juga penting kerana ia berfungsi sebagai pemisah elektrik (*electrical isolation*) di antara bahagian masukan dengan keluaran. Khusus untuk sistem penyongsang bergabung dengan grid, transformer memainkan peranan berikut[36]:

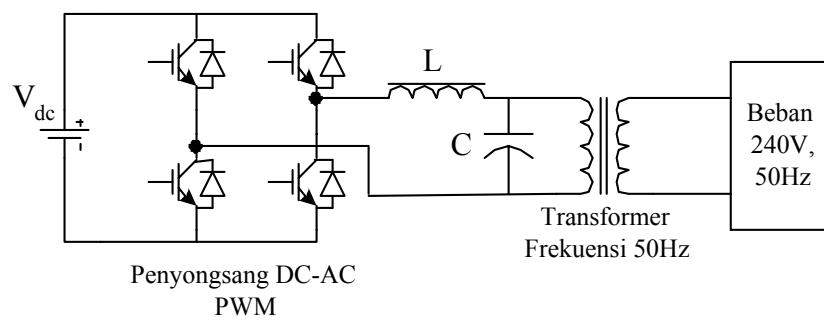
- 1) Mengelakkan komponen arus DC dari grid mengalir ke dalam sistem penyongsang.
- 2) Melindungi pengguna daripada litar pintas dan kebocoran elektrik.

Dalam rekabentuk penyongsang konvensional, lazimnya transformer talian 50Hz digunakan untuk tujuan tersebut. Walaubagaimanapun transformer jenis ini mempunyai berat per-watt yang tinggi serta bersaiz besar [31,51,47]. Pada masa kini penyongsang yang diperlukan adalah bersaiz kecil dan berkecekapan tinggi. Untuk mencapai tujuan tersebut penyongsang yang menggunakan transformer berfrekuensi tinggi digunakan.

### 2.3.1. Penyongsang Terpisah Transformer Frekuensi Rendah

Rajah 2-9 menunjukkan konfigurasi penyongsang PWM terpisah transformer frekuensi talian 50Hz yang tipikal[4]. Litar tetimbang digunakan untuk menukarkan voltan DC kepada AC dengan menggunakan kaedah PWM. Kemudian komponen harmonik frekuensi tinggi akan ditapis dengan menggunakan penapis lulus rendah L-C. Transformer 50Hz digunakan untuk menaikkan voltan gelombang sinus kepada paras voltan beban, dan seterusnya memberikan pemisahan antara beban dan penyongsang.

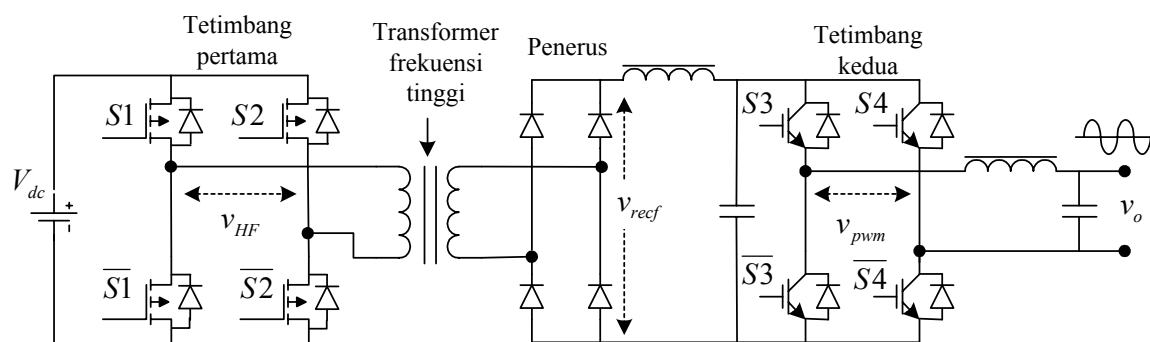
Konfigurasi ini adalah mudah dan bilangan suis yang diperlukan adalah minimum. Walaubagaimanapun saiz, berat dan kos transformer talian 50Hz adalah tinggi. Tambahan pula kecekapan transformer talian 50Hz adalah rendah[21].



menaikkan voltan keluaran kepada 240V

### 2.3.2. Penyongsang Terpisah Transformer Frekuensi Tinggi

Penyongsang menggunakan transformer frekuensi tinggi adalah lebih digemari kerana saiznya yang kecil. Oleh kerana transformer yang digunakan adalah kecil, ia memerlukan bahan binaan yang minimum, ringan dan berkos rendah. Rajah 2-10 menunjukkan contoh topologi penyongsang dalam kategori ini [31,4,35,32]. Ia dikenali sebagai penyongsang penukar DC-DC.

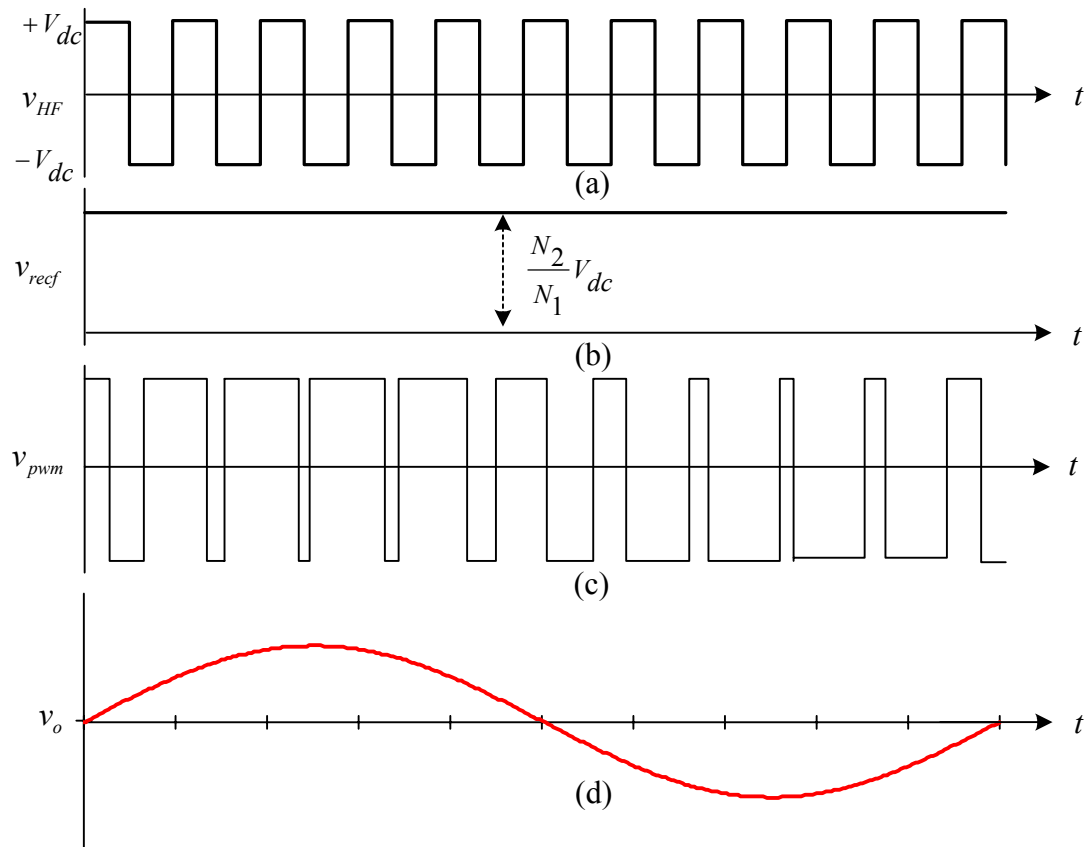


Rajah 2-10: Penyongsang transformer frekuensi tinggi jenis penukar DC-DC

Rekabentuk topologi ini memerlukan dua tahap penukaran kuasa. Pertama, voltan rendah daripada bekalan DC akan ditukarkan kepada gelombang segiempat AC berfrekuensi tinggi,  $v_{HF}$ . Voltan ini kemudiannya akan melalui transformer tinggi. Seringkali transformer ini akan beroperasi dalam lingkungan beberapa kHz hingga ratusan kHz. Selain digunakan sebagai pemisahan elektrik, transformer ini meningkatkan amplitud voltan  $v_{HF}$  kepada paras yang lebih tinggi. Voltan AC yang terhasil pada belitan sekunder transformer kemudian akan melalui penerus dan penapis bagi menghasilkan voltan DC. Penukaran daripada voltan DC kepada voltan sinus dibuat pada litar tetimbang kedua dengan menggunakan teknik PWM. Seterusnya voltan PWM ditapis sekali lagi untuk membuang komponen harmonik frekuensi tinggi dan voltan keluaran gelombang sinus diperolehi. Rajah pemasa gelombang keluaran untuk di setiap tahap penukaran ditunjukkan dalam rajah 2-11.

Dengan kaedah ini, penyongsang yang bersaiz kecil dan ringan dapat dihasilkan. Walaubagaimanapun kelemahan kaedah ini adalah kesemua suis kuasa beroperasi pada frekuensi tinggi. Ini akan menyumbang kepada kehilangan kuasa,

menyebabkan kecekapan penyongsang menjadi rendah. Untuk memperbaiki topologi ini, satu teknik pensuisan telah diusulkan oleh Cocconi[4]. Ia menggunakan konfigurasi litar yang serupa seperti rajah 2-10; perbezaan terletak pada teknik pensuisan suis kuasa dan penapis yang diletakkan di antara penerus dan tetimbang kedua.



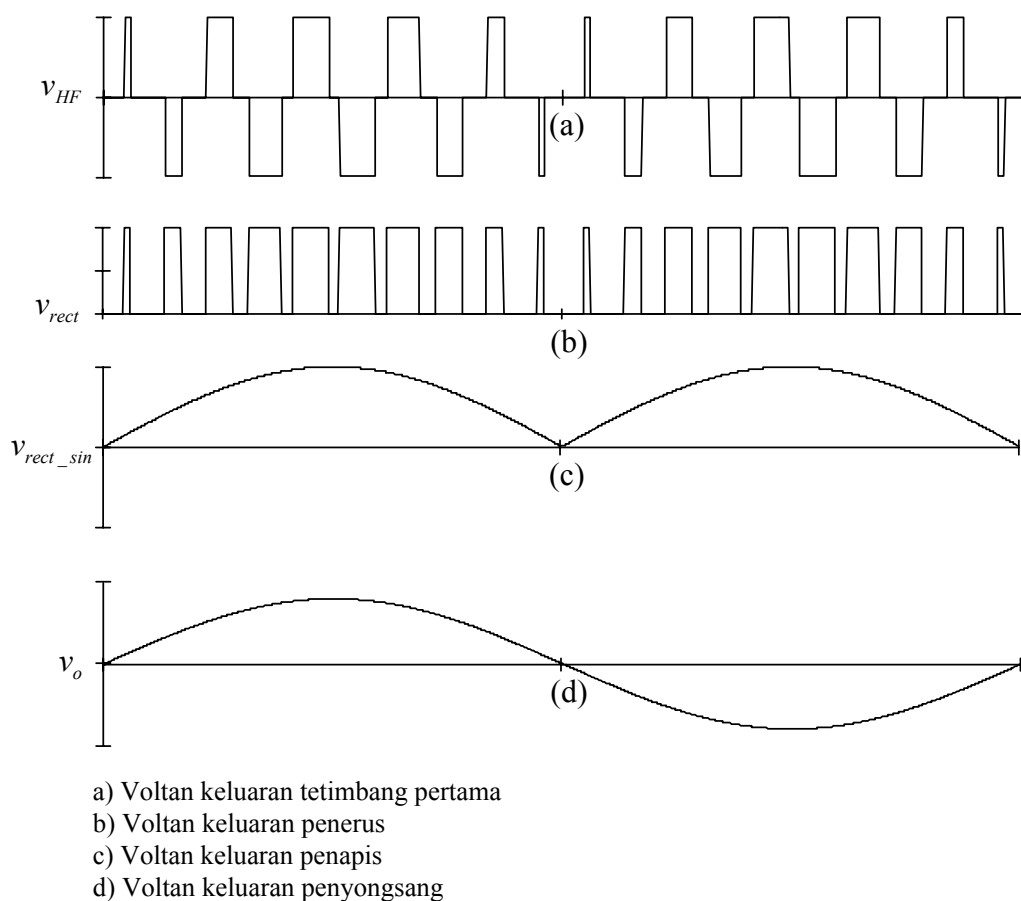
- a) Voltan keluaran tetimbang pertama,  $v_{HF}$   
 b) Voltan keluaran litar penerus,  $v_{ref}$   
 c) Voltan keluaran gelombang PWM pada tetimbang kedua,  $v_{pwm}$   
 d) Voltan keluaran penyongsang,  $v_o$

Rajah 2-11: Gelombang keluaran untuk setiap tahap penukaran penyongsang transformer frekuensi tinggi jenis penukar DC-DC

Cocconi mencadangkan teknik PWM berfrekuensi tinggi digunakan pada tetimbang pertama. Gelombang PWM tersebut ditunjukkan dalam rajah 2-12(a). Setelah kuasa dipindahkan ke belitan sekunder, voltan ini akan melalui penerus dan penapis. Hasil yang diperolehi ialah voltan gelombang sinus terterus (*rectified*),

$v_{ref\_sin}$  seperti yang ditunjukkan dalam rajah 2-12(c). Teknik pensuisan PWM dengan corak yang tertentu digunakan semasa untuk menghasilkan gelombang  $v_{rect\_sin}$ . Seterusnya gelombang sinus terterus yang terhasil akan diterbalikkan salah satu kutubnya oleh litar tetimbang kedua dan voltan gelombang sinus terhasil.

Dengan menggunakan teknik tersebut, frekuensi pensuisan pada tetimbang kedua dapat direndahkan kepada frekuensi talian 50Hz. Kehilangan kuasa pada tetimbang tersebut adalah amat minimum dan boleh diabaikan. Oleh yang demikian kecekapan topologi ini adalah dipengaruhi oleh kecekapan di tetimbang pertama dan transformer frekuensi tinggi. Rajah pemasa 2-12 memberikan gambaran yang lebih jelas tentang teknik yang dicadangkan oleh Cocconi[4].



Rajah 2-12: Teknik penukaran gelombang yang diusulkan oleh Cocconi untuk topologi penyongsang pada rajah 2-10.

### 2.3.3. Penyongsang Terpisah Transformer Frekuensi Tinggi Dwi-Hala

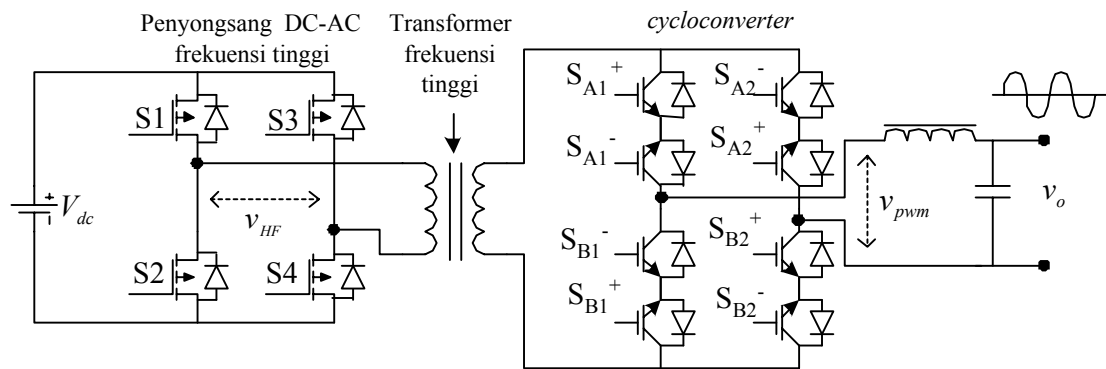
Teknik yang diusulkan oleh Cocconi dapat meningkatkan kecekapan penyongsang sehingga 90%[4], namun begitu topologi tersebut hanya dapat berfungsi dengan baik apabila beban adalah rintangan tulen. Untuk penyongsang yang bersambung ke grid, beban adalah kombinasi rintangan, induktif dan kapasitif. Bagi memenuhi keperluan tersebut, penyongsang mesti berfungsi dwi-hala(*bi-directional*). Dengan adanya fungsi dwi-hala juga, kecekapan keseluruhan dapat dipertingkatkan apabila kuasa reaktif dapat dialirkan semula ke sumber bekalan DC[31].

#### 2.3.3.1. Penukar Cyclo (*Cycloconverter*)

Kebanyakan topologi penyongsang dwi-hala berfrekuensi tinggi yang telah diusulkan adalah berasaskan litar penukar cyclo (*cycloconverter*)[35,32,51,46]. Salah satu variasi telah diusulkan oleh Matsui, seperti ditunjukkan dalam rajah 2-13[35]. Seperti juga penyongsang sehala, konsep penukaran yang digunakan adalah dua tahap. Pada tahap pertama, penukaran DC kepada gelombang AC segiempat dengan kitar tugas 50% dilakukan dengan menggunakan litar tetimbang. Voltan AC yang terhasil akan melalui transformer frekuensi tinggi. Pada tahap kedua, penukaran daripada voltan AC frekuensi tinggi kepada AC frekuensi rendah dilaksanakan dengan menggunakan kaedah penukar cyclo.

Kelebihan utama litar ini adalah kehilangan kuasa pengkonduksian hadapan (*forward conduction*) yang rendah[35,47] berbanding dengan litar jenis penukar DC-DC. Ini kerana penukaran voltan AC frekuensi tinggi kepada voltan AC frekuensi rendah tidak memerlukan litar penerus.

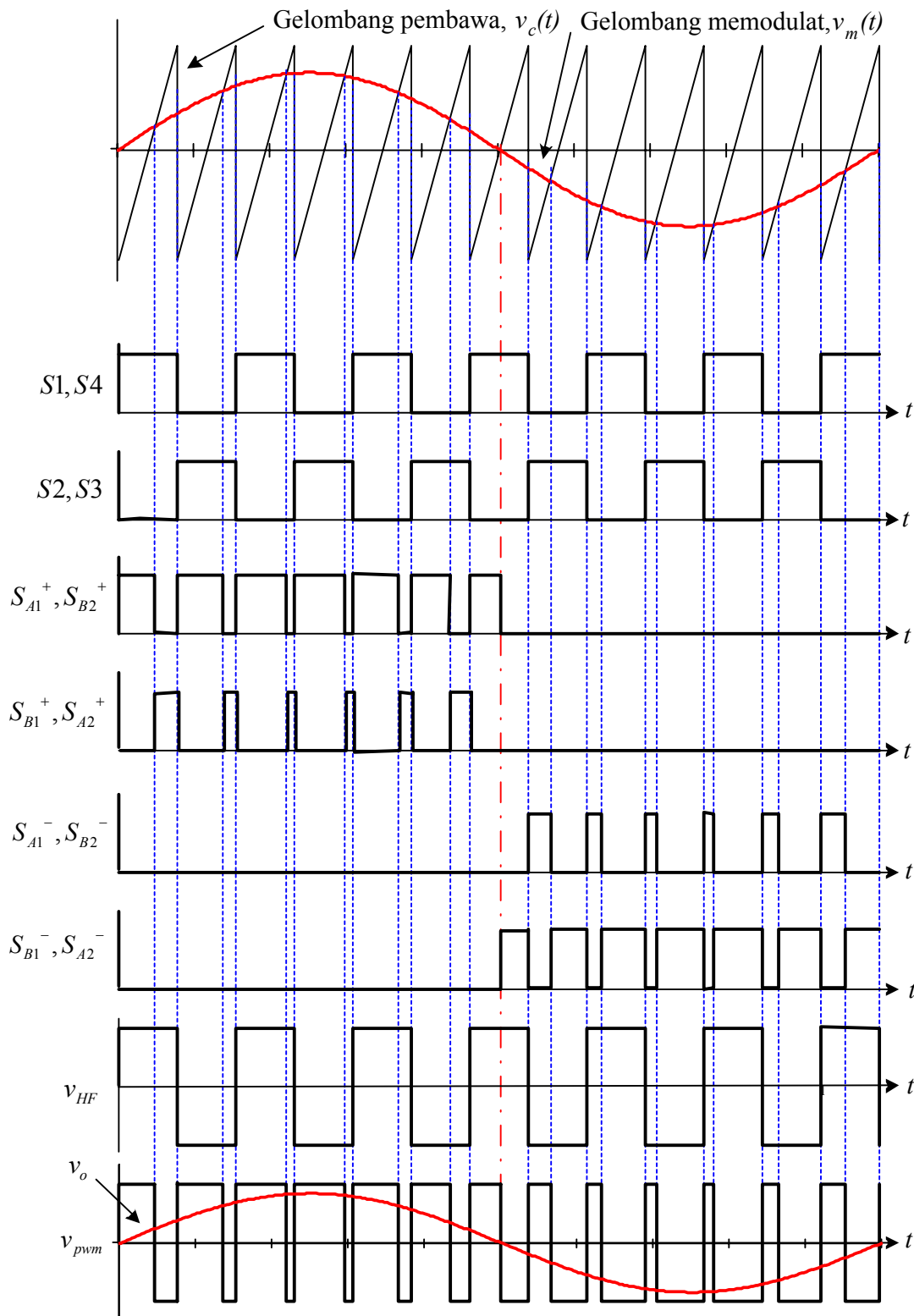




Rajah 2-13: Penyongsang terpisah transformer frekuensi tinggi jenis *cycloconverter*

Masalah utama penggunaan litar *cycloconverter* ialah jumlah penggunaan suis kuasa yang banyak. Ini diburukkan lagi apabila proses penukaran untuk kedua-dua tetimbang beroperasi pada frekuensi tinggi. Ini menyebabkan berlaku kehilangan kuasa yang besar. Tambahan pula topologi ini mempunyai masalah voltan pusuan (*voltage surge*) yang berlaku antara dua terminal masukan *cycloconverter*[35] yang disebabkan oleh kehadiran induktor bocor di dalam transformer. Untuk mengatasi masalah ini penggunaan *snubber* pada setiap suis dicadangkan [31,21]. Walaubagaimanapun dengan jumlah suis yang banyak, penggunaan *snubber* akan meningkatkan kehilangan kuasa, pertambahan kos dan ruang.

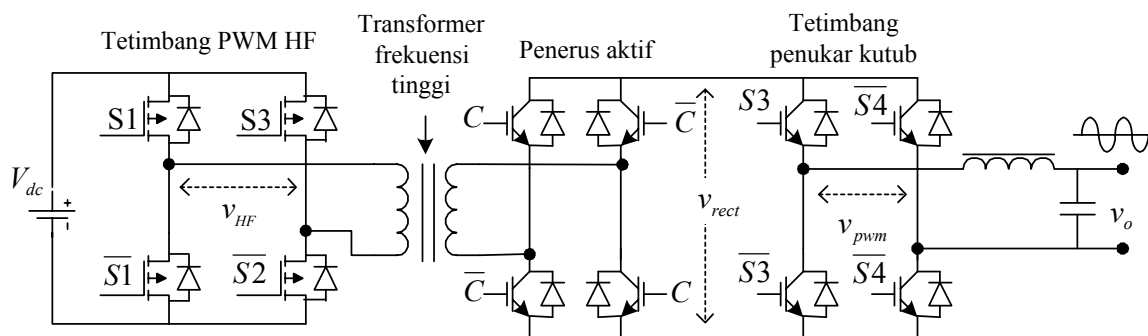
Gambarajah pemasa gelombang yang terhasil dengan topologi ini ditunjukkan oleh rajah 2-14[35,51]. Penyongsang DC-AC frekuensi tinggi beroperasi dengan beza fasa  $180^0$  dan menghasilkan voltan keluaran gelombang segiempat. Pada bahagian *cycloconverter*, dua set isyarat pemacu (positif dan negatif) dijana untuk mengawal pembukaan suis  $S_{A1}$ ,  $S_{B1}$ ,  $S_{A2}$  dan  $S_{B2}$ . Pada kitar positif voltan keluaran,  $v_o$ , pasangan suis ( $S_{A1}^+$ ,  $S_{B2}^+$ ) dan ( $S_{B1}^+$ ,  $S_{A2}^+$ ) akan beroperasi dengan beza fasa  $180^0$  untuk menghasilkan gelombang PWM separuh kitar positif. Pada kitar negatif voltan keluaran pula, pasangan suis ( $S_{A1}^-$ ,  $S_{B2}^-$ ) dan ( $S_{B1}^-$ ,  $S_{A2}^-$ ) akan beroperasi dengan beza fasa  $180^0$ , dan menghasilkan gelombang PWM separuh kitar negatif. Voltan keluaran PWM yang terhasil adalah dari jenis *bipolar* dan ditunjukkan pada graf terkebah dalam rajah 2-14.



Rajah 2-14: Isyarat dan voltan keluaran penyongang terpisah transformer frekuensi tinggi jenis *cycloconverter*

### 2.3.3.2. Penerus Aktif

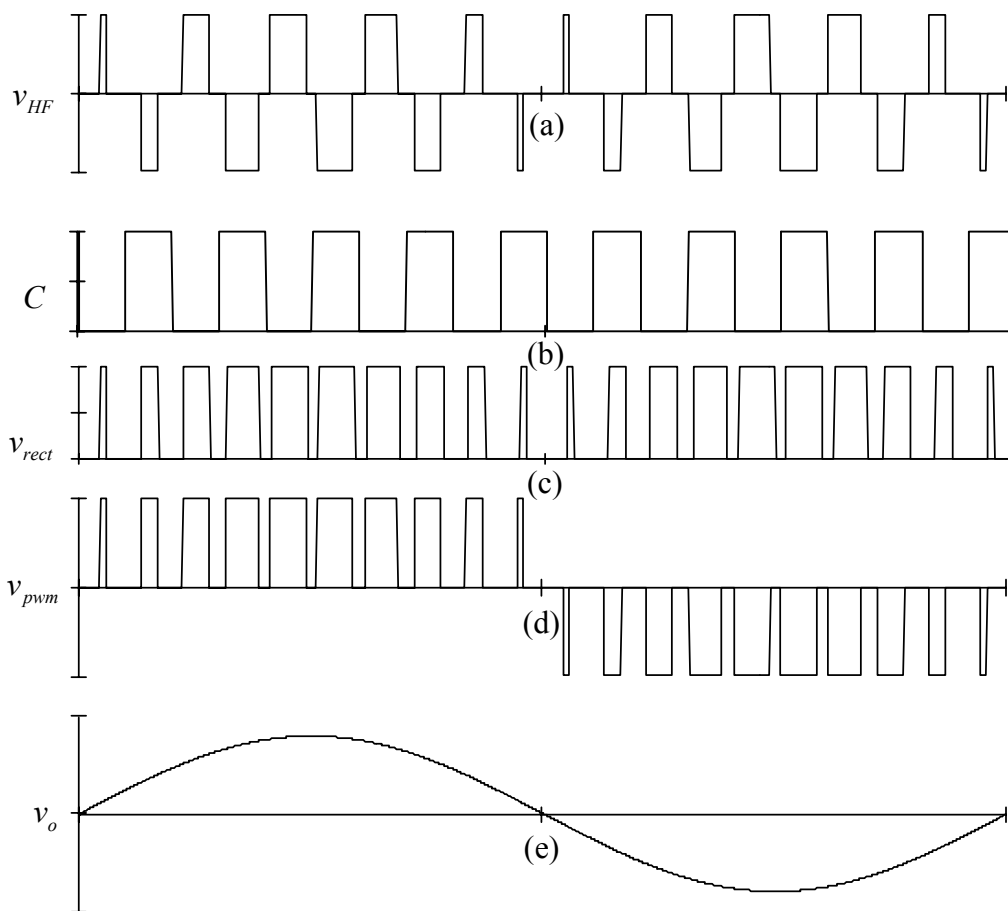
Topologi alternatif penyongsang dwi-hala terpisah transformer frekuensi tinggi telah diusulkan oleh Koutroulis [31]. Beliau menggunakan konsep penukaran yang serupa seperti diusulkan oleh Cocconi[4]. Perbezaan utama adalah penambahan penerus aktif bagi memperolehi fungsi dwi-hala.



Rajah 2-15: Penyongsang terpisah transformer frekuensi tinggi dengan penerus aktif

Rajah 2-15 menunjukkan penyongsang frekuensi tinggi dengan litar penerus aktif yang digunakan. Ia menggunakan suis kuasa dengan diod anti-selari (*anti parallel diod*) bagi menggantikan diod penerus konvensional. Untuk menerangkan operasi topologi ini, rajah pemasa 2-16 dirujuk. Litar tetimbang PWM HF beroperasi dengan menukarkan voltan DC kepada  $v_{HF}$ . Ia kemudian akan dinaikkan magnitud oleh transformer frekuensi tinggi. Voltan keluaran yang diperolehi di belitan sekunder transformer frekuensi tinggi kemudian akan melalui penerus aktif untuk mendapatkan keluaran gelombang PWM terterus,  $v_{rect}$  seperti dalam rajah 2-16(c). Isyarat gate untuk kawalan penerus aktif ditunjukkan oleh rajah 2-16(b). Gelombang PWM 50Hz akan diperolehi apabila salah satu kutub  $v_{rect}$  diterbalikkan oleh litar tetimbang penukar kutub. Seterusnya  $v_{pwm}$  akan ditapis untuk menghasilkan gelombang sinus 50Hz.

Dengan menggunakan topologi dalam rajah 2-15 permasalahan voltan pusingan pada frekuensi tinggi seperti yang dibincangkan dalam seksyen lalu juga tidak dapat dielakkan. Litar *snubber* diletakkan pada penerus aktif untuk mengatasi masalah tersebut. Namun begitu ia tidak kritikal kerana jumlah suis yang memerlukannya adalah kurang.



- a) Voltan keluaran tetimbang PWM HF
- b) Isyarat kawalan penerus aktif
- c) Voltan keluaran penerus aktif
- d) Voltan keluaran tetimbang penukar kutub
- e) Voltan keluaran penyongsang

Rajah 2-16: Gelombang keluaran pada setiap tahap penukaran penyongsang

Litar ini dapat mengurangkan kehilangan kuasanya dengan merendahkan frekuensi pensuisan pada tahap kedua, akan tetapi penerus aktif yang dicadangkan akan menambahkan lagi penggunaan suis. Ini akan menyebabkan kehilangan kuasa disebabkan pengkonduksian hadapan pada suis-suis tersebut.

## **BAB 3**

### **Topologi Cadangan: Penyongsang Terpisah Transformer Frekuensi Tinggi Dwi-Arah**

#### **Pengenalan**

Bab lalu telah membincangkan kelebihan dan masalah beberapa topologi penyongsang terpisah transformer frekuensi tinggi. Bab ini akan mengusulkan topologi penyongsang terpisah transformer frekuensi tinggi dwi-arah dengan perubahan berikut:

- a) Menambah baiki litar kuasa topologi sedia ada
- b) Menambah baiki teknik pemodulatan PWM sedia ada

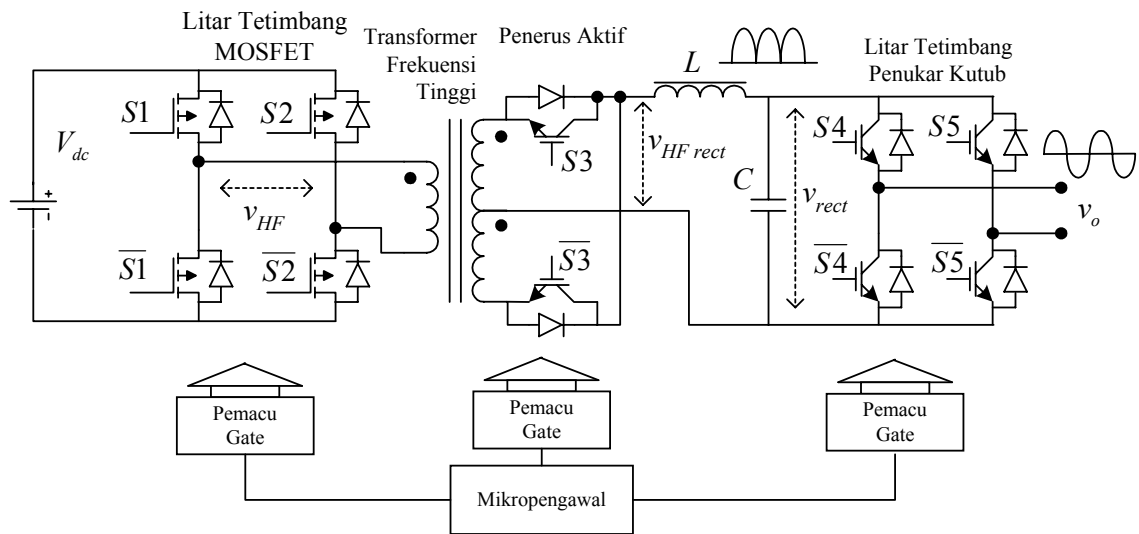
Bab ini akan membincangkan secara terperinci topologi yang diusulkan dan tiga teknik pensuisan PWM baru. Kesannya terhadap prestasi penyongsang dan transformer yang digunakan juga dibincangkan. Kaedah pensuisan yang terbaik akan diusulkan untuk di implementasikan pada prototaip.

### 3.1. Penyongsang Transformer Frekuensi Tinggi Dwi-Arah

#### 3.1.1. Konfigurasi Penyongsang

Rajah 3-1 menunjukkan litar penyongsang transformer frekuensi tinggi dwi-arah yang diusulkan. Pada asasnya ia juga memerlukan dua tahap penukaran kuasa. Pada tahap pertama voltan DC ditukarkan kepada voltan AC berfrekuensi tinggi dengan kaedah PWM. Melalui transformer frekuensi tinggi, kuasa akan dipindahkan ke tahap kedua. Pada tahap ini, voltan PWM frekuensi tinggi akan melalui penerus aktif, penapis dan penukar kutub untuk menghasilkan voltan keluaran gelombang sinus.

Untuk menjana denyut PWM mikropengawal integer (*fixed point*) 16 bit digunakan. Ia berfungsi sebagai pengawal keseluruhan topologi ini. Dua litar tetimbang kuasa digunakan: pertama adalah litar tetimbang MOSFET untuk menukarkan voltan DC kepada voltan PWM frekuensi tinggi. MOSFET digunakan kerana frekuensi pensuisan yang tinggi dan voltan yang rendah. Transformer jenis sadap tengah (*center tap*) digunakan bagi meminimumkan suis litar penerus aktif. Suis yang digunakan cuma dua berbanding empat suis seperti yang dicadangkan oleh [31]. Litar penerus aktif menggunakan IGBT dan diod jenis *fast recovery* yang berasingan. Litar *snubber* digunakan pada suis penerus aktif untuk meminimumkan voltan pusuan (*voltage surge*) kesan daripada induktor bocor (*leakage inductor*) transformer frekuensi tinggi. Penapis diletakkan sebelum litar tetimbang kedua bagi menapis komponen harmonik frekuensi tinggi dan voltan pusuan yang tertinggal. Dengan demikian kadaran voltan IGBT di litar tetimbang penukar kutub dapat diminimumkan. Ini kerana IGBT berkadaran voltan yang rendah mempunyai nilai kehilangan penkonduksian hadapan (*forward conduction*) yang rendah. Pada keseluruhannya, litar ini memerlukan sepuluh suis kuasa. Empat daripadanya (yang digunakan dalam tetimbang penukar kutub) cuma beroperasi pada frekuensi rendah 50Hz. Secara keseluruhannya topologi ini amat menarik kerana kehilangan pensuisan yang rendah, saiznya yang kecil dan murah.

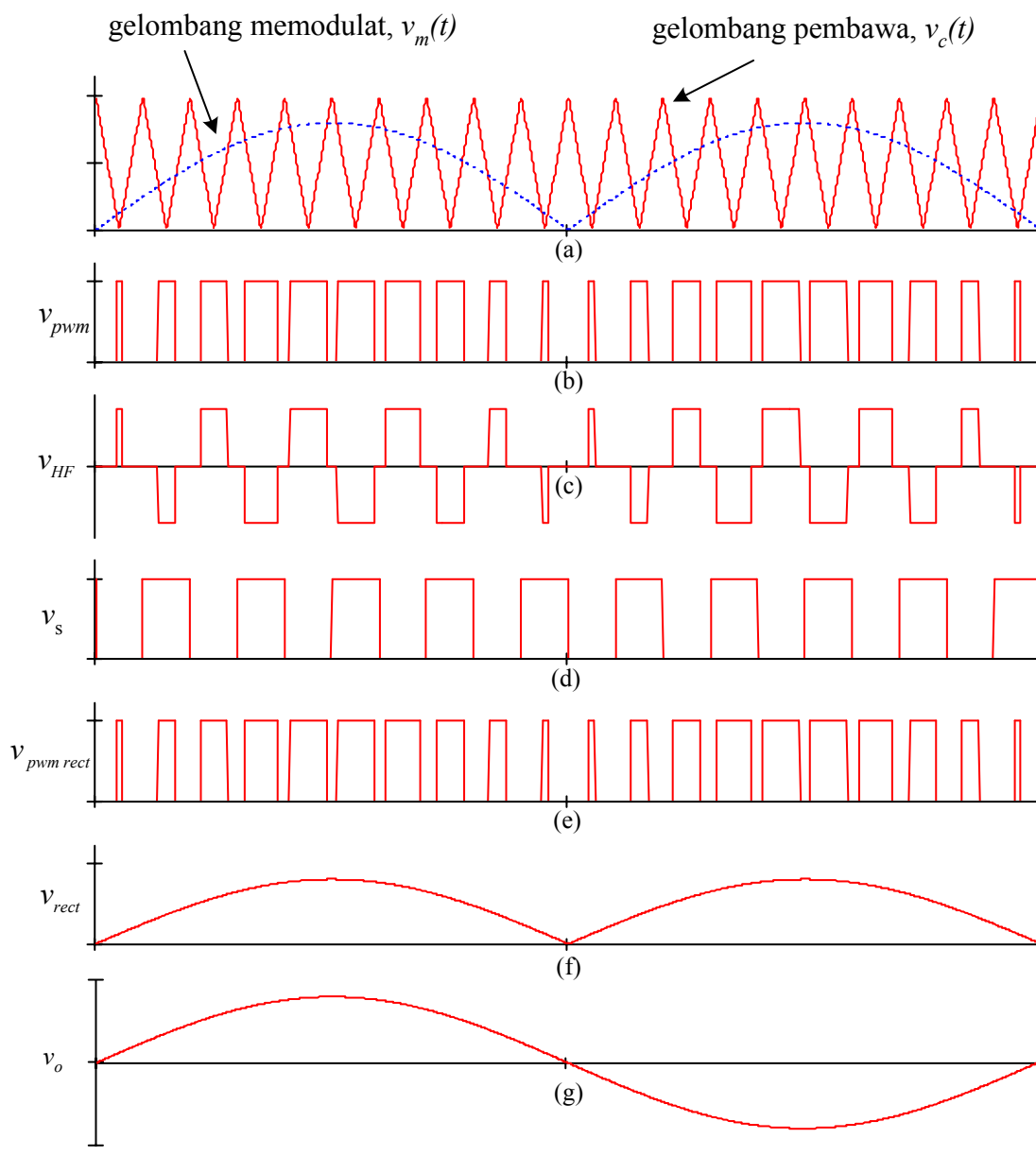


Rajah 3-1: Litar topologi penyongsang yang diusulkan; penyongsang PWM

Operasi penyongsang ini boleh di terangkan dengan merujuk kepada rajah pemasa 3-2. Dalam rajah 3-2a, proses pemodulatan lebar denyut voltan sinus berterus dengan gelombang pembawa dilakukan untuk memperolehi gelombang PWM. Ia akan menghasilkan voltan logik TTL PWM,  $v_{pwm}$  seperti yang ditunjukkan dalam rajah 3-2b. Voltan  $v_{pwm}$  ini kemudian digunakan untuk memacu tetimbang MOSFET dan menghasilkan voltan PWM frekuensi tinggi,  $v_{HF}$ . Dapat diperhatikan dalam rajah 3-2c,  $v_{HF}$  terhasil dengan menterbalikkan denyut PWM yang genap (atau ganjil) supaya menjadi negatif. Ini di lakukan dengan memodulatkan gelombang  $v_{pwm}$  dengan gelombang pembawa segiempat,  $v_s$ . Ada beberapa teknik untuk menghasilkan  $v_{HF}$  yang akan diterangkan dengan terperinci dalam seksyen 3.2.

Seterusnya keluaran voltan,  $v_{HF}$  daripada belitan sekunder ditukarkan kembali kepada gelombang PWM dengan menggunakan litar penerus aktif sadap tengah. Isyarat yang digunakan untuk mengawal suis kuasa penerus aktif ialah  $v_s$ . Voltan keluaran yang terhasil adalah seperti rajah 3-2e. Voltan PWM berterus,  $v_{pwm\ rect}$  kemudian akan menerusi penapis lulus rendah L-C untuk membuang komponen harmonik frekuensi tinggi dan voltan fundamental gelombang sinus berterus diperolehi. Dengan menggunakan litar tetimbang penukar kutub, gelombang sinus

terterus akan diterbalikkan pada salah satu polaritinya untuk mendapatkan gelombang sinus 50Hz.



- a: Pemodulatan PWM dilakukan didalam miropengawal
- b: Voltan get PWM
- c: PWM frekuensi tinggi
- d: Voltan kawalan penerus aktif
- e: PWM frekuensi tinggi terterus
- f: Gelombang sinus terterus
- g: Gelombang sinus penuh

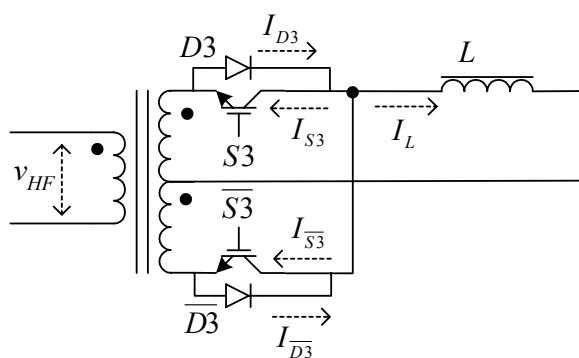
Rajah 3-2: Tahap-tahap penukaran gelombang yang berlaku dalam topologi penyongsang transformer frekuensi tinggi dwi-arah.



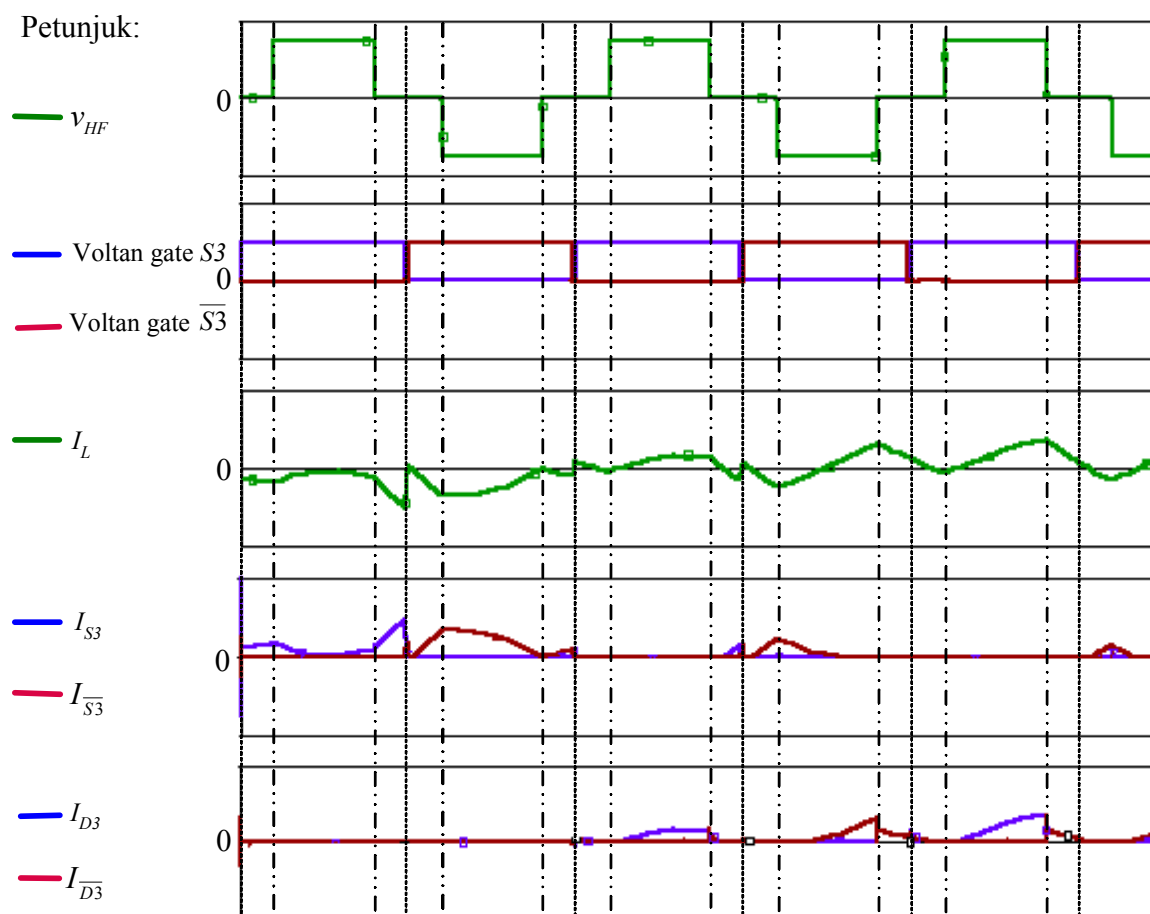
### 3.1.2. Penerus Aktif

Seperti juga penerus biasa, penerus aktif berfungsi menukar voltan AC kepada DC. Perbezaan utama penerus aktif adalah ia berkeupayaan mengalirkan arus dalam dwi-arah. Bagi memahami operasi penerus aktif ini, rajah pemasa 3-3 di rujuk. Prinsip asasnya diod akan pincang hadapan apabila kuasa aktif dipindahkan daripada sumber DC kepada beban. Untuk memindahkan semula kuasa reaktif daripada beban kepada sumber DC, IGBT akan di buka (ON). Pembukaan dan penutupan IGBT dilakukan semasa voltan  $v_{HF}$  adalah sifar dengan menggunakan isyarat kawalan,  $v_s$ . Isyarat  $v_s$  kemudian ditukarkan menjadi voltan gate  $S3$  dan  $\overline{S3}$  seperti dalam rajah 3-3(b). Dengan yang demikian, kehilangan kuasa pensuisan pada penerus aktif adalah minimum.

Dengan merujuk pada rajah pemasa 3-3(a dan b), pengaliran arus di setiap suis pada litar penerus aktif dapat dikenal pasti. Dapat diperhatikan pada kitar positif pertama  $v_{HF}$ , arus  $I_L$  adalah negatif. Ini kerana  $S3$  dibuka. Arus  $I_L$  berterusan negatif sehingga kitar negatif pertama, iaitu ketika  $\overline{S3}$  dibuka. Pengaliran arus beralih kepada  $\overline{S3}$ . Pada kitar positif yang kedua, arus  $I_L$  berselang-seli positif dan negatif; arus positif akan menerusi diod D3 dan arus negatif menerusi  $S3$ . Keadaan yang sebaliknya berlaku pada kitar negatif kedua. Secara ringkasnya, semasa arus  $I_L$  (beban) adalah positif (kuasa aktif), pengaliran arus akan berlaku menerusi diod yang pincang hadapan. Manakala apabila arus  $I_L$  adalah negatif (kuasa reaktif), arus akan menerusi IGBT yang di buka (ON). Kitar penuh 50Hz gelombang voltan dan arus pada litar penerus aktif ditunjukkan pada lampiran 6



Rajah 3-3(a): Arah pengaliran arus di dalam litar penerus aktif



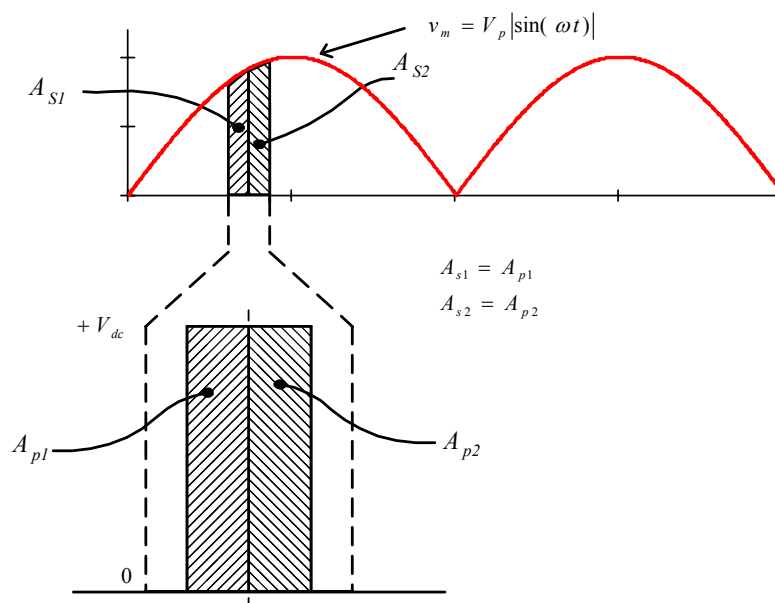
Rajah 3-3(b): Gelombang voltan dan arus pada litar penerus aktif

### 3.1.3. Teknik Penerbitan Persamaan Sudut Denyut PWM.

Berbeza dari teknik SPWM *unipolar* dan *bipolar* yang biasa, teknik pemodulatan untuk topologi ini menggunakan gelombang sinus terterus sebagai gelombang memodulat. Ini digambarkan di dalam rajah 3-2(a) dan (b). Walaupun gelombang memodulat yang digunakan dalam topologi ini berbeza, tetapi hasil yang diperolehi pada keluaran penyongsang adalah sama seperti kaedah SPWM. Oleh sebab itu persamaan bagi indek pemodulatan,  $M_I$  dan nisbah pemodulatan,  $m_f$  adalah sama seperti kedua-dua kaedah *bipolar* dan *unipolar*.

Perbincangan berikutnya adalah untuk menerbitkan persamaan bagi menentukan sudut denyut PWM untuk pelaksanaan dengan teknik digital. Ia adalah kaedah alternatif selain dari menggunakan kaedah persilangan gelombang dalam teknik pensampelan *regular*. Kaedah yang digunakan adalah penyamaan volt-saat atau konsep persamaan fluks[18,19]. Asas kaedah ini ditunjukkan dalam rajah 3-4.

Dengan memerhatikan rajah 3-4, luas volt-saat lebar denyut PWM disamakan dengan luas volt-saat gelombang sinus yang didapati bagi satu sampel yang sama. Disebabkan luas volt-saat sampel gelombang sinus adalah kecil pada permulaan kitar, lebar denyut PWM juga adalah kecil. Ia bertambah sedikit demi sedikit secara relatif dengan pertambahan luas volt-saat sampel gelombang sinus. Hasilnya denyut-denyut PWM yang diperolehi adalah berkadar dengan amplitud gelombang sinus. Teknik ini akan menghasilkan PWM jenis *bipolar*.



Rajah 3-4: Konsep penyamaan volt-saat untuk menentukan sudut denyut PWM.

Bagi membolehkan teknik ini digunakan untuk kedua-dua kes pemodulatan tak simetri atau simetri, sampel volt-saat gelombang tersebut dibahagikan kepada dua. Luas volt-saat bahagian kiri ditakrifkan sebagai bahagian positif,  $A_{s1}$  dan sebelah kanan sebagai bahagian negatif,  $A_{s2}$ . Untuk sampel denyut PWM pula, bahagian positif ditandakan sebagai  $A_{p1}$  dan bahagian negatif sebagai  $A_{p2}$ . Untuk kes pemodulatan tak simetri persamaan volt-saat untuk kedua-kedua gelombang ditunjukkan seperti berikut:

$$A_{s1} = A_{p1} \quad (3.1)$$

$$A_{s2} = A_{p2} \quad (3.2)$$

Bagi kes simetri bahagian negatif dan positif adalah sama, maka:

$$A_{s1} = A_{s2} \quad (3.3)$$

$$A_{p1} = A_{p2} \quad (3.4)$$

Untuk memulakan penerbitan, rajah 3-5 yang menunjukkan denyut PWM ke- $k$  di rujuk. Tempoh dari puncak ke puncak gelombang segitiga ditakrifkan sebagai tempoh gelombang pembawa,  $\Delta$ . Nilai tersebut digunakan sebagai tempoh pensampelan. Denyut voltan PWM ke- $k$  terhasil adalah dari 0V dan  $+V_{dc}$  dengan sudut denyut ditakrifkan sebagai  $\alpha_k$ . Dengan anggapan nisbah pemodulatan,  $m_f$  adalah integer, bagi setiap bahagian positif voltan purata denyut PWM ke- $k$  diberikan sebagai:

$$\bar{V}_{1k} = V_{dc} \frac{\delta_{1k}}{2\delta_o} = \beta_{1k} V_{dc} \quad (3.5)$$

di mana  $\beta_{1k} = \frac{\delta_{1k}}{2\delta_o}$

Begitu juga, voltan purata untuk setiap bahagian negatif:

$$\bar{V}_{2k} = \beta_{2k} V_{dc} \quad (3.6)$$

di mana  $\beta_{2k} = \frac{\delta_{1k}}{2\delta_o}$

Nisbah tempoh,  $\beta_{1k}$  dan  $\beta_{2k}$  merupakan parameter yang mengawal voltan purata. Ia adalah serupa seperti parameter kitar-tugas,  $D$  di dalam penukar DC-DC buck. Luas volt-saat yang dibekalkan oleh setiap sampel gelombang sinus terterus boleh di ketahui dengan kamiran voltan terhadap masa. Untuk bahagian positif :

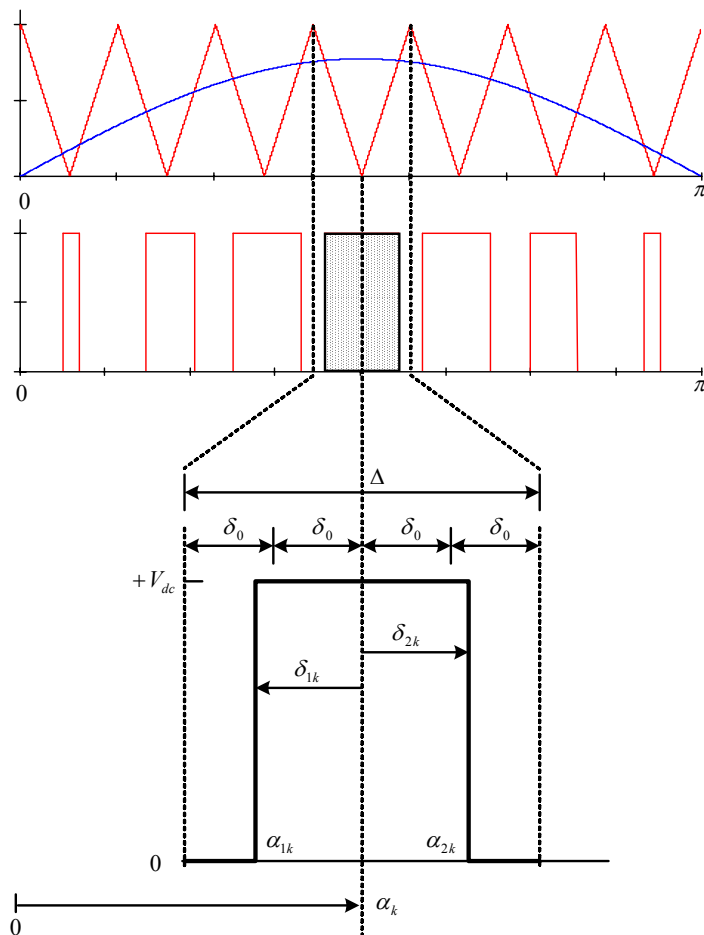
$$A_{s1} = \int_{\alpha_k - 2\delta_o}^{\alpha_k} V_m \sin \theta d\theta \quad (3.7)$$

Pengamiran di atas diselesaikan, maka diperolehi:

$$A_{s1} = 2V_m \sin \delta_o \sin(\alpha_k - \delta_o) \quad (3.8)$$

Untuk bahagian negatif:

$$A_{s2} = 2V_m \sin \delta_o \sin(\alpha_k + \delta_o) \quad (3.9)$$



Rajah 3-5: Pemodulatan lebar denyut menggunakan konsep volt-saat; lebar denyut PWM ke-  $k$

Secara paraktiknya, apabila sudut  $\delta_o$  adalah kecil, maka  $(\sin \delta_o) \rightarrow \delta_o$  .Oleh yang demikian persamaan (3.8) dan(3.9) dapat diringkaskan menjadi:

$$A_{s1} = 2\delta_o V_m \sin(\alpha_k - \delta_o) \tag{3.10}$$

$$A_{s2} = 2\delta_o V_m \sin(\alpha_k + \delta_o) \tag{3.11}$$

Luas volt-saat untuk gelombang PWM pula diperolehi dengan voltan purata denyut PWM (persamaan (3.5),(3.6) ) didarab dengan tempoh denyut PWM ( $2\delta_o$  ). Maka di perolehi:

$$A_{p1} = \beta_{1k} V_{dc} 2\delta_o \tag{3.12}$$

$$A_{p2} = \beta_{21k} V_{dc} 2\delta_o \tag{3.13}$$

Daripada rajah 3-4, untuk mendapatkan penyelesaian lebar sudut setiap denyut, luas volt-saat gelombang PWM di samakan dengan luas volt-saat gelombang sinus,

berpandukan persamaan (3.1) dan (3.2). Persamaan (3.10) dan (3.12) diselesaikan untuk penyelesaian nisbah tempoh denyut PWM bahagian positif:

$$\begin{aligned}\beta_{1k} V_{dc} 2\delta_o &= 2\delta_o V_m \sin(\alpha_k - \delta_o) \\ \Rightarrow \beta_{1k} &= \frac{V_m}{V_{dc}} \sin(\alpha_k - \delta_o)\end{aligned}\quad (3.14)$$

Daripada persamaan di atas di perolehi nisbah voltan,  $M_I$ , atau indeks pemodulatan

$$M_I = \frac{V_m}{V_{dc}} \quad (3.15)$$

dimana  $M_I$  antara 0 dan 1

Dengan menyusun semula persamaan 3.14, maka nisbah tempoh denyut PWM untuk bahagian positif dan negatif boleh ditulis semula sebagai:

$$\beta_{1k} = M_I \sin(\alpha_k - \delta_o) \quad (3.16)$$

$$\beta_{2k} = M_I \sin(\alpha_k + \delta_o) \quad (3.17)$$

Persamaan (3.16) dan  $\beta_{1k} = \frac{\delta_{1k}}{2\delta_o}$  diselesaikan untuk penyelesaian lebar sudut PWM

ke- $k$  (bahagian positif):

$$\delta_{1k} = 2\delta_o M_I \sin(\alpha_k - \delta_o) \quad (3.18)$$

Begitu juga untuk bahagian negatif:

$$\delta_{2k} = 2\delta_o M_I \sin(\alpha_k + \delta_o) \quad (3.19)$$

Dengan merujuk kepada rajah 3-5, sudut pinggir menaik dan menurun denyut PWM ke- $k$  diberikan sebagai:

$$\alpha_{1k} = \alpha_k - \delta_{1k} \quad \text{dan} \quad (3.20)$$

$$\alpha_{2k} = \alpha_k + \delta_{2k} \quad (3.21)$$

Persamaan di atas benar untuk pemodulatan tak simetri di mana  $\delta_{1k}$  dan  $\delta_{2k}$  adalah berbeza. Bagi pemodulatan simetri di mana

$\delta_{1k} = \delta_{2k}$ , maka lebar denyut PWM ke- $k$  menjadi:

$$\delta_k = 4\delta_o M_I \sin \alpha_k \quad \text{di mana } k = 1.. \left( \frac{m_f}{2} \right) \quad (3.22)$$

Persamaan (3.22) merupakan penyelesaian kepada setiap sudut lebar denyut PWM ke- $k$ . Dapat di perhatikan persamaan di atas adalah mudah. Tambahan pula gelombang memodulat yang digunakan adalah separuh gelombang sinus. Oleh yang demikian, proses pengiraan untuk satu kitar PWM dapat dipercepatkan kerana jumlah denyut yang perlu dikira hanya sebanyak  $m_f/4$  iaitu bermula dari denyut ke- $k=1$  hingga denyut ke- $k = m_f/4$ .

### 3.2. PWM Frekuensi Tinggi

Voltan PWM yang biasa dijanakan menggunakan kaedah *bipolar* mahupun *unipolar* tidak sesuai digunakan dengan topologi yang dicadangkan dalam seksyen lalu. Ini kerana ia mengandungi komponen frekuensi rendah 50Hz. Penggunaan voltan PWM tersebut akan menyebabkan teras transformer frekuensi tinggi menjadi tepu. Oleh itu PWM perlu ditukar kepada PWM frekuensi tinggi. Ia dilakukan dengan memodulatkan isyarat  $v_{pwm}$  dengan gelombang pembawa segiempat frekuensi tinggi,  $v_s$ . Adalah mustahak untuk mendapatkan kaedah pemodulatan yang terbaik di tahap ini kerana ia merupakan faktor dominan yang menentukan kecekapan keseluruhan penyongsang. Daripada penyelidikan ini, tiga kaedah pemodulatan akan diusulkan dan dikaji iaitu:

1. Kaedah 1: Anjakan fasa gelombang pembawa,
2. Kaedah 2: Frekuensi gelombang pembawa separuh,
3. Kaedah 3: Frekuensi gelombang pembawa separuh dengan denyut purata.

Untuk melaksanakan proses pemodulatan, mikropengawal digunakan untuk menjana isyarat logik  $v_{pwm}$  dan  $v_s$ . Rajah 3-6 menunjukkan penantaramukaan di antara mikropengawal, get-get logik dan pemacu gate bagi keseluruhan penyongsang. Dengan menggunakan isyarat-isyarat logik  $v_{pwm}$  dan  $v_s$  dari mikropengawal, pemodulatan dilaksanakan oleh get-get logik seperti yang ditunjukkan oleh rajah 3-6. Hasilnya isyarat gate untuk setiap lengan  $a$  dan  $b$  tetimbang MOSFET diperolehi



iaitu isyarat logik  $v_{leg a}$  dan  $v_{leg b}$ . Persamaan Boolean untuk isyarat yang terhasil diberikan seperti berikut:

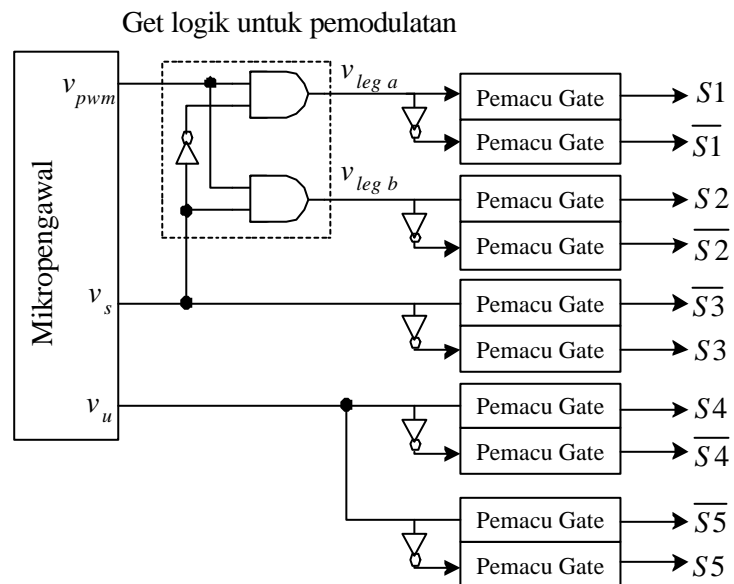
$$v_{pwm} \cdot \overline{v_s} = v_{leg a} \quad (3.23)$$

$$v_{pwm} \cdot v_s = v_{leg b} \quad (3.24)$$

Dengan menggunakan konfigurasi litar logik seperti dalam rajah 3-6, jadual benar untuk gelombang keluaran,  $v_{HF}$  bagi semua kaedah yang diusulkan adalah boleh dijadualkan berikut:

Jadual 3-1: Jadual benar untuk pemodulatan PWM frekuensi tinggi

Gelombang PWM, $v_{pwm}$	Gelombang pembawa-segiempat, $v_s$	Gelombang PWM frekuensi tinggi, $v_{HF}$
0	0	0V
0	1	0V
1	0	$+V_{dc}$
1	1	$-V_{dc}$

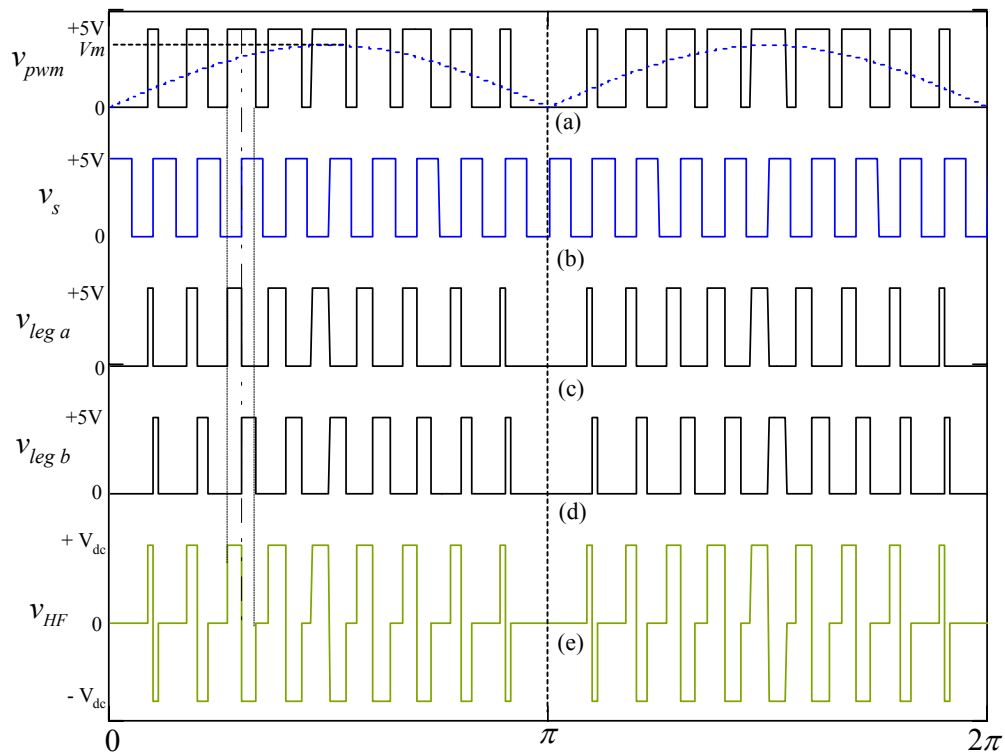


Rajah 3-6: Pengataramukaan antara penjana isyarat dengan peranti kuasa penyongsang

### 3.2.1. Kaedah 1: Anjakan Fasa Gelombang Pembawa

Rajah pemasa 3-7 menggambarkan kaedah pemodulatan PWM frekuensi tinggi kaedah 1 yang menggunakan gelombang pembawa-segiempat,  $v_s$  yang dianjak fasa sebanyak  $180^\circ$ . Frekuensi gelombang  $v_s$  adalah sama dengan  $v_{pwm}$ . Setelah dianjak fasa, pinggir positif  $v_s$  berada tepat di bahagian tengah setiap denyut  $v_{pwm}$ . Pemodulatan kemudian dilakukan di antara isyarat  $v_{pwm}$  dan  $v_s$ ; hasilnya adalah isyarat-isyarat logik  $v_{leg\ a}$  dan  $v_{leg\ b}$  seperti yang ditunjukkan dalam rajah 3-7(c) dan (d). Gelombang keluaran daripada litar tetimbang MOSFET,  $v_{HF}$  dapat dirujuk pada rajah 3-7(e).

Dapat diperhatikan frekuensi pensuisan  $v_{HF}$  adalah dua kali ganda frekuensi  $v_s$ . Oleh yang demikian kadar pensuisan tetimbang MOSFET akan meningkat dua kali ganda berbanding frekuensi  $v_s$ . Ini akan meningkatkan kehilangan kuasa pada litar tetimbang MOSFET.

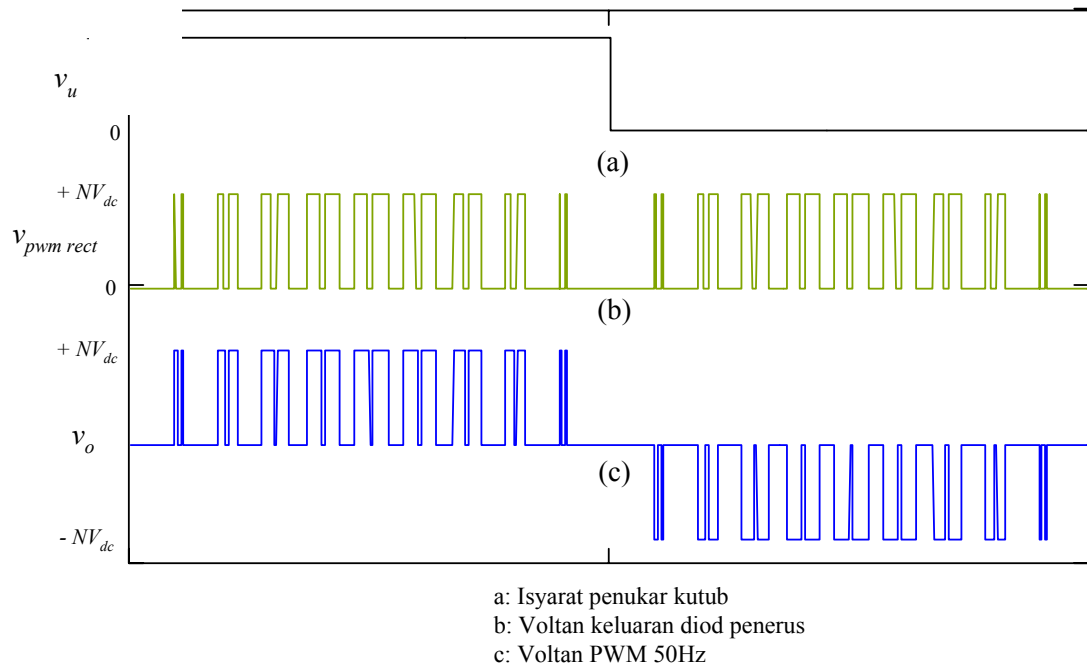


Petunjuk:

- a: Gelombang PWM dan gelombang sinus separuh kitar
- b: Gelombang isyarat segiempat frekuensi pembawa
- c: Gelombang isyarat masukan pemacu gate lengan  $a$
- d: Gelombang isyarat masukan pemacu gate lengan  $b$

Rajah 3-7: Pemodulatan PWM frekuensi tinggi kaedah 1;  $M_f=0.8$ ,  $m_f=20$

Seterusnya magnitud  $v_{HF}$  akan dinaikkan kepada paras yang diperlukan (240Vrms) dengan menggunakan transformer frekuensi tinggi. Keluaran sekunder transformer akan melalui penerus aktif sadap tengah untuk menghasilkan semula denyut PWM,  $v_{pwm\ rect}$  seperti di dalam rajah 3-8(b). Isyarat logik TTL penukar kutub,  $v_u$  digunakan sebagai isyarat kawalan kepada tetimbang penukar kutub untuk menukar polariti  $v_{pwm\ rect}$ . Hasilnya gelombang keluaran  $v_o$  diperolehi.



Rajah 3-8: Gelombang keluaran selepas menerusi penerus aktif dan tetimbang penukar kutub. Litar penapis tidak digunakan.

Di dalam perbincangan ini litar penapis L-C tidak digunakan. Ini disengajakan supaya komponen harmonik pada voltan keluaran dapat diketahui. Nilai RMS voltan keluaran fundamental dapat dikira seperti berikut:

$$v_{o1 \text{ rms}} = \frac{M_f NV_{dc}}{\sqrt{2}} \quad (3.25)$$

di mana  $N$  ialah nisbah transformer

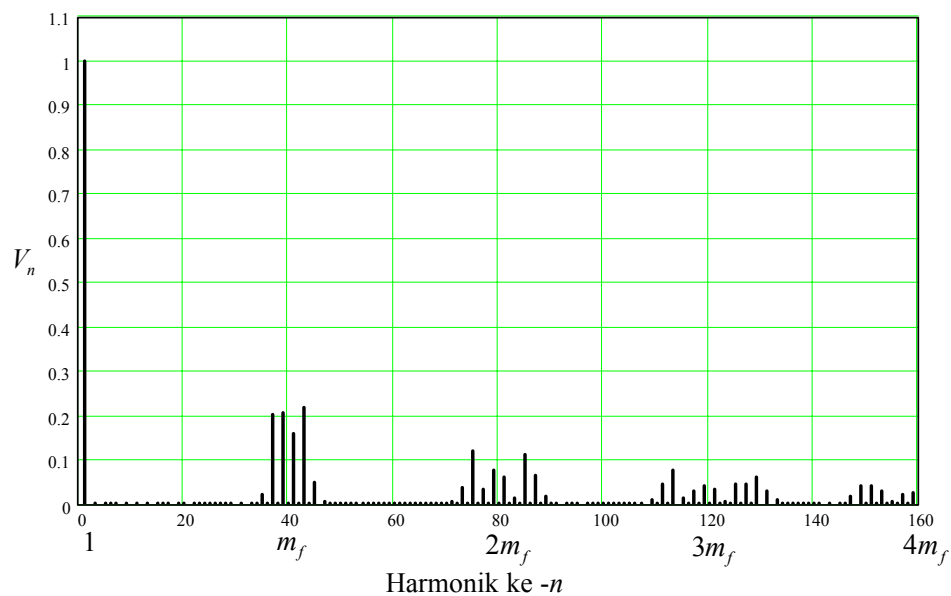
Secara teori, harmonik  $v_o$  dapat ditentukan dengan mendapatkan siri-Fourier bagi setiap denyut PWM. Dengan pemilihan  $m_f$  bernombor genap, dan  $v_o$  adalah jenis gelombang simetri ganjil, maka siri-Fourier voltan keluaran boleh ditulis seperti berikut:

$$\begin{aligned}
 V_{nk} &= \frac{2}{\pi} \int_0^T v(t) \sin(n\omega_0 t) d\omega_0 t \\
 &= \frac{2}{\pi} \int_{\alpha_k - \delta_k}^{\alpha_k + \delta_k} V_{dc} \sin(n\omega_0 t) d(\omega_0 t) \\
 &= \frac{2}{n\pi} [\cos[n(\alpha_k - \delta_k)] - \cos[n(\alpha_k + \delta_k)]]
 \end{aligned} \quad (3.26)$$

Seterusnya untuk mengetahui setiap pekali Fourier  $V_n$  untuk satu kitar gelombang PWM, kesemua  $V_{nk}$  dijumlahkan. Secara persamaan ia diberikan seperti berikut:

$$V_n = \sum_{k=1}^{\frac{p}{2}} V_{nk} \quad (3.27)$$

Spektrum harmonik ternormal yang dikira dengan menggunakan perisian MathCad<sup>1</sup> menggunakan persamaan (3.26) dan (3.27) bagi  $v_o$  untuk  $M_I = 1$  ditunjukkan dalam rajah 3-9. Amplitud harmonik fundamental adalah dalam fungsi  $M_I$  disebabkan oleh hubungan relatif di antara gelombang memodulat dan gelombang pembawa. Dapat diperhatikan kelompok-kelompok harmonik voltan keluaran terletak pada harmonik ke- $m_f$ ,  $2m_f$ ,  $3m_f$  dan  $4m_f$ . Nilai numerik harmonik ditunjukkan dalam jadual 3-2. Berdasarkan rajah dan jadual ini, didapati ciri-ciri spektrum tersebut adalah serupa dengan kaedah PWM *unipolar* yang diterangkan di dalam Bab 2.



Rajah 3-9: Spektrum harmonik ternormal keluaran PWM kaedah 1 dengan  $M_I = 1.0$  dan  $m_f = 40$

<sup>1</sup> MathCad adalah tanda niaga bagi MathSoft. Inc

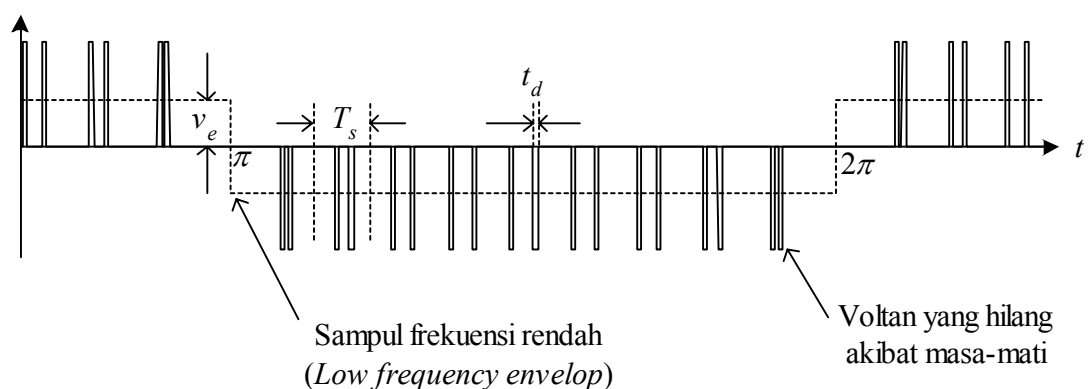
Jadual 3-2: Harmonik ternormal  $V_n/V_{dc}$  untuk keluaran PWM

	$M_f = 1$	0.8	0.6	0.4	0.2
$n = 1$ (fundamental)	1.00	0.80	0.60	0.4	0.2
$n = m_f - 3$	0.20	0.13	0.06	0.02	0.01
$n = m_f - 1$	0.21	0.33	0.40	0.33	0.19
$n = m_f + 1$	0.16	0.30	0.36	0.32	0.19
$n = m_f + 3$	0.22	0.15	0.08	0.03	0.01

### 3.2.2. Kesan Masa-Mati

Di dalam penyongsang ini, isyarat-isyarat PWM yang dijanakan oleh mikropengawal melepasi rangkaian get logik dan seterusnya ke penjana masa-mati sebelum ke pemacu gate. Penjana masa-mati beroperasi dengan memotong sebanyak  $t_d$  saat pada setiap pinggir positif denyut.

Selepas melalui litar penerus aktif, lebar denyut gelombang  $v_{pwm\ rect}$  yang diperolehi kekurangan sebanyak  $2t_d$  (saat) per denyut. Ini dapat diperhatikan dalam rajah 3-8(b). Nilai purata voltan yang hilang akibat kesan mati dikenali sebagai voltan ralat,  $v_e$  yang membentuk sampul frekuensi rendah (*low frequency envelope*) [18] seperti yang digambarkan dalam rajah 3-10.



Rajah 3-10: Gelombang voltan ralat kesan daripada masa-mati

Selain daripada pengurangan magnitud komponen fundamental, voltan ralat ini menyebabkan munculnya harmonik frekuensi rendah yang ketiga, kelima, dan ketujuh. Magnitud  $v_e$  boleh dikira melalui persamaan:

$$v_e = 2NV_{dc} \frac{t_d}{T_s} \quad (3.28)$$

di mana:

$t_d$  = masa - mati

$T_s$  = tempoh frekuensi pembawa

$N$  = nisbah transformer

$V_{dc}$  = voltan masukan

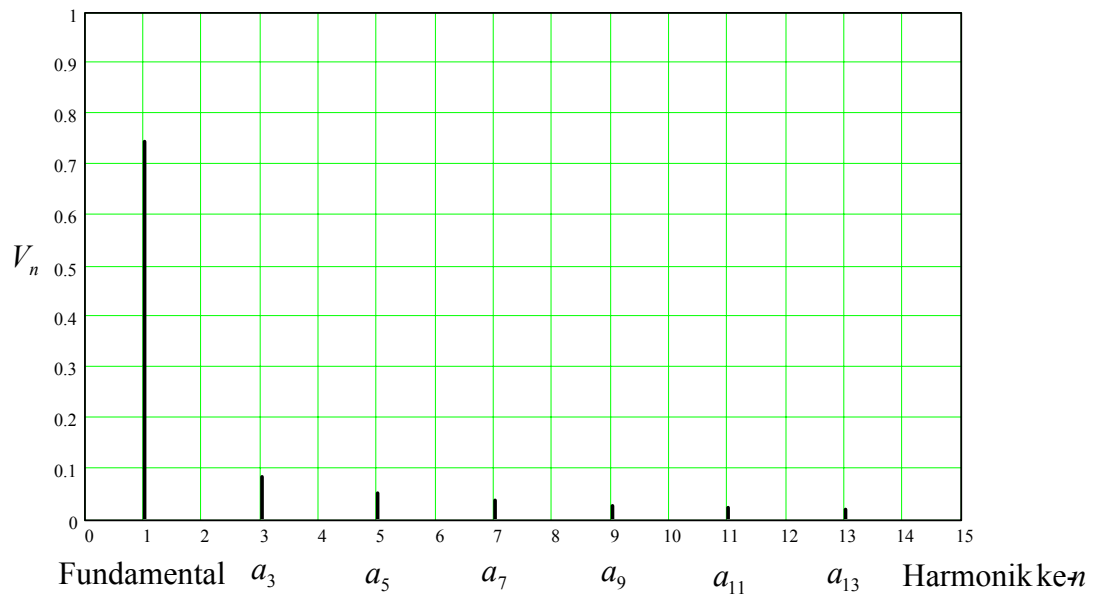
Nisbah  $\frac{t_d}{T_s}$  ialah parameter yang mempengaruhi magnitud komponen harmonik

ganjil berfrekuensi rendah. Dengan simulasi MathCad komponen harmonik ganjil ke- $n$  akibat masa-mati dapat dianggarkan dengan persamaan 3.29[18]:

$$a_n \approx V_e \frac{5.5}{\pi n \sqrt{2}} \quad (3.29)$$

di mana  $n \ll m_f$

Rajah 3-11 menunjukkan kesan kehadiran voltan ralat,  $v_e$  ke atas spektrum bagi kes  $M_I = 1.0$  dan masa mati  $t_d/T_s = 0.1$ . Dapat diperhatikan komponen harmonik frekuensi rendah (3,5 dan 7) muncul, manakala komponen fundamental semakin berkurang. Secara idealnya, penyongsang yang baik memerlukan penapis yang kecil. Ini dapat dicapai dengan menganjatkan kesemua harmonik-harmonik yang tidak dikehendaki kepada frekuensi yang tinggi. Oleh kerana kesan masa mati menghasilkan komponen harmonik frekuensi rendah, maka harmonik tersebut tidak dapat ditapis. Dengan demikian kesan ini akan menyebabkan pertambahan peratus THD pada voltan keluaran penyongsang.



Rajah 3-11: Harmonik ganjil  $k-n$  pada voltan PWM kesan masa-mati untuk

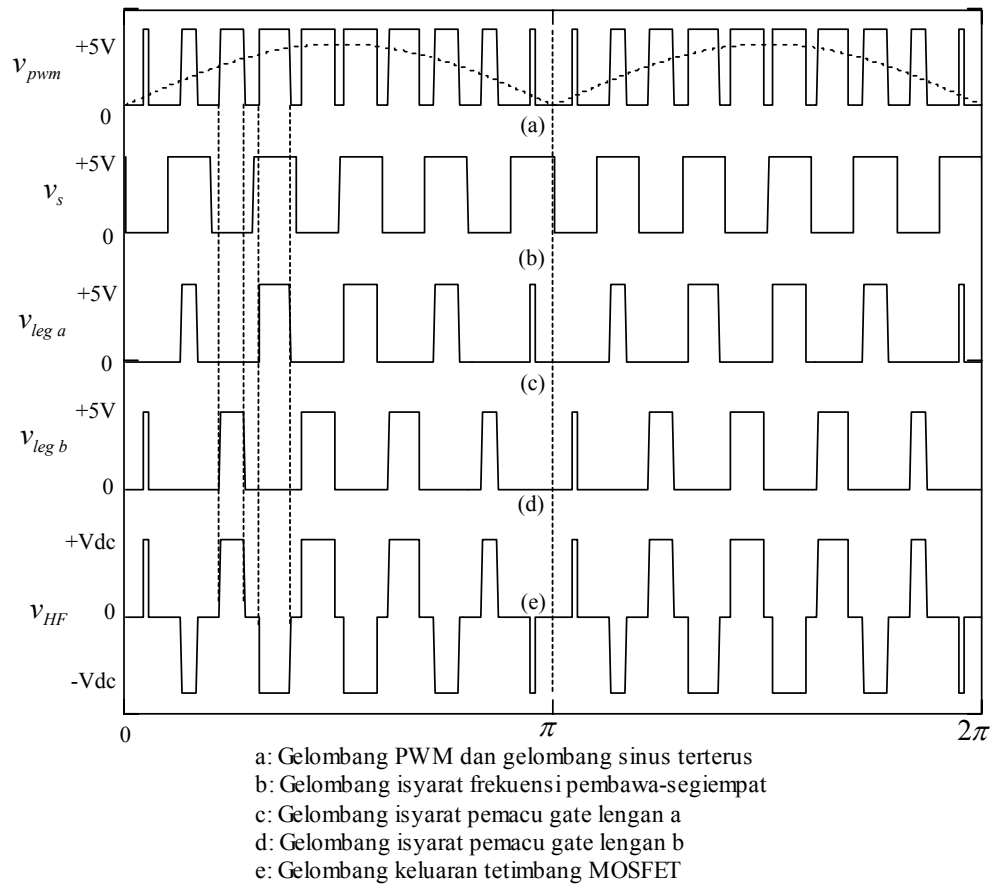
$$\frac{t_d}{T_s} = \frac{1}{10} \text{ dan } M_I = 1.0$$

### 3.2.3. Kaedah 2: Frekuensi Gelombang Pembawa Separuh

Prinsip pemodulatan bagi kaedah ini ditunjukkan dalam rajah pemas 3-12. Isyarat gelombang yang digunakan untuk operasi Boolean adalah sama, iaitu  $v_{pwm}$  dan  $v_s$ . Jika dibandingkan dengan kaedah 1, kaedah ini menggunakan frekuensi  $v_s$  yang berbeza; frekuensi  $v_s$  separuh daripada frekuensi  $v_{pwm}$  dan ia tidak dianjak fasa.

Dengan menggunakan jadual benar yang sama seperti jadual 3-1, voltan keluaran PWM frekuensi tinggi dapat ditunjukkan seperti dalam rajah 3-12(e). Frekuensi PWM frekuensi tinggi yang dihasilkan menjadi separuh daripada frekuensi  $v_{pwm}$ . Dengan frekuensi pensuisan yang berkurangan, kehilangan kuasa dikurangkan kepada separuh. Profil harmonik voltan keluaran yang terhasil adalah sama seperti rajah 3-9.





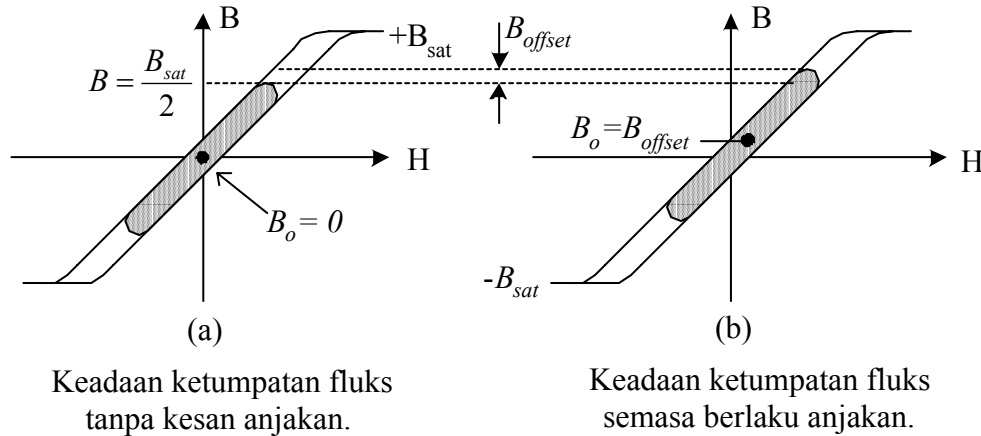
Rajah 3-12: Pemodulatan PWM frekuensi tinggi kaedah 2 untuk  $M_f = 0.8$ ,  $m_f = 20$

### 3.2.4. Ketepuan Transformer

Daripada rajah 3.12(e), dapat dikenal pasti satu masalah pada kaedah pemodulatan ini; luas volt-saat (*volt-second*) setiap kitar gelombang PWM frekuensi tinggi adalah tidak seimbang. Keadaan ini menghasilkan sampel gelombang sinus berfrekuensi rendah di dalam transformer frekuensi tinggi. Kesannya titik tengah ayunan ketumpatan fluks, ( $B_o$ ) teras akan teranjak daripada 0 kepada nilai puncak  $B_{offset}$  seperti yang ditunjukkan oleh rajah 3-13. Anjakan  $B_o$  boleh menyebabkan kemungkinan transformer menjadi tepu[28]. Rajah 3-13a yang menunjukkan kawasan operasi normal ulangan ketumpatan fluk transformer beban penuh semasa keadaan mantap. Ketumpatan fluk berayun dari  $-B$  hingga  $+B$ . Nilai  $B$  yang biasa digunakan oleh perekabentuk untuk mengelakkan teras tepu ialah  $B = B_{sat}/2$  [2,3].

Apabila anjakan berlaku, nilai  $B$  akan naik melebihi  $B_{sat}/2$ . Bagi mengelak kemungkinan berlakunya teras tepu nilai  $B$  perlu direndahkan kepada:

$$B = \frac{B_{sat}}{2} - B_{offset} \quad (\text{Gausess}) \quad (3.30)$$



Rajah 3-13: Lengkuk histerisis B-H transformer .

Nilai anjakan ketumpatan fluks,  $B_{offset}$  yang berlaku boleh dikira dengan menggunakan hukum Faraday. Nilai ini penting dalam menentukan kadar kuasa transformer yang perlu dikurangkan untuk mengelakkan kemungkinan berlaku ketumpatan fluks. Daripada hukum Faraday anjakan maksimum  $B_{offset}$  adalah[45]:

$$B_{offset} = \frac{V_{dc} t 10^8}{N_p A_e} \quad (\text{Gausess}) \quad (3.31)$$

di mana:

$$t = \sum_{k=1}^{\frac{m_f - 1}{4}} (\delta_k - \delta_{k-1})$$

$m_f$  - Dalam gandaan 4

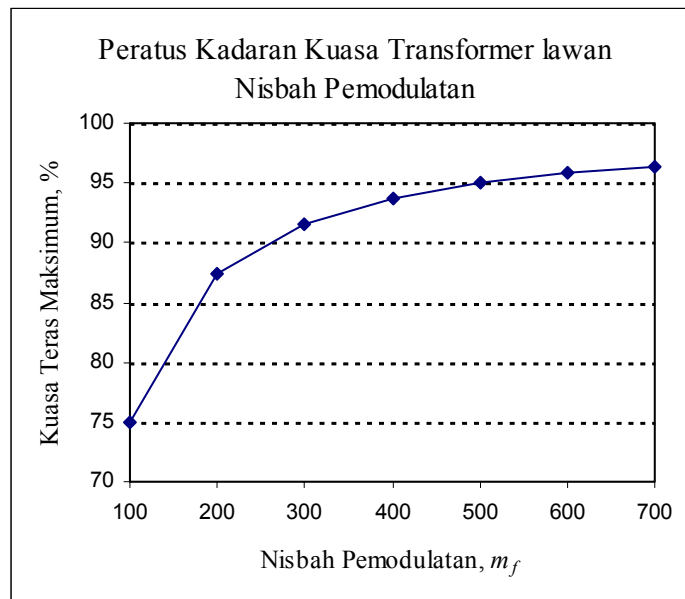
$N_p$  - Belitan primari transformer

$A_e$  - Luas keratan rentas teras transformer

$V_{dc}$  - Voltan masukan penyongsang

$\delta_k$  - Denyut PWM ke- $k$

Oleh kerana terdapat hubungan langsung antara kadar kuasa teras dengan nilai  $B$ , pengurangan nilai  $B$  akan menyebabkan pengurangan kadar kuasa transformer. Rajah 3-14 menunjukkan peratus kadar kuasa maksimum yang boleh digunakan sebelum teras transformer menjadi tepu ketika beban penuh. Kadar pengurangan kuasa menjadi semakin rendah apabila nisbah pemodulatan,  $m_f$  yang digunakan adalah tinggi.



Rajah 3-14: Peratus kadar kuasa teras transformer maksimum yang boleh digunakan kesan anjakan ketumpatan fluks

Kedaaan volt-saat yang tidak seimbang boleh diperbaiki dengan meletakkan kapasitor secara bersiri untuk menghalang kemasukan voltan DC ke dalam transformer[31]. Walaubagaimanapun menurut Billing, kapasitor tersebut akan menyebabkan kesan sampingan yang lain iaitu perubahan lebar denyut-denyut PWM. Ulangan kitar-kitar voltan tinggi dengan lebar denyut yang tajam dan voltan rendah dengan denyut lebar akan terjadi pada  $v_{HF}$ . Ia terhasil akibat pincangan DC di dalam kapasitor tersebut. Kedaaan yang tidak seimbang ini akan menyebabkan perubahan pada lebar denyut PWM dan menghasilkan sub-harmonik yang tidak menentu di voltan keluaran[28].

### 3.2.5. Kaedah 3: Frekuensi Gelombang Pembawa Separuh dengan Denyut Purata

Kedua-dua kaedah pemodulatan yang telah dibincangkan mempunyai masalah tersendiri; kaedah 1 mempunyai masalah kesan masa mati yang seterusnya menyebabkan terhasilnya harmonik ganjil berfrekuensi rendah. Komponen harmonik ini tidak dapat ditapis, dan menyebabkan nilai THD voltan keluaran meningkat. Pada kaedah yang kedua, terdapat masalah keseimbangan volt-saat dalam voltan  $v_{HF}$ . Penyelesaian yang paling mudah adalah dengan penggunaan kapasitor yang diletakkan secara siri pada belitan primer transformer frekuensi tinggi. Walaubagaimanapun ini menyebabkan terhasilnya sub-harmonik yang tidak menentu pada voltan keluaran.

Seterusnya kaedah 3 yang dinamakan sebagai kaedah frekuensi gelombang pembawa separuh dengan denyut purata, diusulkan. Ia hampir sama seperti kaedah 2; perbezaan adalah pasangan lebar denyut ganjil ( $\delta_k$ ) dan genap ( $\delta_{k+1}$ ) dipuratakan. Dengan mentakrifkan  $\delta'_k$  sebagai sudut lebar denyut PWM ke- $k$  untuk kaedah ini, persamaan denyut ditulis semula menjadi:

$$\delta'_k = \delta'_{(k+1)} = \frac{\delta_k + \delta_{k+1}}{2} \quad \text{dimana} \quad k = 1, 3, 5, \dots \left(\frac{m_f}{2} - 1\right) \quad (3.32)$$

Untuk meminimumkan pengiraan oleh pemproses, berdasarkan persamaan (3.22), persamaan (3.32) dimudahkan seperti yang berikut:

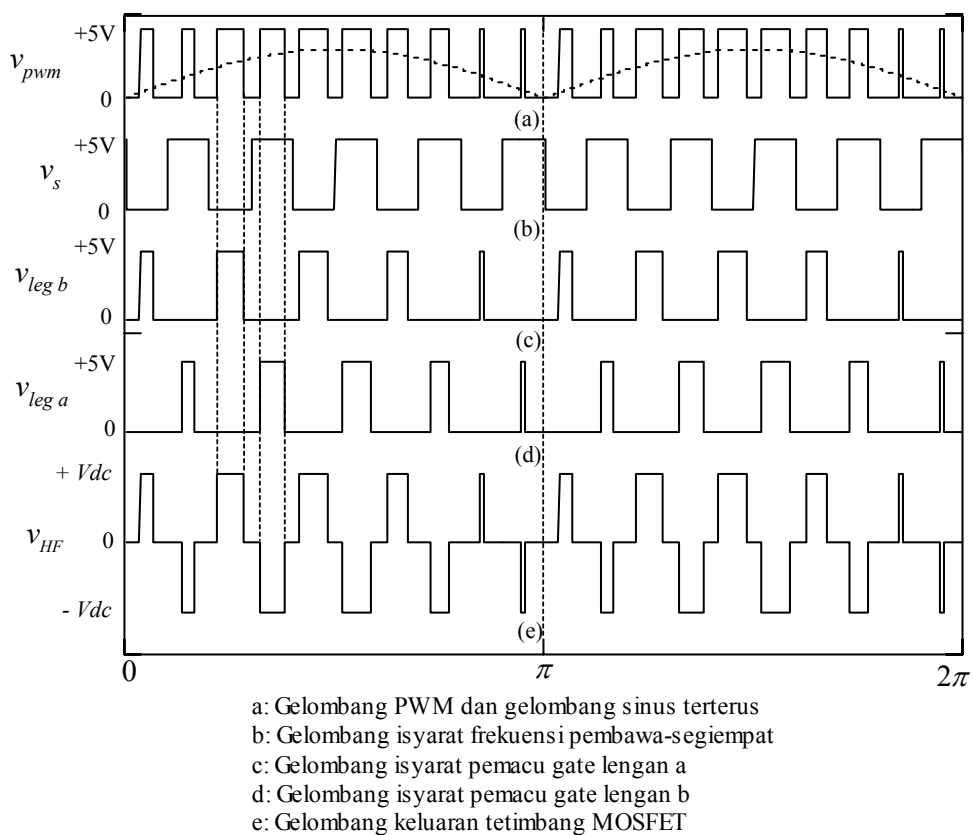
$$\delta'_k = \delta'_{(k+1)} = 4\delta_o M_f \sin(\alpha'_k) \quad (3.33)$$

dimana:

$$\alpha'_k = \frac{\alpha_k + \alpha_{k+1}}{2}$$

$$k = 1, 3, 5, \dots \left(\frac{m_f}{2} - 1\right).$$

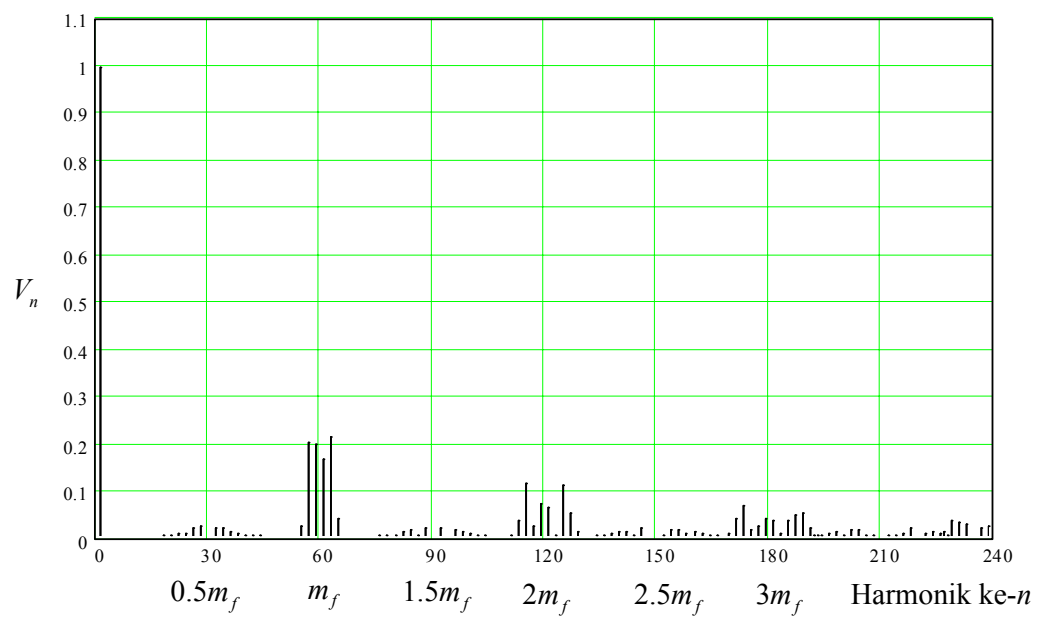
Rajah 3-15(e) menunjukkan voltan keluaran setelah dipuratakan setiap pasangan denyut. Keputusan simulasi menunjukkan kesan mempuratakan denyut  $\delta_k$  dan  $\delta_{k+1}$  telah menyebabkan kewujudan kelompok harmonik yang baru pada  $0.5 m_f, 1.5 m_f$  dengan magnitud ternormal seperti yang ditunjukkan dalam rajah 3-16 dan jadual 3-3. Ia adalah kesan sampingan daripada kaedah ini. Walaubagaimanapun kewujudannya tidak begitu membimbangkan kerana ia tidak mempengaruhi magnitud komponen fundamental. Ia bermagnitud kecil dan berada pada frekuensi tinggi.



Rajah 3-15: Pemodulatan PWM frekuensi tinggi kaedah 3 untuk  $M_f = 0.8$ ,  $m_f = 20$

Jadual 3-3: Harmonik ternormal  $V_n/V_{dc}$  voltan keluaran PWM kaedah 3

	$M_I = 1$	0.8	0.6	0.4	0.2
$n = 1$	1.000	0.800	0.600	0.400	0.200
$n = 0.5m_f \pm 2$	0.027	0.026	0.023	0.016	0.008
$n = 0.5m_f \pm 4$	0.021	0.016	0.011	0.007	0.004
$n = 0.5m_f \pm 6$	0.012	0.009	0.007	0.004	0.002
$n = 0.5m_f \pm 8$	0.008	0.006	0.005	0.003	0.001
$n = 1.0m_f \pm 3$	0.200	0.130	0.060	0.020	0.010
$n = 1.0m_f \pm 5$	0.210	0.330	0.400	0.330	0.190
$n = 1.5m_f \pm 2$	0.023	0.014	0.000	0.007	0.007
$n = 1.5m_f \pm 4$	0.019	0.015	0.014	0.009	0.004
$n = 1.5m_f \pm 6$	0.012	0.014	0.009	0.005	0.002
$n = 1.5m_f \pm 8$	0.007	0.008	0.005	0.003	0.001

Rajah 3-16: Spektrum harmonik ternormal PWM kaedah 3,  $M_I = 1$ ,  $m_f = 60$

Dengan kaedah ini, bilangan pengiraan lebar denyut yang perlu dilakukan adalah  $m/8$ , iaitu separuh daripada kaedah sebelum ini. Oleh itu proses pengiraan dapat dipercepatkan dan lebih praktikal dilaksanakan menggunakan mikropengawal 16-bit.

Oleh kerana lebar denyut  $\delta_k$  dan  $\delta_{k+1}$  adalah sama kitar  $v_{HF}$  mempunyai keseimbangan volt-saat. Dengan demikian penggunaan kapasitor pada belitan primer transformer frekuensi dapat dielakkan. Kadar kuasa teras transformer frekuensi tinggi juga dapat digunakan dengan sepenuhnya. Oleh itu saiz rekabentuk transformer frekuensi tinggi yang diperolehi dengan kaedah ini adalah yang terkecil.

### 3.2.3.1. Pampasan Kesan Masa-Mati

Dengan teknik digital, kesan masa-mati dapat diperbaiki dengan teknik ‘pampasan masa mati berasaskan penambahan denyut’ (*pulse-based dead time compensator*)[15]. Pada asasnya teknik ini memperbaiki kesan masa mati dengan menambah semula volt-saat kepada setiap denyut PWM yang hilang akibat daripada penjana masa-mati.

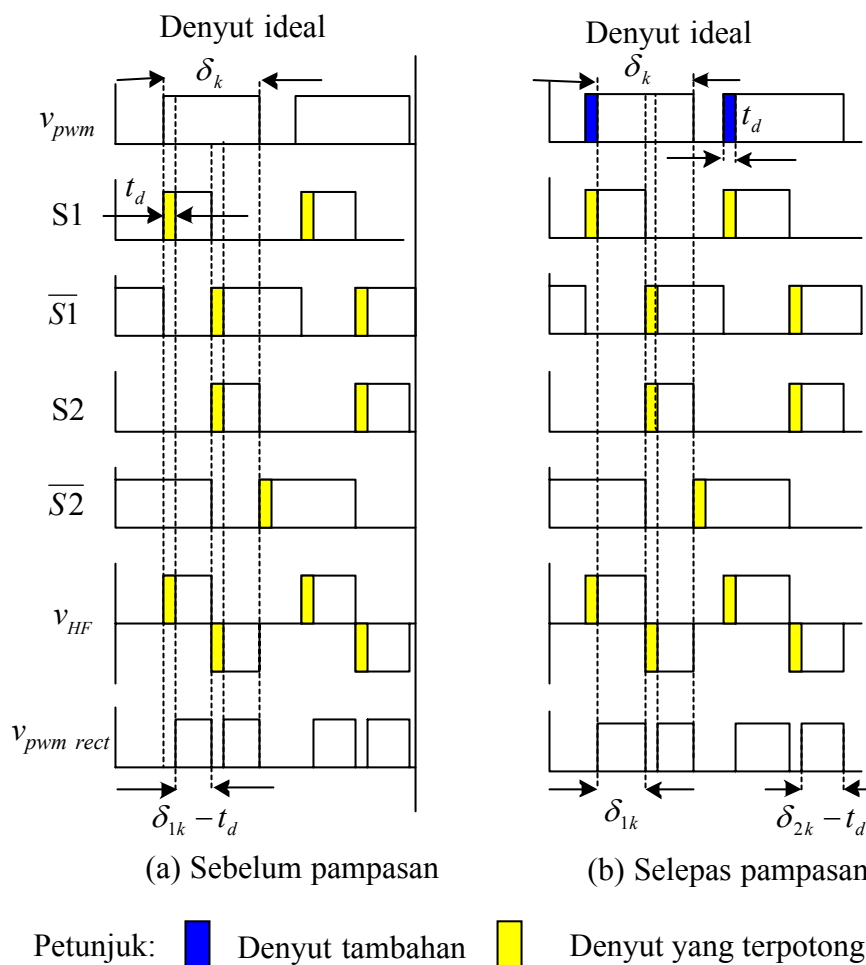
Rajah pemasa 3-17 menunjukkan bagaimana pampasan ini dilaksanakan terhadap  $v_{pwm}$  dengan menggunakan kaedah 1. Rajah 3-17(a) menunjukkan isyarat asal dari mikropengawal dan isyarat-isyarat voltan gate pada setiap suis. Denyut yang berlorek cerah menunjukkan lebar denyut yang telah hilang setelah melalui litar penjana masa-mati. Keluaran  $v_{HF}$  akan kehilangan sebanyak  $t_d$  saat pada setiap pinggir denyut positif dan negatif. Oleh yang demikian  $v_{pwm\ rect}$  akan kehilangan sebanyak  $2t_d$  saat untuk setiap lebar denyut.

Pampasan dibuat dengan menambahkan denyut yang hilang iaitu  $t_d$  saat pada setiap pinggir positif  $v_{pwm}$  menerusi aturcara mikropengawal seperti yang ditunjukkan dalam rajah 3-17(b). Untuk separuh pinggir positif ianya ditunjukkan dengan persamaan berikut:

$$\delta''_{1k} = \delta_{1k} + t_d \quad (3.34)$$

di mana  $\delta''_{1k}$  adalah denyut PWM separuh pinggir positif ke- $k$  selepas pampasan.





Rajah 3-17: Pampasan masa-mati pada penjanaan PWM frekuensi tinggi kaedah 1

Selepas pampasan dilaksanakan, setiap denyut akan dipotong sebanyak  $t_d$  saat. Hasilnya lebar denyut yang asal di perolehi semula pada voltan keluaran. Walaubagaimanapun dapat diperhatikan, kesan pampasan hanya berlaku pada denyut positif  $v_{HF}$ . Keadaan ini tidak dapat dielakkan kerana kesan pampasan tidak dapat dilaksanakan pada pinggir denyut negatif. Akibatnya hanya lebar denyut pada kitar positif sahaja yang dapat dibuat pembetulan; lebar denyut pada kitar negatif  $v_{HF}$  masih terpotong sebanyak  $t_d$  saat oleh penjana masa mati. Oleh itu kesan masa mati tidak dapat diperbaiki sepenuhnya pada penjanaan PWM frekuensi tinggi kaedah 1.

### 3.2.3.2. Pampasan Masa-Mati pada Penjanaan PWM Frekuensi Tinggi Kaedah 3

Kesan masa mati terhadap penjanaan PWM frekuensi tinggi kaedah 3 ditunjukkan dalam rajah 3-18(a). Berbeza daripada kaedah 1, lebar denyut yang terpotong hanyalah  $t_d$  saat. Oleh kerana itu kaedah 3 lebih mudah untuk dipampas. Secara teori, kesan masa-mati yang wujud boleh diperbaiki sepenuhnya.

Dengan menggunakan teknik yang diterangkan sebelum ini, setiap denyut  $v_{pwm}$  di tambahkan sebanyak  $t_d$  saat pada pinggir positif. Ini digambarkan sebagai denyut yang berlorek gelap pada rajah pemasa 3-18(b). Denyut-denyut tambahan itu kemudian akan dipotong semula oleh penjana masa-mati. Hasil yang didapati ialah lebar denyut yang ideal. Denyut PWM ke- $k$  selepas pampasan ditakrifkan seperti berikut:

$$\delta_k'' = \delta_k + t_d \quad (3.35)$$

Masalah pemodulatan tidak linear akan timbul apabila indek pemodulatan yang digunakan melebihi nilai indek pemodulatan maksimum,  $M_{I \max}$ . Apabila

$M_I$  melebihi  $M_{I \max}$ , akan berlaku pertindihan denyut di antara denyut ke- $\frac{m_f}{4}$

dengan denyut ke- $\frac{m_f}{4} \pm 1$ , sekiranya denyut tambahan diletakkan. Untuk kes seperti

ini kesan pampasan tidak dapat dilaksanakan dan akan mewujudkan komponen

harmonik ganjil frekuensi rendah 3,5 dan 7 pada voltan keluaran. Maka julat

maksimum  $M_I$  untuk membolehkan pampasan berlaku sepenuhnya dan ini

pemodulatan adalah linear ialah di antara 0 dan  $M_{I \max}$ . Nilai  $M_{I \max}$  boleh ditentukan

melalui persamaan berikut:



## BAB 4

### Rekabentuk Perkakasan Prototaip Penyongsang

#### Pengenalan

Kelemahan ketara sistem analog seperti sensitiviti terhadap perubahan suhu dan susut nilai komponen dengan usia mengalihkan senario bidang elektronik kuasa daripada analog kepada digital. Berbanding dengan analog, sistem digital seperti cip DSP, mikropemproses dan mikropengawal lebih lali (*immunity*) terhadap hingar (*noise*) dan gangguan (*interference*). Teknik digital amat fleksibel sekiranya pengubahsuaian terhadap rekabentuk sistem diperlukan. Sebagai contoh, penjanaan PWM yang rumit dapat diselesaikan menggunakan aturcara dan perkakasan dalaman mikropengawal. Fungsi matematik yang kompleks dan berubah-ubah dapat ditangani dengan mudah dan kerap tanpa memerlukan penambahan perkakasan.

Bab ini menerangkan penggunaan mikropengawal 16-bit Siemens SAB-C167CR untuk menjana isyarat PWM untuk topologi penyongsang yang telah dicadangkan. Ia terdiri daripada bahagian aturcara dan perkakasan. Bahagian aturcara menerangkan prinsip kerja dan konfigurasi peranti dalaman mikropengawal untuk menjana PWM. Di bahagian perkakasan, penerangan tentang pemacu gate dan komponen kuasa yang lain. Rekabentuk komponen magnetik pula akan dibincangkan secara berasingan di dalam bab 5

## 4.1 Perkakasan Mikropengawal

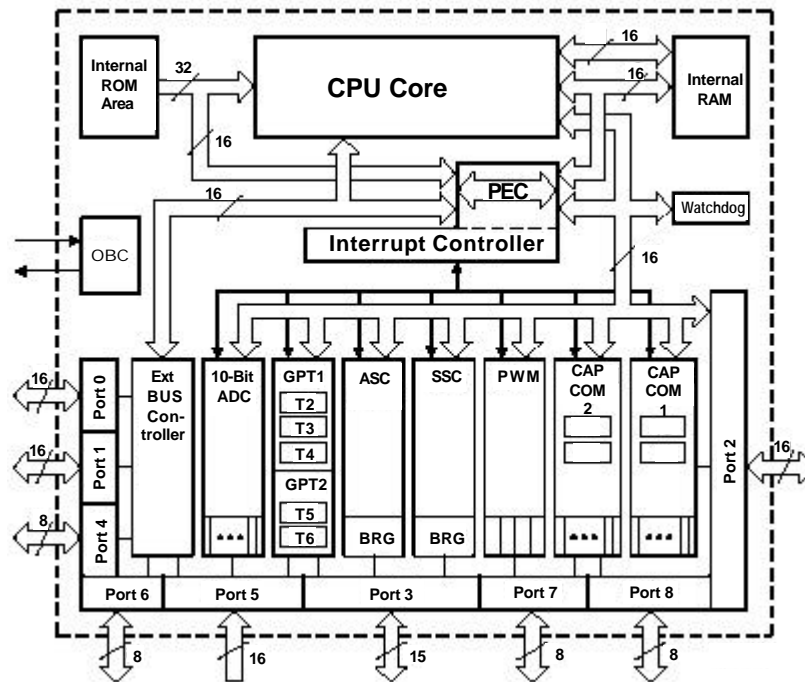
Isyarat PWM dijanakan menggunakan mikropengawal siri keluarga Intel C166 iaitu SAB-C167CR yang dibangunkan oleh Siemens. Rajah 4-1 menunjukkan peranti-peranti terbina dalaman sebuah cip C167. Peranti-peranti seperti liang komunikasi sesiri (*serial-port*), liang selari dwi-hala (*bi-directional parallel port*), pemasa (*timer*) dan modul PWM (*PWM module*) memudahkan pengantaramukaan dengan kestabilan yang terjamin.

Beberapa ciri dan peranti utama yang terdapat dalam cip ini diringkaskan seperti berikut[45]:

- Masa pelaksanaan satu kitar suruhan ialah 100ns, kebanyakan suruhan hanya mempunyai satu kitar masa pelaksanaan-jam 20Mhz.
- 16 saluran 10-bit penukar A/D dengan kebolehan di aturcara masa penukaran.
- 4 saluran Pulse Witdh Modulation (PWM)
- Talian komunikasi sesiri segerak/tak segerak (USART).
- 111 talian input output (I/O).

### 4.1.1 Modul Prototaip Keil MCB-167

Keil MCB-167 merupakan modul prototaip yang boleh digunakan untuk membina, nyah-pepijat (*debug*) dan melaksanakan aturcara aplikasi berasaskan cip C167. Modul ini dibangunkan oleh Kiel Electronics mempunyai 2 RAM dan 2 soket Eprom (setiap satu bersaiz 1Mbyte), liang input/output dan liang komunikasi sesiri[45]. Sedikit ruang tambahan (*wire wrap*) disediakan sekiranya komponen luaran tambahan diperlukan untuk melengkapkan sistem yang dibina.



Rajah 4-1: Gambarajah Blok Binaan SAB-C167CR[1]

Berserta dengan modul ini, disertakan percuma (dengan had 8kbyte kod aturcara) pakej perisian Keil  $\mu$ vision<sup>2</sup> untuk menyediakan persekitaran pembangunan aturcara dalam bahasa ANSI C. Perisian ini turut disertakan dengan pensimulasi (*simulator*), dan penyah-pepijat (*debugger*) yang dapat membantu menghasilkan aturcara yang bebas ralat. Dengan perisian ini juga, pengguna boleh memilih jenis mikropengawal dari siri keluarga Intel, MCS51, MCS251 dan C166. Konfigurasi mikropengawal oleh pengguna yang berkaitan dengan penghimpun (*assembler*), pengkompil (*compiler*) dan penghubung (*linker*) adalah minimum. Kebanyakan konfigurasi penting telah ditentukan secara automatik oleh perisian .

Aturcara yang telah ditukarkan ke dalam kod mesin kemudian dapat di pindah- turun (*download*) ke dalam RAM yang terdapat dalam modul MCB-167. Teknik ini memudahkan dan mempercepatkan pengujian kod aturcara. Apabila aturcara yang bebas ralat telah dihasilkan, ia boleh diprogramkan ke ROM luaran supaya modul MCB-167 itu dapat berfungsi sebagai papan litar tunggal (*stand alone board*).

<sup>2</sup>  $\mu$ vision adalah tanda niaga (*trademark*) Keil Electronic GmbH

## 4.1.2 Aturcara Penjanaan PWM

Bagi mendapatkan voltan isyarat yang telah diterangkan pada bab 3, tiga isyarat yang perlu dijanakan adalah isyarat PWM pada rajah 3-15a, isyarat gelombang pembawa segiempat pada rajah 3-15b dan isyarat penukar kutub 50Hz rajah 3-8a. Isyarat-isyarat tersebut dapat dijanakan menggunakan modul PWM. Dengan menggunakan peranti dalaman tersebut, kerumitan yang timbul daripada pemasa dan pembanding luaran dapat dielakkan

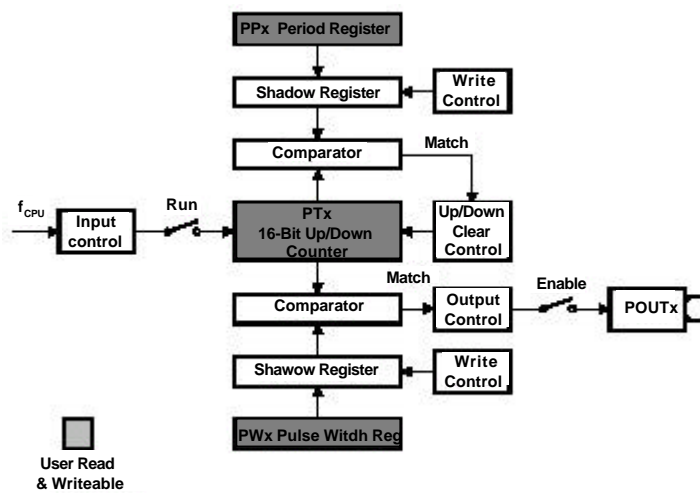
### 4.1.2.1 Modul PWM

Terdapat 4 saluran PWM iaitu saluran 0,1,2,3 yang boleh diprogramkan secara berasingan. Dalam perbincangan seterusnya simbol x digunakan untuk mewakili pembolehubah saluran. Sekiranya saluran 0 dipilih untuk digunakan, maka nilai x untuk setiap bit yang berkaitan digantikan dengan angka 0. Setiap saluran Modul PWM mempunyai 16-bit pembilang turun/naik (*up/down counter*), PTx, 16-bit daftar tempoh (*period register*), PPx, 16-bit daftar lebar denyut (*pulse width register*), PWx, 2 pembanding dan logik-logik kawalan lain. Operasi untuk 4 saluran tersebut dikawal oleh 2 daftar yang sama iaitu, PWMCON0 dan PWMCON1. Kawalan dan kedudukan sampukkan (*interrupt*) pula dikawal oleh satu daftar sampukkan PWMIC untuk semua saluran. Rajah 4.2 menggambarkan binaan satu saluran modul PWM di dalam cip C167.

Modul PWM bagi C167CS membolehkan penjanaan sehingga 4 isyarat PWM berasingan dengan keupayaan lebar denyut sehingga 50ns[45]. Setiap isyarat PWM boleh diprogramkan bersendirian. Denyut-denyut keluaran modul PWM bergantung kepada:

- Frekuensi jam CPU, ( $f_{CPU} = 20\text{Mhz.}$ )
- Ragam frekuensi pembilang PWM,  $f_{CPU}$  atau  $f_{CPU} / 64$
- Ragam PWM yang dipilih
- Resolusi (*resolution*) PWM ( 8-bit,10-bit, 14-bit, dan 16-bit)

Modul PWM menyediakan 4 ragam yang berlainan iaitu ragam *edge aligned PWM*, *center aligned PWM*, *burst* dan *single shot*.



Rajah 4-2: Gambarajah blok saluran PWM [1]

#### 4.1.2.2 Ragam 1 (*Center Aligned PWM*)

Ragam ini dikenali sebagai *center aligned PWM* (ragam 1) kerana nilai daftar PWx bayangan mempengaruhi kedua-dua pinggir positif dan negatif. Ragam ini diaktifkan dengan bit saluran PMx diset kepada '1' di dalam daftar PWMCON1. Dalam ragam ini PTx setiap saluran PWM akan membilang secara menaik sehingga ia mencapai nilai di dalam daftar tempoh, PPx. Arah bilangan pema seterusnya berlawanan, menurun langkah demi langkah sehingga mencapai nilai set semula 0000<sub>H</sub>. Seterusnya, pema membilang secara menaik semula dan keadaan ini akan berulang-ulang.

Isyarat keluaran PWM akan beralih kepada logik '1' apabila kandungan pema mencapai atau lebih besar daripada nilai dalam daftar PWx sementara pema terus membilang secara menaik. Isyarat keluaran beralih semula kepada logik '0', apabila pema membilang secara menurun dan kandungan PTx menyamai atau lebih kecil daripada nilai di dalam daftar PWx. Kesimpulannya ragam *center*



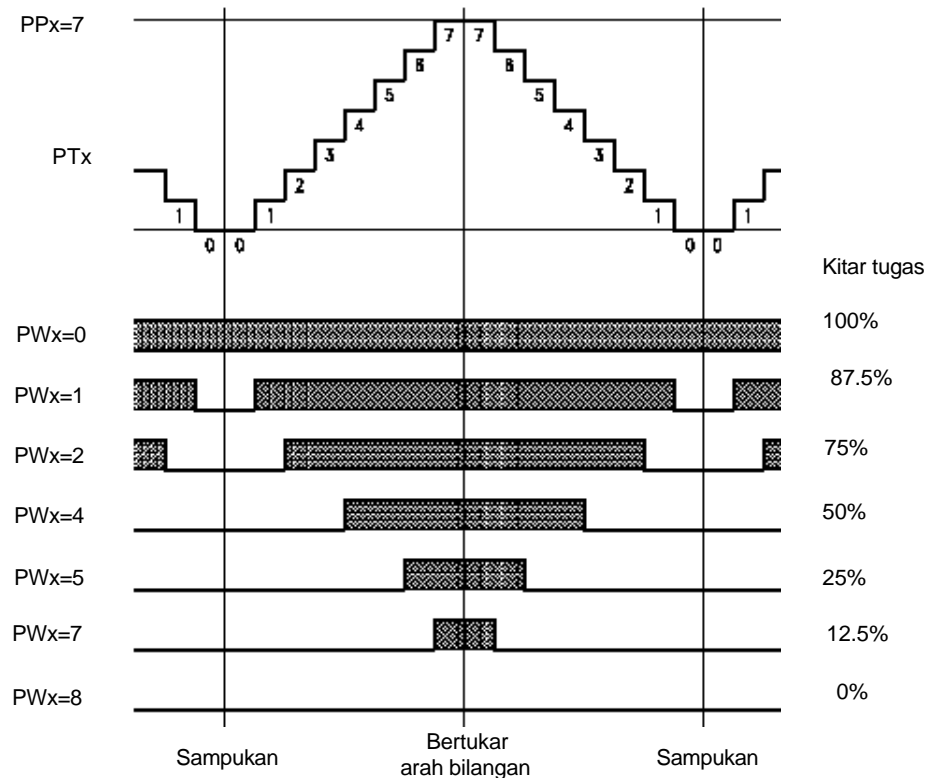
*aligned PWM* akan mengawal kedua-dua pinggir positif dan negatif keluaran PWM. Dengan itu tempoh isyarat PWM dalam ragam ini adalah 2 kali tempoh pemasa iaitu:

$$PWM\_tempoh_{ragam1} = 2 \times [PPx] + 1 \quad (4.1)$$

Rajah 4-3 menggambarkan gelombang keluaran PWM dengan nilai  $PWx$  yang berbeza-beza.

#### 4.1.2.3 Operasi PEC (*Peripheral Event Controller*)

Bagi penjaan PWM pada frekuensi tinggi, mekanisme pemindahan data yang pantas diperlukan. Pemprosesan sampukkan (*interrupt*) biasa dengan menggunakan operasi *stack* tidak berupaya untuk melaksanakan pemindahan data dalam masa yang diperlukan. Oleh itu PEC yang merupakan pemproses sampukkan terbina dalaman digunakan. Cip C167 mengandungi 8 saluran PEC yang menawarkan sampukkan pemindahan data terpantas. Setiap saluran PEC masing-masing dikawal oleh daftar saluran PECCx. Apabila sampukkan yang terbabit berlaku, PEC akan bertindakbalas dengan memindahkan data samada bersaiz bait (*byte*) atau kata (*word*) daripada penuding sumber (*source pointer*), SRCPx ke destinasi yang ditunjukkan oleh penuding destinasi (*destination pointer*), DSTPx dengan kelajuan cuma satu kitar CPU. Pemindahan data tersebut tidak memerlukan keadaan semasa mesin disimpan dan meletak kembali seperti yang dilakukan oleh kebanyakan sistem biasa (*stack*) mikropemproses atau mikropengawal lain.



Rajah 4-3: Operasi dan gelombang keluaran ragam *Center Aligned PWM* dengan nilai PWx berbeza[1]

Saiz data yang akan dipindahkan dikawal oleh bit pengawal pemindahan bait/kata, BWT. Manakala medan INC mengawal perubahan pada penunjuk destinasi (DSTPx) atau penunjuk sumber (SRCPx) selepas setiap pemindahan data dilakukan. Sementara itu medan bilangan pemindahan PEC (*PEC Transfer Count Field*), COUNT mengawal bilangan data yang akan dipindahkan. Selepas saluran PEC diaktifkan oleh sampukkan, pemindahan data berlaku dan medan COUNT akan dikurangkan sehingga rutin perkhidmatan sampukkan (*interrupt service routine*) diaktifkan bila ia mencapai nilai 00<sub>H</sub>. Selepas setiap pemindahan data berlaku, bendera permintaan (*request flag*), bit PIRx disetkan '0' yang memaklumkan bahawa sampukkan telah di laksanakan.

Dalam penjanaan PWM, PEC digunakan dengan menyediakan jadual lihat (*look-up*) yang mengandungi nilai denyut-denyut PWM sebagai sumber data dan daftar lebar denyut, PWx sebagai destinasi. Apabila sampukkan diaktifkan, data daripada sumber akan dipindahkan ke destinasi, PWx. Pada masa ini nilai daftar PWx telah mempunyai nilai yang baru dan denyut dijanakan. Setiap kali data

dipindahkan, bilangan data yang dalam COUNT menurun satu demi satu, sehingga ia perlu di setkan semula apabila mencapai 00<sub>H</sub>. Proses ini akan diulang untuk setiap denyut PWM yang di jana.

#### 4.1.2.4 Penjanaan Gelombang Isyarat PWM

Bagi menjana isyarat gelombang PWM seperti dalam rajah 3-2a, prosedur pertama ialah penentuan saluran PWM yang ingin digunakan. Seterusnya pemilihan ragam PWM, pemilihan ragam PWM untuk saluran tersebut ialah ragam *center aligned* PWM dengan bit PM0 di dalam daftar PWMCON1 di setkan kepada '1'. Keluaran PWM pada liang setiap saluran dikawal oleh bit PEN<sub>x</sub> dalam daftar yang sama, untuk saluran 0, PEN0 di set '1'. untuk membenarkan keluaran pada liang P7.0. Kemudian resolusi (*resolution*) pembilang di set pada  $f_{CPU}$  dengan bit PTIO dalam daftar PWMCON0 di setkan kepada '0'. Pada daftar yang sama bit kawalan membenaran sampukkan (*interrupt enable*), PIE0 diset kepada '1' untuk membolehkan PWM saluran 0 membuat permintaan sampukkan pemindahan data. Bagi tujuan memindahkan data setiap kali terjadinya permintaan sampukkan, saluran pemindahan data PEC dengan keutamaan tertinggi digunakan iaitu PEC saluran 7, maka konfigurasi daftar sampukkan PWMIC akan di setkan dengan medan ILVL = 1111<sub>b</sub> dan medan GLVL = 11<sub>b</sub>.

Kemudian ialah untuk penentuan medan penuding sumber dan penuding destinasi di dalam daftar PEC saluran 7, PECC7. Bagi penuding sumber, ia setkan kepada alamat nilai denyut pertama jadual-lihat lebar denyut PWM, dan penuding destinasi kepada alamat daftar lebar denyut (*Pulse Width Register*) saluran 0, PW0. Merujuk kepada bab 3, ditakrifkan nisbah pemodulatan sebagai  $m_f$  dan oleh kerana proses pemodulatan ialah pemodulatan gelombang sinus *rectified*, maka lebar denyut yang perlu dikira ialah sehingga denyut ke- $m_f/2$  sahaja. Dengan itu jumlah data yang perlu dipindahkan ialah sebanyak  $m_f/2$  dan bersaiz kata (*word*), maka medan COUNT bernilai  $m_f/2$  dan bit BWT = 0.

Seterusnya proses pengiraan jadual-lihat (*look-up table*) lebar denyut PWM. Jadual tersebut akan digunakan oleh saluran PECC untuk mengemas kini daftar lebar denyut PW0 setiap kali sampukkan diaktifkan. Merujuk pada bab 3, lebar denyut PWM,  $d_k$  dapat dikira dengan persamaan (3.22). Walaubagaimanapun persamaan tersebut memberikan nilai dalam unit radian. Nilai tersebut perlu ditukarkan ke dalam bentuk nilai integer. Nilai integer tersebut merupakan nilai yang perlu diisikan kepada daftar lebar denyut PWM, PTx supaya lebar denyut PWM dapat dijanakan. Berikut adalah persamaan yang diperlukan untuk mengira nilai daftar tempoh, PP0 dan daftar lebar denyut, PW0.

Tempoh denyut PWM yang terjana:

$$tempoh = \frac{500000}{f \times p \times \frac{1}{f_{CPU}}} \quad (4.2)$$

$$PP0 = 2 \times tempoh + 1 \quad (4.3)$$

Pemalar penukar domain masa-nyata kepada domain kitar-jam:

$$\mathfrak{R} = p \frac{f}{10^6} \quad (4.4)$$

Maka nilai integer ke- $k$  yang perlu diisikan ke dalam kandungan daftar PW0 ialah:

$$PW0_k = tempoh - \frac{\frac{M_I p}{m_f} \sin\left(\frac{2pk}{m_f}\right)}{\mathfrak{R}} \quad (4.5)$$

di mana:

$f_{CPU}$  :Frekuensi jam CPU (MHz)

$f$  :Frekuensi keluaran dominan (Hz)

$m_f$  :Nisbah pemodulatan

$M_I$  :Indeks pemodulatan

$k$  :1,2,3..  $\frac{p}{2}$

Unit kitar-jam adalah jumlah kitar pemaasa yang diperlukan untuk ia membilang sehingga mencapai masa tertentu[24]. Contohnya satu kitar pemaasa ialah 0.5saat, jika lebar denyut yang ingin dijanakan ialah 5 saat, maka bilangan pemaasa untuk membilang sehingga 5 saat ialah 10 kitar-jam.

#### 4.1.2.5 Penjanaan Gelombang Pembawa Segiempat

Untuk menjanakan gelombang pembawa segiempat. Prosedur yang sama digunakan untuk menjanakan PWM. Merujuk kepada bab 3, frekuensi gelombang dalam rajah 3.15b ialah adalah separuh daripada frekuensi  $v_{pwm}$ . Modul PWM saluran 1 dipilih untuk digunakan bagi tujuan tersebut, maka persamaan daftar PP1, dan PW1 menjadi:

$$PP1 = tempoh - 1 \quad (4.6)$$

$$PW1 = (tempoh/2) - 1 \quad (4.7)$$

Oleh kerana gelombang empat segi tidak memerlukan pertukaran lebar denyut pada setiap kitar, sampukkan tidak diperlukan. Oleh sebab itu nilai daftar lebar denyut, PW1 di set supaya tetap kepada kitar tugas 50%.

#### 4.1.2.6 Penjanaan Isyarat Penukar-Kutub

Penjanaan isyarat gelombang segiempat penukar kutub juga menggunakan konfigurasi yang sama seperti yang diterangkan di sub-tajuk 4.1.2.5 di atas. Namun demikian terdapat perbezaan dari segi resolusi pemasa, iaitu ia di setkan kepada  $f_{CPU}/64$  dengan bit PT1x disetkan pada '1' di dalam daftar PWMCON0. Langkah ini diperlukan untuk menjana gelombang frekuensi rendah 50Hz. Jika resolusi di set kepada  $f_{CPU}$  (50ns), nilai nombor binari di dalam daftar PPx akan menjadi lebih besar daripada 16-bit, di mana ia melebihi had daftar yang ditetapkan. Apabila resolusi pemasa di set kepada  $f_{CPU}/64$ , persamaan untuk resolusi pemasa yang baru menjadi:

$$\frac{f_{CPU}}{64} = \frac{20MHz}{64} = 312.5kHz \quad (4.9)$$

Saluran PWM 2 dipilih untuk menjana gelombang 50Hz, maka daftar PP2 di isikan dengan nilai:

$$PP2 = \frac{312.5kHz}{50Hz} = 6250 \text{ kitar - jam} \quad (4.10)$$

Apabila semua konfigurasi semua daftar-daftar telah selesai dan jadual-carian denyut PWM telah disediakan, penjanaan ketiga-tiga keluaran gelombang tersebut dilakukan secara serentak, iaitu dengan bit PEN0, PEN1 dan PEN2 disetkan kepada '1' serentak. Dengan anggapan nilai awal bit PEN0, PEN1 dan PEN2 adalah 0.

Penjanaan dimulakan dengan operasi seperti berikut:

$$PWMCON1 = PWMCON1 + 0x0003; \quad (4.11)$$

#### 4.1.2.7 Ringkasan Struktur Aturcara

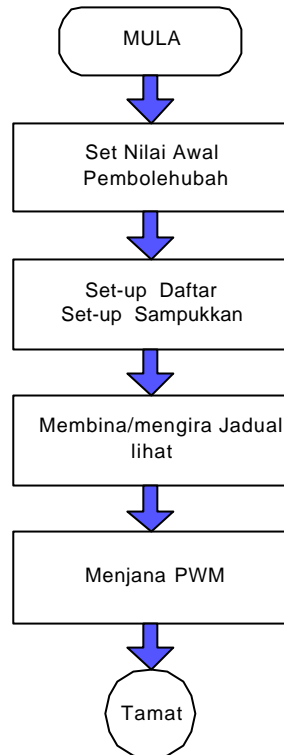
Algoritma yang digunakan untuk menghasilkan aturcara yang akan menjana isyarat PWM dan isyarat kawalan lain ditunjukkan dalam rajah 4-4. Beberapa tugas (*tasks*) utama yang perlu untuk dilaksanakan seperti berikut;

- Proses memulakan nilai daftar-daftar yang digunakan.
- Proses mengira jadual-lihat (*look-up*).
- Proses penjanaan.

Aturcara lengkap projek ini diberikan pada helaian lampiran. Berikut ialah keterangan tentang proses memulakan nilai dalam daftar-daftar yang digunakan.

- *serial\_init()*

Proses ini merupakan konfigurasi saluran komunikasi sesiri. Komunikasi sesiri digunakan untuk proses memindah turun aturcara daripada komputer peribadi (PC) ke modul MCB166 untuk dilaksanakan.



Rajah 4-4: Carta algoritma bagi aturcara yang menjana PWM dan isyarat kawalan lain

- *PWM\_Init()*

Proses konfigurasi penjana PWM. Dalam proses ini daftar PWMCON0, PWMCON1, liang keluaran PWM dan juga sampukkan PWM di daftar PWMMIC disetkan untuk memilih ragam yang akan digunakan.

- *PWM\_PEC\_init()*

Dalam proses ini, konfigurasi saluran PEC dibuat supaya saluran PEC dapat digunakan untuk tujuan pemindahan data. Ia disetkan supaya data dari jadual lihat dipindahkan ke daftar PWx di akhir setiap denyut yang terjana.

## 4.2 Perkakasan Elektronik Kuasa

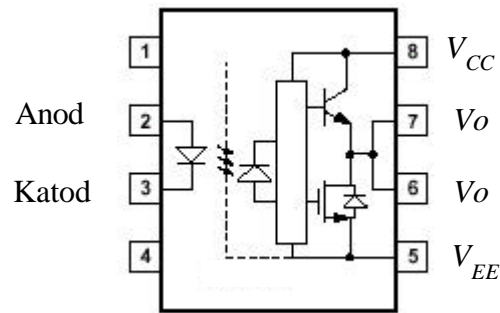
Litar perkakasan elektronik kuasa terdiri daripada pemacu gate, suis elektronik kuasa, transformer dan penapis. Berikut adalah keterangan tentang peranti-peranti tersebut.

### 4.2.1 Pemacu Gate

IGBT atau MOSFET adalah suis elektronik kuasa yang dikawal menggunakan voltan rendah. Litar pemacu merupakan antaramuka bagi isyarat kawalan (logik TTL) dan suis kuasa. Ia berfungsi untuk meningkatkan paras voltan logik TTL supaya suis MOSFET/IGBT dapat terbuka dan tertutup dengan sempurna. Ia juga menyediakan pemisahan elektrik (*electrical isolation*) di antara litar suis elektronik kuasa dan litar peranti kawalan atau penjana.

Penyongsang yang di bina memerlukan sepuluh suis kuasa untuk berfungsi seperti mana yang dikehendaki. Setiap suis tadi telah diantaramuka oleh cip Hewlett Packard, HCPL3120. Penyepaduan pengasing-optik (*opto-coupler*), penguat pertengahan (*mid-stage amplifier*), dan penguat keluaran (*output amplifier*) di dalam serpihan HCLP3120 membolehkan pengantaramukaan di antara peranti elektronik kuasa dan litar digital dibuat dengan lebih mudah. Rajah 4-5 di bawah menunjukkan litar dalaman, kedudukan pin dan jadual benar bagi cip HCLP3120.





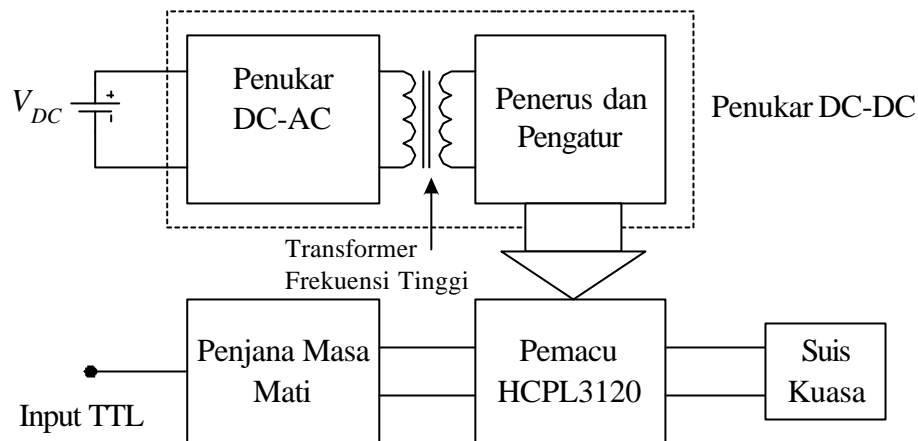
Kedudukan Pin

LED	$V_{CC}-V_{EE}$ (pinggir positif)	$V_{CC}-V_{EE}$ (pinggir negatif)	$V_o$
Tutup	0-30V	0-30V	Rendah
Buka	0-11V	0-9.5V	Rendah
Buka	11-13.5V	9.5-12V	Pertukaran
Buka	13.5-30V	12-30V	Tinggi

Jadual Benar

Rajah 4-5: Gambarajah dalaman pemacu HPL3120

Binaan lengkap pemacu gate terdiri daripada penukar DC-DC frekuensi tinggi yang berfungsi bagi membekalkan voltan  $\pm 15$  V dengan pemisahan elektrik kepada setiap cip pemacu HCPL3120. Voltan +15V adalah untuk suis buka dan voltan antara  $-5$  V hingga  $-15$  V diperlukan oleh gate supaya suis dapat tertutup dengan sempurna tanpa gangguan kesan Miller[44]. Rajah 4-6 menunjukkan rajah blok binaan sebuah pemacu gate. Input logik TTL adalah isyarat kawalan daripada mikropengawal. Ia akan di proses di litar penjana masa-mati (*dead time*) sebelum ia dihantar ke pemacu HCPL3120 untuk ditukarkan kepada voltan gate.

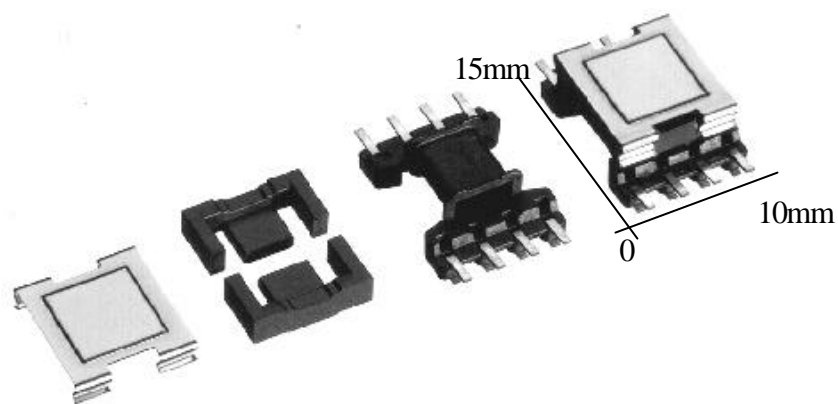


Rajah 4-6: Rajah blok sambungan cip pemacu HCPL3120.

Untuk mendapatkan litar pemacu gate dengan komponen yang minimum, penggunaan voltan negatif boleh dimansuhkan. IGBT/MOSFET boleh di tutup(OFF) dengan hanya membekalkan voltan 0V pada gate. Kesan Miller dapat dielakkan dengan meminimumkan jarak di antara cip pemacu dengan suis. Ia dilakukan dengan meletakkan pemacu HCPL3120 sehampir mungkin dengan suis. Dalam kes ini ketelitian dalam merekabentuk papan litar bercetak (PCB) sangat penting. Perhatian diperlukan terhadap kesan gandingan keadaan fana (*transient*) daripada pemancar (*emitter*) atau pemungut (*collector*) IGBT. Ia boleh menghidupkan LED dalaman cip HCPL3120 secara tidak sengaja. Masalah tersebut dapat diatasi dengan menjarakkan laluan (*track*) PCB pemancar atau pemungut IGBT dengan laluan masukan cip HCPL 3120. Di samping itu juga LED dalaman cip HCPL3120 perlu di pincang songsang apabila cip berada dalam keadaan tertutup[25].

### 4.2.1.1 Penukar DC-DC

Bekalan kuasa DC adalah bagi membekalkan voltan yang cukup pada litar pemacu. Ia juga seharusnya berupaya menghasilkan arus yang cukup bagi mengecap kapasitor dalaman,  $C_{ge}$  IGBT. Bagi mendapatkan pemisahan (*isolation*), transformer frekuensi tinggi digunakan. Dalam projek ini, kuasa keluaran sebesar 4W didapati dengan hanya menggunakan transformer sebesar 15mm x 10mm (bersaiz IC 8 pin). Rajah 4-7 di bawah menunjukkan jenis transformer yang digunakan, teras EE dari bahan jenis 3C90 yang berkeupayaan sehingga 200khz.



Rajah 4-7: Gambar teras transformer ETD10 jenis 3C90

Penukar DC-DC pemacu ini menggunakan cip SG3524 sebagai pengawal kepada transformer jenis tolak-tarik. Pengayun dalaman SG3524 tadi mampu beroperasi sehingga 200kHz. Ia boleh di setkan dengan cara mengubah nilai  $R_T$  dan  $C_T$ . Hubungan antara parameter tersebut diberi sebagai berikut:

$$f = \frac{1.30}{R_T C_T} \quad (4.12)$$

Dimana;

$R_T$  dalam  $k\Omega$

$C_T$  dalam  $\mu F$

$f$  dalam  $kHz$

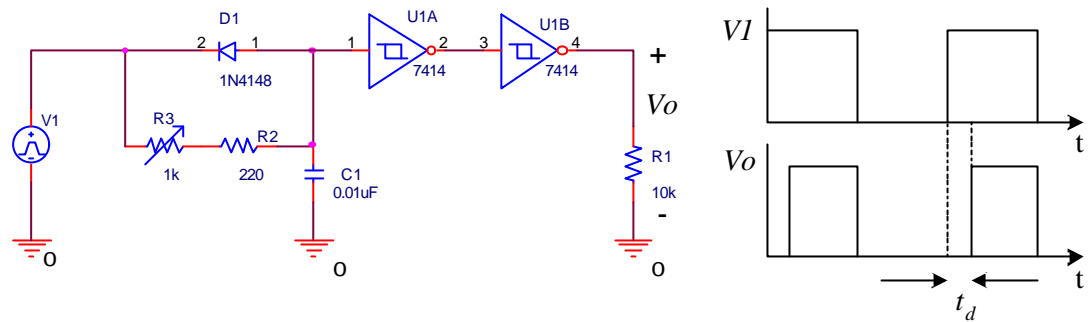
Transformer yang direkabentuk mempunyai keluaran yang terdiri daripada 2 belitan sekunder sadap tengah. Ini bagi membolehkan 2 unit bekalan kuasa dibina secara berasingan dengan jumlah komponen yang minimum. Keluaran daripada

transformer tadi kemudian ditetapkan pada  $\pm 15V$  dengan menggunakan konfigurasi pengatur transistor mudah dari diod zener.

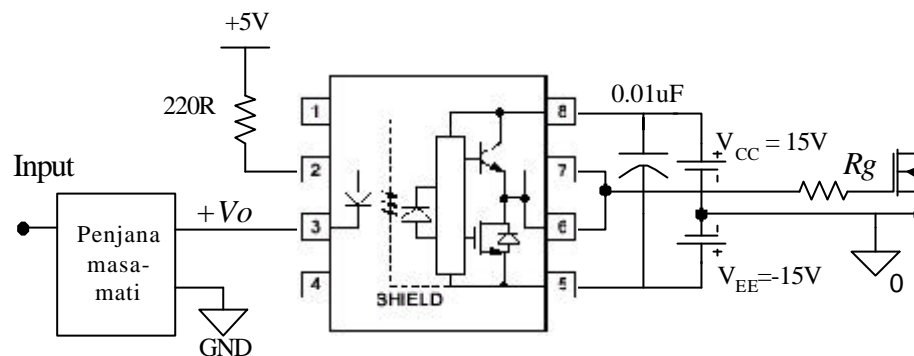
#### 4.2.1.2 Penjana Masa-Mati

Penjana masa-mati (*dead time*) berfungsi untuk memberikan masa yang cukup kepada peranti suis supaya tertutup dengan sempurna, sebelum pasangan suis pada lengan yang sama dibuka. Ia beroperasi dengan melengahkan lebar denyut sebanyak  $t_d$  saat sebelum ia disalurkan ke cip pemacu. Rajah 4-8 menunjukkan gelombang masukan dan keluaran bagi sebuah litar penjana masa-mati (*dead time*). Nilai  $t_d$  boleh diubah mengikut kesesuaian spesifikasi suis menggunakan perintang boleh laras R3.

Litar skematik lengkap pemacu gate ditunjukkan pada lampiran. Litar tersebut dibina dalam bentuk modul. Setiap modul digunakan untuk satu lengan (*leg*). Ia mengandungi 2 pemacu yang sentiasa merupakan songsangan antara satu sama lain. Untuk setiap modul, disediakan satu saluran masukan, satu terminal pembedaan (*enable*) serta 2 pasang saluran keluaran. Bagi keluaran saluran tadi, pemisahan elektrik telah dilakukan bagi mengasingkan setiap saluran. Terminal pembedaan disediakan supaya berfungsi sebagai pin kawalan sama ada untuk membenarkan isyarat masukan mempengaruhi isyarat keluaran atau sebaliknya. Kedua-dua isyarat voltan gate akan sentiasa dalam keadaan  $-15V$  apabila *enable*=0.



Rajah 4-8: Litar skematik penjana masa mati



Rajah 4-9: Litar sambungan di antara voltan bekalan, cip pemacu HCPL 3120 dan suis kuasa (MOSFET)

## 4.2.2 Suis Kuasa

Terdapat 3 jenis suis kuasa yang digunakan dalam sistem penukar ini; MOSFET, IGBT dan diod frekuensi tinggi. Pemilihan peranti-peranti tersebut dibuat berdasarkan frekuensi pensuisan dan voltan serta arus operasi.

### MOSFET

MOSFET kuasa dipilih untuk litar kuasa tetimbang pada tahap pertama. Voltan masukan adalah antara 90V hingga 120V, manakala frekuensi pensuisan adalah dalam lingkungan 20kHz. Arus yang digunakan adalah 18A. Jenis MOSFET yang digunakan adalah dari modul tunggal TO-256, IRF250 yang dikeluarkan oleh International Rectifier. MOSFET ini mempunyai dengan diod *anti-parallel* dalaman.

Ringkasan parameter-parameter penting MOSFET ini ditunjukkan pada jadual dibawah[26].

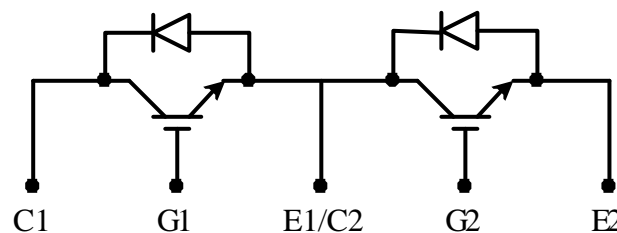
Jadual 4-1: Spesifikasi dan kadaran MOSFET IRF250

$V_{DSS}$ (V)	$I_D$ (A)	$R_{DS(on)}$ ( $\Omega$ )	$V_{GS}$ (V)	$P_D$ (W)	Masa pensuisan(ns)			
					$t_d$	$t_{off}$	$t_r$	$t_f$
200	30	0.085	$\pm 20$	190	16	70	86	62

## IGBT

Terdapat dua jenis IGBT yang digunakan dalam penyilidikan ini. Pertama IGBT jenis tunggal yang digunakan pada litar penerus aktif. Jenis yang digunakan ialah IRG4PH40K dengan kadaran voltan 1200V dan arus 15A.

Jenis IGBT kedua ialah untuk digunakan di litar tetimbang tahap kedua di mana voltan sinus separuh kitar akan di terbalikan menjadi kitar sinus penuh. Pada tahap ini voltan operasi mencapai nilai puncak maksimum 350V dan arus 4.2A rms. Jenis yang digunakan adalah SEMITOP, SK 25 GB 063 keluaran Semikron. Setiap unit ini mengandungi 2 IGBT yang tersambung secara siri seperti dalam rajah 4-10. Ia juga mengandungi diod *anti-parallel* dalaman. Beberapa spesifikasi dan kadaran penting IGBT ini ditunjukkan pada jadual dibawah[43].



Rajah 4-10 : Struktur dalaman modul IGBT SK25GB063

Jadual 4-2: Spesifikasi dan kadaran IGBT SK25GB063

$V_{CES}$ (V)	$V_{GES}$ (V)	$I_{C(cont)}^1$ (A)	$V_{CE(sat)}$ (V)	$I_C^1$ (A)	Masa Pensuisan(ns)			
					$t_{on}$	$t_{off}$	$t_r$	$t_f$
600	$\pm 20$	30/21	1.8	30/21	30	250	25	15

<sup>1</sup>Th = 25/80°C

### Diod

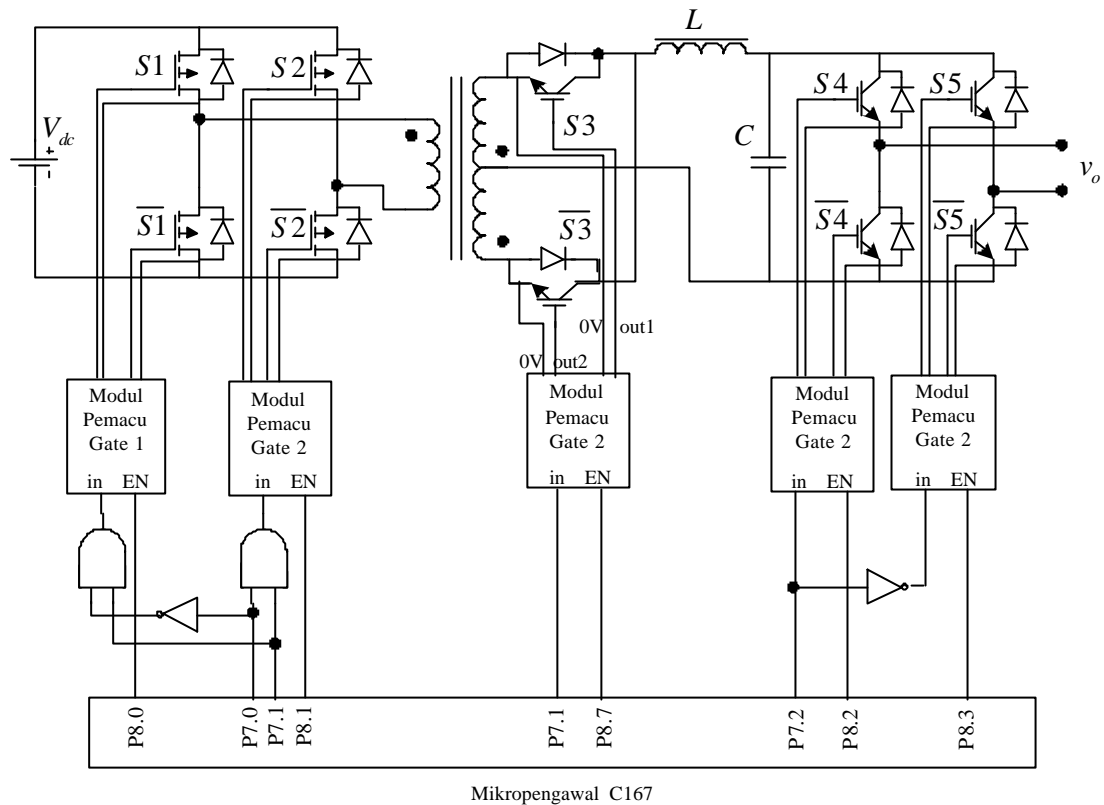
Diod digunakan untuk menukar  $v_{HF}$  kepada  $v_{pwm\ rect}$ . Jenis diod yang digunakan adalah dari jenis modul penerus tunggal ‘*soft fast recovery*’, 20ETF10 yang dibangunkan oleh International Rectifier. Diod ini mempunyai kadaran arus purata depan,  $I_F = 20A$  dan mampu menampung voltan pincang songsang sehingga 1000V.

### 4.2.3 Konfigurasi Lengkap Prototaip

Konfigurasi dan sambungan terperinci prototaip yang dibina ditunjukkan di dalam rajah 4-12. Ia terdiri daripada pengawal utama iaitu mikropengawal C166, serta 4 modul pemacu gate, rangkaian gate logik, transformer, dua litar tetimbang kuasa, penerus aktif dan penapis. Tiada litar ‘*snubber*’ digunakan pada suis, kecuali pada penerus aktif (tidak ditunjukkan).

### 4.3 Sampel Gelombang-Gelombang Keluaran

Berikut akan ditunjukkan contoh gelombang keluaran isyarat kawalan yang telah didapati hasil daripada gabungan litar seperti dalam rajah 4-10. Keputusan yang diberikan adalah hasil daripada kaedah frekuensi gelombang pembawa separuh dengan denyut purata.



Rajah 4-11: Konfigurasi lengkap prototaip penyongsang.

### Modul MCB167

Merujuk pada bab 3, gelombang keluaran yang dijanakan daripada MCB167 ialah isyarat PWM pada rajah 3-15a, isyarat gelombang pembawa segiempat pada rajah 3-15b, isyarat kawalan penukar kutub pada rajah 3-8a. Rajah 4-12 menunjukkan isyarat kawalan bagi kaedah frekuensi gelombang pembawa separuh dengan denyut purata, Ch1 ialah isyarat PWM, Ch2 ialah isyarat gelombang pembawa segiempat dan Ch3 ialah isyarat penukar kutud. Gelombang tersebut dihasilkan dengan menggunakan parameter indeks pemodulatan,  $M_f = 0.8$ , nisbah pemodulatan,  $m_f = 30$  dan frekuensi isyarat memodulat gelombang sinus,  $f = 50\text{Hz}$ .

### Litar Logik

Rajah 4-13 menunjukkan gelombang keluaran litar logik bagi kaedah frekuensi gelombang pembawa separuh dengan denyut purata. Ch3 untuk masukan modul pemacu gate lengan  $a$  dan Ch4 untuk lengan  $b$  tetimbang MOSFET (keadaan modul pemacu: pin EN=1).

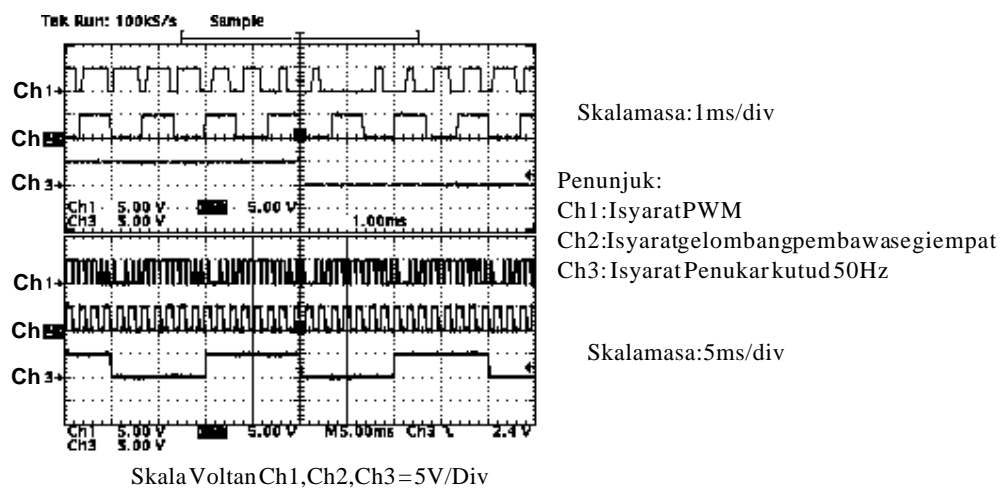


## Modul Pemacu Gate

Rajah 4-14 menunjukkan keadaan pemacu dengan masukan seperti yang ditunjukkan (keadaan modul pemacu: pin EN=1). Ch1 ialah masukan, Ch2 ialah voltan gate suis kuasa atas dan Ch3 ialah voltan gate suis kuasa bawah.

## Masa-Mati

Rajah 4-15 menunjukkan penambahan kesan masa mati dalam modul pemacu gate sebanyak  $900\mu\text{s}$  (perbezaan antara denyut voltan gate suis atas dan suis bawah). Ketika input pada pinggir positif, lebar denyut voltan gate suis atas dipotong sebanyak  $1.1\mu\text{s}$  manakala lebar denyut voltan gate suis bawah mengikut isyarat masukan. Ketika input pada pinggir negatif lebar denyut voltan gate suis bawah dipotong sebanyak  $1.1\mu\text{s}$  manakala lebar denyut voltan gate suis bawah mengikut isyarat input.

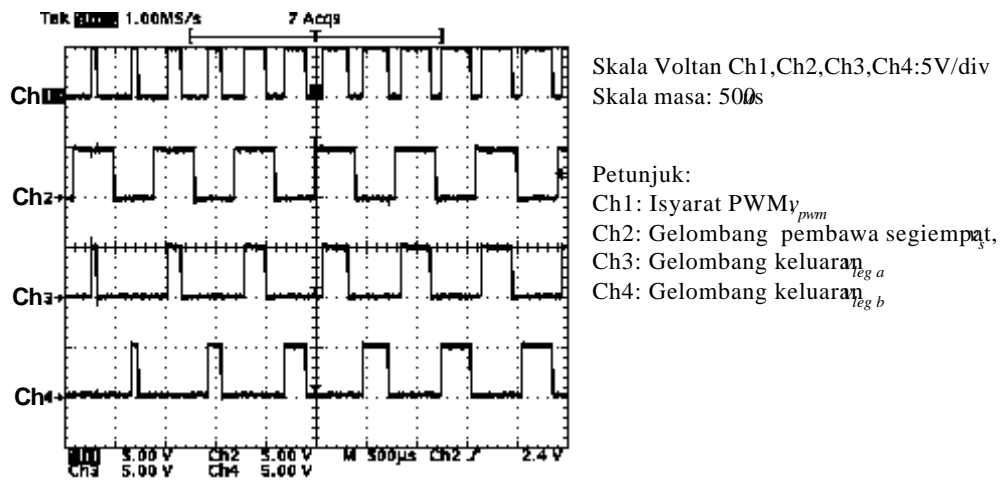


Rajah 4-12: Gelombang keluaran dijana oleh mikropengawal ditunjukkan dalam 2 skala masa berlainan. Parameter  $M_f=0.8$ ,  $m_f=30$

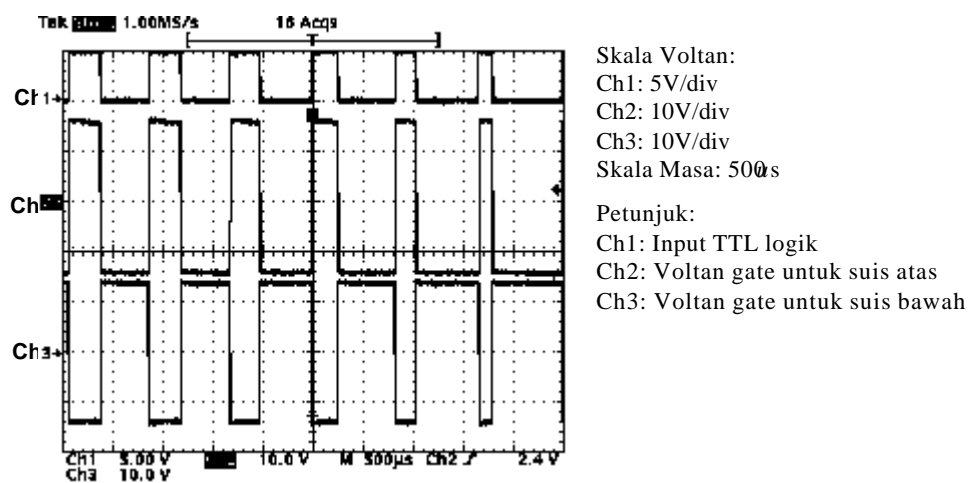
## Litar Kuasa

Rajah 4-16 menunjukkan sampel gelombang keluaran daripada litar kuasa tetimbang MOSFET. Ch1 menunjukkan gelombang PWM daripada mikropengawal, Ch2 ialah gelombang frekuensi tinggi keluaran tetimbang MOSFET dan Ch3 gelombang keluaran selepas melalui diod penerus. Perbandingan antara gelombang keluaran PWM daripada mikropengawal dan keluaran penerus aktif dapat

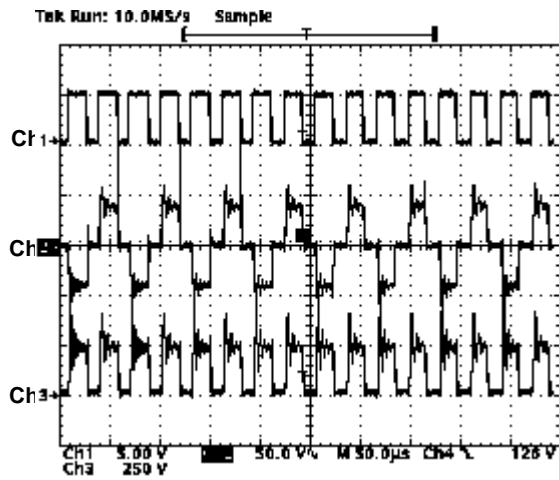
diperhatikan. Lebar denyut PWM yang sama seperti mikropengawal diperolehi semula.



Rajah 4-13: Gelombang keluaran daripada litar logik untuk pemodulatan PWM frekuensi tinggi.



Rajah 4-14: Gelombang keluaran daripada modul pemacu gate.

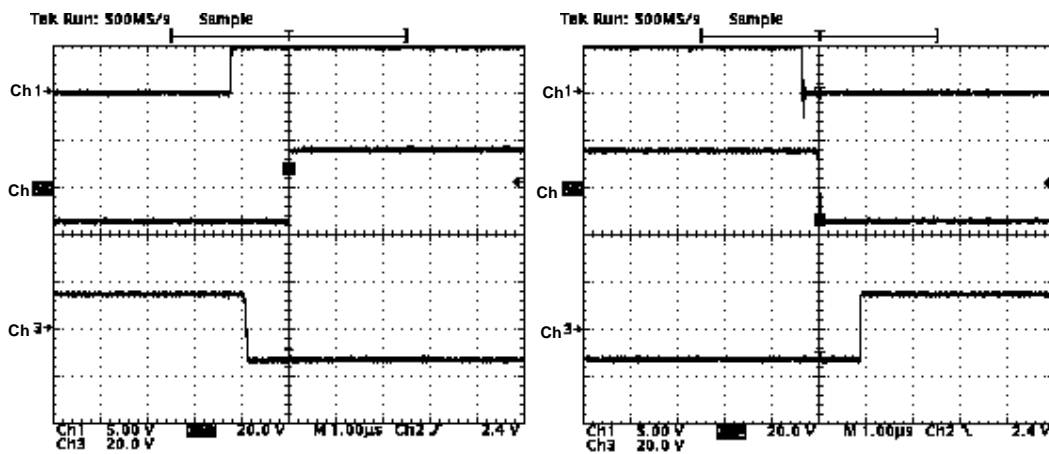


Skala Voltan:  
 Ch1:5V/div  
 Ch2:50V/div  
 Ch3:250V/div

Petunjuk:  
 Ch1: Voltan PWM daripada mikropengawal  
 Ch2: Voltan PWM frekuensi tinggi,  $v_{HF}$  daripada litar tetimbang MOSFET  
 Ch3: Voltan PWM DC,  $v_{pwm\ rec}$  daripada litar penerus aktif

Skala masa:50us/div

Rajah 4-16: Gelombang keluaran daripada tetimbang MOSFET dan litar penerus aktif



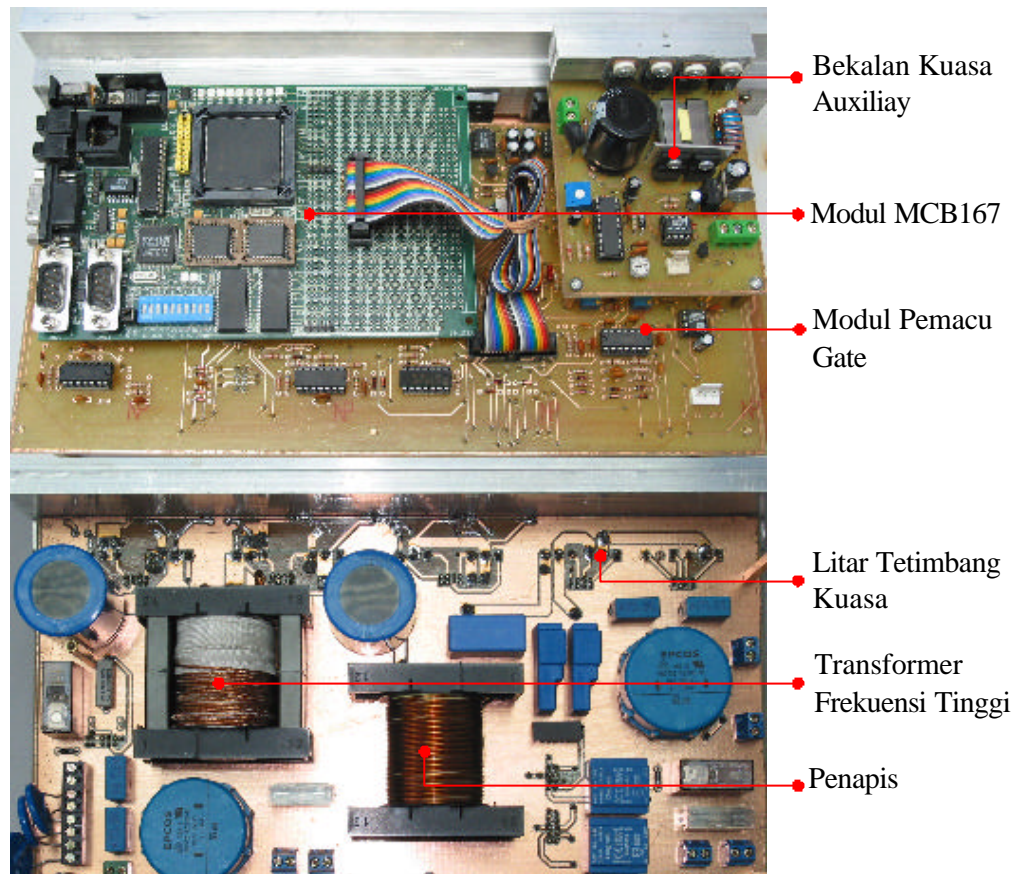
a) input pinggir positif

Petunjuk:  
 Ch1: Voltan msukan  
 Ch2: Voltan gate suis atas  
 Ch3: Voltan gate suis bawah

b) input pinggir negatif

Skala Voltan:  
 Ch1:5V/div  
 Ch2:20V/div  
 Ch3:20V/div  
 Skala Masa: 1us/div

Rajah 4-15: Voltan gate ketika isyarat input adalah pinggir positif dan negatif selepas menerusi penjana masa mati



Rajah 4-17: Gambar photo prototaip yang dibina .

Rajah 4-17 menunjukkan gambar foto binaan prototaip penyongsang yang telah siap dibina. Dapat diperhatikan rekabentuk keseluruhan prototaip adalah kecil dan padat. Berat keseluruhan prototaip adalah dianggarkan lebih kurang 2kg dengan kadaran kuasa maksimum 1000W.

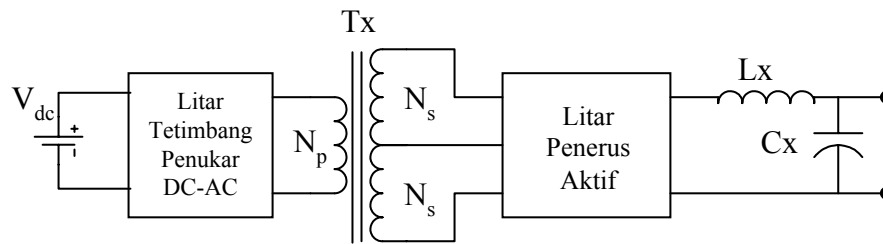
## **BAB 5**

### **Komponen Magnetik**

#### **Pengenalan**

Dalam sistem elektronik kuasa, komponen magnetik yang terdiri daripada transformer dan induktor direkabentuk dengan teliti. Ini adalah penting bagi meningkatkan tahap kecekapan sistem di samping meminimumkan saiz serta berat komponen yang digunakan. Matlamat ini boleh dicapai dengan penggunaan teras magnetik yang beroperasi pada frekuensi tinggi. Bahan yang biasa digunakan untuk tujuan tersebut adalah ferrite. Pada hari ini ferrite mampu beroperasi dengan baik pada julat frekuensi antara 20kHz hingga 3MHz[20,3]. Pada julat tersebut, kehilangan kuasa teras adalah kecil dan kestabilan suhu yang baik diperolehi. Gandingan penggunaan bahan magnetik terbaik serta pengoperasian sistem pada frekuensi pensuisan yang tinggi menjadikan peralatan elektronik kuasa kini lebih kecil, ringan serta murah.

Bab ini menerangkan prosedur bagi merekabentuk transformer dan induktor yang digunakan dalam projek ini. Dengan berpandukan prosedur ini, nilai parameter-parameter seperti frekuensi pensuisan, kadaran kuasa teras, kadaran voltan dan arus, serta saiz pengalir dapat ditentukan. Gambarajah blok topologi penyongsang yang dibangunkan adalah sebagaimana yang dipaparkan dalam rajah 5-1. Komponen yang ingin direkabentuk ialah Tx dan Lx.



Rajah 5-1: Gambarajah blok topologi penyongsang dalam projek ini

## 5.1 Rekabentuk Transformer Frekuensi Tinggi

Binaan transformer terdiri daripada bobin, teras dan pengalir. Bobin yang diperbuat daripada bahan plastik merupakan tempat belitan dipasang. Manakala teras pula diperbuat daripada ferrite. Ferrite merupakan bahan terbaik untuk digunakan bagi membina teras transformer frekuensi tinggi. Meskipun ketumpatan fluks tepu,  $B_{sat}$  bagi ferrite adalah lebih rendah (3000G-5000G) berbanding dengan ketumpatan fluks tepu teras 'iron powder' (16000G)[20,22], namun pada frekuensi tinggi, kadar kehilangan terasnya adalah lebih rendah. Disamping itu, pemasangannya juga adalah mudah dan ia mempunyai gandingan belitan yang baik.

Geometri teras ferrite boleh didapati dalam pelbagai bentuk dan saiz. Ia dikeluarkan oleh pelbagai pengilang seperti Ferrocube, Fair-Rite Products, Magnetiks Inc, Siemens dan TDK. Bagi meningkatkan prestasi bahan ferrite yang dihasilkan[3], berbagai teknik pengoksidaan yang berbeza telah digunakan oleh para pengilang. Hasilnya terdapat pelbagai gred bahan ferrite di pasaran dengan ciri-ciri yang berbeza antara satu sama lain. Antaranya ferrite yang mempunyai kehilangan teras yang minimum pada frekuensi tinggi (>100kHz), ferrite yang mampu beroperasi pada suhu 90°C dengan kehilangan teras minimum, serta kehilangan teras minimum pada kombinasi frekuensi tinggi dan ketumpatan fluks puncak.

### 5.1.1 Prosedur Rekabentuk

Terdapat beberapa teknik yang boleh digunakan untuk merekabentuk transformer frekuensi tinggi [22,3]. Pemilihan teknik tersebut bergantung kepada topologi penyongsang yang digunakan. Fokus perbincangan hanya berkisar kepada topologi tetimbang penuh yang digunakan.

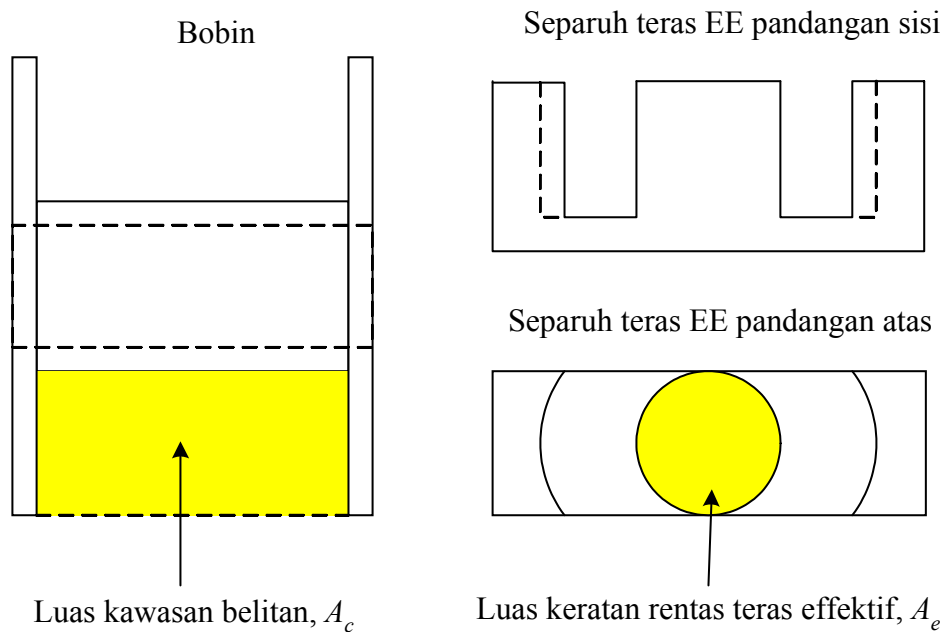
Prosedur rekabentuk bermula dengan pemilihan saiz teras. Ia ditentukan berdasarkan kapasiti kuasa yang diperlukan. Kapasiti kuasa tersebut boleh diperolehi melalui hasil darab parameter  $A_e$  (luas keratan rentas efektif teras) dan  $A_c$  (luas tetingskap teras (*core windows area*)) [22,20]. Parameter-parameter tersebut digambarkan pada rajah 5-2.

Kedua-dua parameter tersebut penting dalam menentukan saiz pengalir yang akan digunakan. Ini kerana saiz pengalir mempengaruhi kehilangan kuasa belitan. Satu lagi parameter yang perlu diambil kira ialah jumlah luas kawasan untuk semua belitan primer dan sekunder,  $A_{ps}$ . Dengan mengetahui  $A_{ps}$ , penentuan faktor-ruang (*space factor*) boleh dilakukan, di mana:

$$SF = \frac{A_{ps}}{A_c} \quad (5.1)$$

Sekiranya semua ruang belitan teras,  $A_c$  digunakan,  $SF = 1$ . Namun begitu keadaan ini adalah mustahil; nilai purata yang biasa digunakan ialah 0.75[2]. Dengan menganggapkan ketumpatan arus pada belitan primer dan sekunder adalah sama, ruang yang diperlukan untuk membuat belitan primer,  $A_p$  dan sekunder adalah sama. Ini menjadikan ruang untuk belitan primer separuh daripada jumlah keseluruhan ruang belitan.

$$A_p = \frac{A_{ps}}{2} \quad (5.2)$$



Rajah 5-2: Luas kawasan belitan,  $A_c$  dan luas kawasan teras,  $A_e$

Persamaan (5.1) dimasukkan ke dalam persamaan (5.2), hubungan di antara  $A_p$  dan  $A_c$  dapat ditunjukkan seperti berikut:

$$\begin{aligned}
 A_p &= \frac{A_{ps}}{2} \\
 &= \frac{(SF)A_c}{2} \\
 &= 0.375A_c
 \end{aligned}
 \tag{5.3}$$

Dengan mentakrifkan luas satu pengalir sebagai  $A_t$  ( $\text{in}^2$ ), arus belitan primer puncak sebagai,  $I_p$  (A) dan ketumpatan arus puncak sebagai  $d$  ( $\text{A}/\text{in}^2$ ), maka:

$$d = \frac{I_p}{A_t}
 \tag{5.4}$$

Seterusnya dengan mentakrifkan  $N_p$  sebagai bilangan belitan primer, hubungan parameter tersebut dapat ditunjukkan seperti berikut:



$$\begin{aligned}
A_c &= \frac{A_p}{0.375} = \frac{N_p A_t}{0.375} \\
&= \frac{N_p I_p}{0.375d} \\
&= \frac{2.67 N_p I_p}{d} \text{ (in}^2\text{)} \\
&= \frac{17.2 N_p I_p}{d} \text{ (cm}^2\text{)} \tag{5.5}
\end{aligned}$$

Kebiasaannya ketumpatan arus,  $d$  diberikan dalam *circular mils per ampere* ( $D_{cma}$ ). *Circular mils* ditakrifkan sebagai luas bulatan berdiameter 1 mil<sup>3</sup>. (Nilai 500 cma bermakna pengalir dengan diameter  $\sqrt{500}$  mil mengalirkan arus sebanyak 1 ampere). Saiz pengalir dalam piawaian industri ialah 1000 cma, bagaimanapun nilai antara 200 cma hingga 1000 cma masih selamat dipilih, bergantung pada sistem penyejukan [22]. Oleh yang demikian untuk menukarkan persamaan (5.5) dalam bentuk ketumpatan arus,  $D_{cma}$  persamaan (5.6) telah dimasukkan dalam persamaan (5.5):

$$d = \frac{1.27 \times 10^6}{D_{cma}} \tag{5.6}$$

maka:

$$A_c = 13.54(10^{-6})N_p I_p D_{cma} \text{ (cm}^2\text{)} \tag{5.7}$$

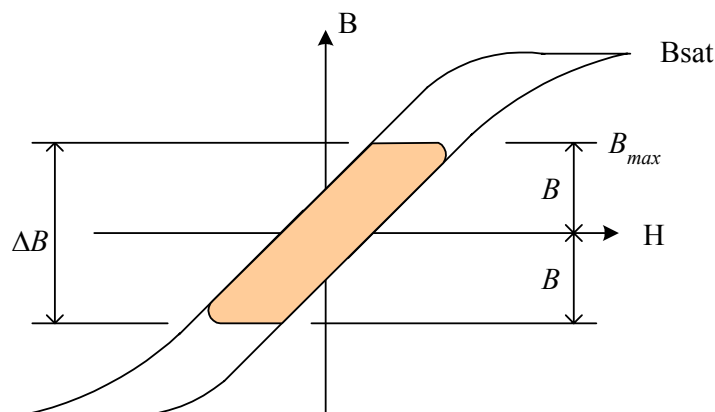
Semasa transformer berada dalam keadaan mantap (*steady-state*) dan voltan primer berada pada kitar positif, ketumpatan fluks,  $B$  akan berayun dari  $-B_{max}$  kepada  $+B_{max}$ . Semasa kitar negatif pula ia berayun dari  $+B_{max}$  kepada  $-B_{max}$ . Perubahan ketumpatan fluks,  $\Delta B$  dalam transformer boleh ditakrifkan seperti berikut[2]:

$$\Delta B = \frac{10^{-8}}{N_p A_e} \int_0^{\frac{T}{2}} e dt \tag{5.8}$$

---

<sup>3</sup> 1 mil = 1/1000 in

Secara praktik, perekabentuk biasanya mengambil ketumpatan fluks,  $B_{max}$  sama atau kurang daripada 2 kali ketumpatan fluks tepu teras,  $B_{sat}$  ( $B_{max} < 2B_{sat}$ ). Ini adalah untuk mengelakkan berlakunya ketumpatan fluks tepu apabila perubahan beban yang cepat berlaku. Fenomena ini dikenali sebagai kesan fluks berganda (*flux doubling effect*)[28]. Seperti yang telah dijelaskan, pada keadaan mantap, ketumpatan fluks akan berayun antara  $-B_{max}$  dan  $+B_{max}$ , tetapi pada permulaan separuh kitar pertama (ketika perubahan beban), perubahan ketumpatan fluks ialah dari  $B \cong 0$  ke  $B_{sat}$ . Oleh yang demikian  $\Delta B = 2B_{max}$ . Ini akan membawa kepada keadaan tepu jika  $B_{max} > B_{sat}/2$ . Walaubagaimanapun jika perekabentuk ingin juga menggunakan  $B_{max} > B_{sat}/2$  bagi tujuan mendapatkan saiz teras saiz teras terkecil, teknik '*soft start*' diperlukan. Ketika berlaku perubahan beban yang cepat, lebar denyut voltan transformer perlu ditingkatkan secara perlahan-lahan untuk beberapa kitar sebelum mencapai lebar denyut penuh. Ini akan mengelakkan teras transformer menjadi tepu. Rajah 5-3 menunjukkan kawasan operasi ketumpatan fluks transformer beban penuh tanpa menggunakan teknik *soft start* ketika keadaan mantap.



Rajah 5-3: Kawasan Operasi ketumpatan fluks topologi tetimbang penuh semasa keadaan mantap

Dengan menggunakan takrifan  $\Delta B$ , perubahan ketumpatan fluks yang dibenarkan dapat ditunjukkan pada persamaan (5.9)[2,3]:

$$\begin{aligned} \Delta B &= \frac{10^{-8}}{N_p A_e} \int_0^{\frac{T}{2}} e \, dt = 2B_{max} \\ \Rightarrow \frac{10^{-8} E_{dc} (T/2)}{N_p A_e} &= 2B_{max} \end{aligned} \quad (5.9)$$

$$\text{di mana } B_{max} = \frac{B_{sat}}{2}$$

Daripada persamaan (5.9) di atas,  $A_e$  dapat diketahui:

$$A_e = \frac{10^8 E_{dc}}{4fN_p B_{max}} \quad (5.10)$$

Untuk mendapatkan kadaran kuasa transformer,  $A_c$  dan  $A_e$  didarabkan:

$$\begin{aligned} A_e A_c &= \left( \frac{10^8 E_{dc}}{4fN_p B_{max}} \right) (13.54(10^{-6})N_p I_p D_{cma}) = \left( \frac{3.39(10^2)D_{cma}}{B_{max}f} \right) (E_{dc} I_p) \\ &= \left( \frac{3.39(10^2)D_{cma}}{B_{max}f} \right) P_o \end{aligned} \quad (5.11)$$

Persamaan (5.11) boleh digunakan untuk menentukan saiz teras transformer pada nilai kadaran kuasa yang diperlukan. Setelah pemilihan teras dilakukan dan menggunakan nilai-nilai yang diperolehi daripada helaian data, maka kuasa maksimum,  $P_o$  dalam teras yang dipilih adalah seperti berikut:

$$P_o = \frac{0.3B_{max}fA_e A_c (10^{-3})}{D_{cma}} \quad (5.12)$$

$$\text{dan } B_{max} = \frac{B_{sat}}{2}$$

di mana:

$P_o$  :Kadaran kapasiti kuasa teras, (W)

$B_{max}$  :Ketumpatan fluks operasi puncak, (Gausess)

$f$  :Frekuensi pensuisan, (Hz)

$D_{cma}$  :Ketumpatan arus pada pengalir, (circular mil per ampere,  $D_{cma}$ )

$A_c$  :Luas tettingkat teras( *core windows area*), ( $\text{cm}^2$ )

$A_e$  :Luas keratan rentas berkesan teras, ( $\text{cm}^2$ )

$B_{sat}$  :Ketumpatan teras tepu, (Gausess)

Dengan menggunakan persamaan (5.10), bilangan lilitan pada belitan primer seterusnya dapat dikira sebagai:

$$N_p = \frac{10^8 V_p D}{4B_{max} A_e f} \quad (5.13)$$

di mana:

$D$  :Kitar tugas antara 0-0.5

$V_p$  : Voltan input belitan primer transformer (Volt)

Dengan anggapan  $\eta$  ialah kecekapan transformer dan  $V_p$  ialah voltan pada belitan sekunder, maka bilangan belitan sekunder dapat diperolehi melalui persamaan (5.15):

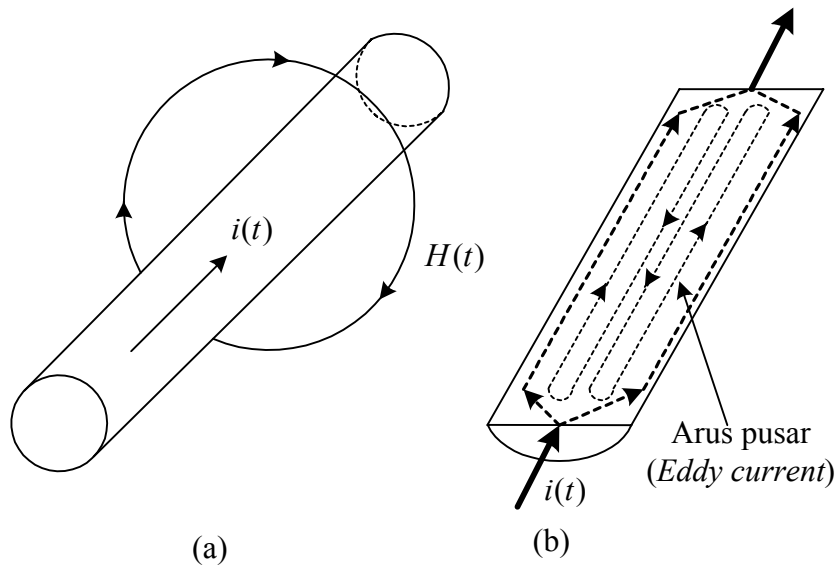
$$V_s = \eta V_p \frac{N_s}{N_p} \quad (5.14)$$

$$N_s = \frac{V_s N_p}{\eta V_p} \quad (5.15)$$

Secara ringkasnya, nilai parameter-parameter transformer tetimbang penuh dapat ditentukan dengan menggunakan persamaan (5.11), (5.13) dan (5.15).

### 5.1.2 Kesan Permukaan (*Skin effect*)

Satu aspek penting yang harus diberi perhatian dalam merekabentuk transformer frekuensi tinggi ialah kesan permukaan (*skin effect*). Pertimbangkan pengalir kuprum yang membawa arus  $i(t)$  seperti di dalam rajah 5-4(a). Arus yang mengalir akan menjanakan medan magnet  $H(t)$ , dan medan magnet tersebut akan menghasilkan pula arus pusar Eddy (*Eddy current*) di dalam pengalir seperti digambarkan dalam rajah 5-4(b).



Rajah 5-4: Kesan permukaan di dalam pengalir kuprum

Arus pusar Eddy yang mengalir dalam arah berlawanan dengan  $i(t)$  menyebabkan berlakunya pertambahan jumlah arus pada permukaan pengalir dan pengurangan pada bahagian tengah pengalir. Fenomena ini dikenali sebagai kesan permukaan (*skin effect*) [28,38]. Ketebalan permukaan pengalir yang dilalui arus majoriti yang mengalir pada permukaan atau juga dikenali sebagai kedalaman penembusan (*penetration depth*),  $\Delta$ . Ia ditakrifkan seperti berikut [38]:

$$\Delta = \frac{K_m}{\sqrt{f}} \quad (5.16)$$

di mana:

$\Delta$  :Kedalaman penembusan arus, (mm)

$f$  :Frekuensi arus,(Hz)

$K_m$  :Bahan pemalar, biasanya untuk kuprum,  $K_m$  dari 65.5 pada 20<sup>0</sup>C hingga 75 pada 100<sup>0</sup>C [28].

Jadual 5-1 menunjukkan anggaran kedalaman penembusan bagi pengalir kuprum pada beberapa frekuensi yang berlainan [38]. Dapat diperhatikan dengan pertambahan frekuensi pensuisan, kedalaman penembusan semakin berkurang. Penggunaan pengalir yang mempunyai diameter melebihi 2 hingga 3 kali ganda daripada  $\Delta$  akan menyebabkan rintangan berkesan AC pengalir tersebut menjadi lebih besar secara relatif terhadap rintangan DC. Ini kerana keratan rentas sebenar

yang berupaya membawa arus adalah kecil berbanding dengan keratan rentas fizikal pengalir tersebut. Kesan pertambahan rintangan tersebut akan menyebabkan kehilangan belitan yang lebih besar berbanding semasa menggunakan arus DC[38].

Jadual 5-1: Kedalaman penembusan kesan permukaan pada pelbagai frekuensi pada suhu 100°C.

Frekuensi	50Hz	5kHz	20kHz	500kHz
$\Delta$	10.6mm	1.06mm	0.53mm	0.106mm

Untuk transformer frekuensi tinggi, penggunaan pengalir tunggal dengan diameter melebihi  $2\Delta$  atau  $3\Delta$  perlu dielakkan. Penyelesaian mudah ialah dengan menggabungkan beberapa pengalir berdiameter kurang atau sama  $2\Delta$  dengan cara memintal bersama antara satu sama lain untuk dijadikan pengalir tunggal. Dengan cara ini kesan permukaan yang disebabkan oleh penggunaan pengalir tunggal untuk mengalirkan arus yang besar dapat dielakkan. Teknik ini juga dapat mengurangkan induktor bocor luaran (*external leakage inductance*) yang terhasil pada transformer[28]. Pengalir khas seperti '*litz wire*' dan '*copper foil*' boleh juga digunakan untuk tujuan tersebut. Namun begitu kos '*litz wire*' dan '*copper foil*' adalah tinggi.

### 5.1.3 Contoh Pengiraan

Projek ini memerlukan satu transformer frekuensi tinggi yang mempunyai spesifikasi berikut:

Voltan masukan maksimum,  $V_{mak} = 101.1V$ ,

Voltan masukan minimum,  $V_{min} = 67.5V$ ,

Frekuensi pensuisan,  $f = 17kHz$ ,

Voltan keluaran sinus,  $V_{out} = 240V$ .

Arus DC maksimum,  $I_{dc} = 14.24A$

Kuasa masukan maksimum,  $P_o = \frac{V_{mak} I_{dc}}{\sqrt{2}} = \frac{101.1V(14.24A)}{\sqrt{2}} = 1017W$ .

Prosedur pengiraan yang dijalankan untuk merekabentuk transformer tersebut adalah seperti berikut:

- 1) Pemilihan geometri dan bahan teras;

Kebiasaannya, pada katalog produk pengilang, dinyatakan cadangan geometri teras yang sesuai bagi kadaran kuasa tertentu yang diperlukan. Dengan kadaran kuasa transformer 1017W pada frekuensi pensuisan 17kHz, teras yang dipilih mempunyai geometri EE dengan bahan ferrit gred 3C90 telah disyorkan oleh Ferroxcube.

- 2) Pemilihan ketumpatan fluks,  $B_{max}$ ;

Helaian data Ferroxcube menunjukkan bahan ferit gred 3C90 mempunyai ketumpatan fluks tepu  $B_{sat} = 3500G$  pada 100 °C. Sebagaimana yang telah dibincangkan,  $B_{max}$  dipilih pada nilai 1700G untuk memastikan bahawa fluks tidak tepu apabila kesan fluks berganda berlaku.

- 3) Penentuan saiz pengalir;

Dengan menganggapkan ketumpatan arus 500cma, maka saiz pengalir yang diperlukan ialah:

$$500cma \times 14.24A = 7120 \text{ circular mil.}$$

Dengan merujuk pada lampiran 3, saiz pengalir yang lebih besar daripada 7120 *circular mil* diperlukan. Daripada lampiran tersebut saiz pengalir yang paling sesuai ialah awg 12. Ini kerana pengalir tersebut mempunyai keratan rentas yang besar sedikit daripada luas keratan rentas yang diperlukan.

Bagi mengelakkan kesan permukaan, diameter pengalir yang digunakan perlu diselaraskan dengan nilai frekuensi pensuisan yang digunakan. Bagi pengalir tersebut, diameter pengalir adalah pada nilai 2.14mm. Bagaimanapun anggaran yang diperolehi daripada jadual 5.1 mendapati bahawa diameter terbesar yang sesuai digunakan pada frekuensi 17kHz ialah 1.06mm. Untuk tujuan tersebut, pengalir piawai yang mempunyai diameter hampir sama perlu diperolehi. Didapati bahawa pengalir bersaiz awg 18 paling sesuai dipilih kerana ia mempunyai diameter 1.00mm iaitu hampir sama dengan diameter pengalir yang diperlukan. Pengalir tersebut mempunyai luas keratan rentas 1550 *circular mil*. Oleh yang demikian untuk mendapatkan luas keratan rentas yang sama dengan pengalir bersaiz awg 12, sebanyak 5 lembar pengalir bersaiz awg 18 diperlukan.

#### 4) Penentuan saiz teras dan bobin;

Saiz teras dan bobin boleh ditentukan melalui hasil darab  $A_e A_c$  menggunakan persamaan (5.11) iaitu:

$$\begin{aligned} A_e A_c &= \left( \frac{3.39(10^2) D_{cma}}{B_{\max} f} \right) P_o \\ &= \frac{3.39(10^2) 500}{170 \times 10 (17 \times 10^3)} (1000) \\ &= 5.87 \text{ cm}^4 \end{aligned}$$

Teras yang sesuai untuk digunakan perlu mempunyai hasil darab  $A_e A_c$  yang lebih besar daripada nilai yang dikira iaitu  $5.87 \text{ cm}^4$ . Ini bagi memastikan teras yang dipilih mampu memuatkan jumlah belitan yang diperlukan. Percubaan pertama dilakukan dengan menggunakan teras Ferroxcube 3C90 ETD49.

Daripada helaian data teras tersebut, didapati hasil darab  $A_e A_c$  ialah:

$$2.11 \text{ cm}^2 \times 2.73 \text{ cm}^2 = 5.76 \text{ cm}^4$$



Nilai tersebut adalah kurang daripada nilai yang diperlukan iaitu  $5.87 \text{ cm}^4$ .

Percubaan kedua seterusnya dilakukan dengan menggunakan teras 3C90 ETD54.

Daripada spesifikasi teras tersebut, didapati hasil darab  $A_e A_c$  ialah;

$$2.80 \text{ cm}^2 \times 3.16 \text{ cm}^2 = 8.848 \text{ cm}^4$$

Nilai tersebut adalah sesuai dipilih memandangkan ia lebih besar daripada yang diperlukan. Ini memastikan ia mampu memuatkan jumlah belitan yang

diperlukan. Parameter penting bagi teras tersebut diringkaskan dalam jadual 5-2.

Jadual 5-2 : Spesifikasi teras 3C90 ETD54.

Isipadu Efektif, $V_e$	$35500 \text{ mm}^3$
Panjang Efektif, $I_e$	127 mm
Luas Efektif, $A_e$	$280 \text{ mm}^2$
Ketumpatan fluks tepu, $B_{sat}$	3500 G
Luas belitan, $A_c$	$316 \text{ mm}^2$
Frekuensi	< 200 kHz

5) Pengiraan bilangan belitan primer;

Bilangan belitan primer ditentukan dengan menggunakan persamaan

(5.13) iaitu:

$$\begin{aligned} N_p &= \frac{1 \times 10^8 V_{dc} D}{2 B_{\max} A_e f} \\ &= \frac{1 \times 10^8 (66.7)(0.5)}{2(1700)(2.8)(17 \times 10^3)} \\ &= 20.6 \end{aligned}$$

Bilangan lilitan yang dipilih ialah 21.

6) Penentuan bilangan belitan sekunder;

Dengan menggunakan persamaan (5.15), bilangan belitan dapat dikira dengan mudah. Walaubagaimanapun faktor kehilangan voltan pada suis perlu diambil kira:

Voltan tepu IGBT,  $V_{ce} = 1.8 \text{ V}$

Voltan susut pada MOSFET:  $I_{ds} \times R_{ds} = 14.24 \text{ A} \times 0.85 \Omega$

Voltan pincang hadapan diod,  $V_F = 1.2 \text{ V}$ ,

Anggaran kecekapan transformer,  $\eta = 80\%$ ,

Indek pemodulatan minimum,  $m_f = 0.7$ ,

Dengan mentakrifkan voltan keluaran gelombang sinus sebagai  $V_{out}$  dan voltan masukan belitan primer minimum,  $V_p$  maka:

$$V_p = V_{min} - 2(I_{ds}R_{ds}) = 67.5 - 2(14.24 \times 0.085) = 65.1V.$$

$$V_{out} = 240 + V_d + V_{ce} = 240 + 2 \times 1.8V + 1.8V = 245.4V$$

$$V_s = \frac{V_{out} \sqrt{2}}{p} = \frac{245.4 \times \sqrt{2}}{0.7} = 495.8 \cong 496V$$

$$N_s = \frac{\eta V_s N_p}{V_p} = \frac{0.8 \times 496V \times 21}{65.1} = 128 \text{ lilitan}$$

Arus yang mengalir pada belitan sekunder ialah:

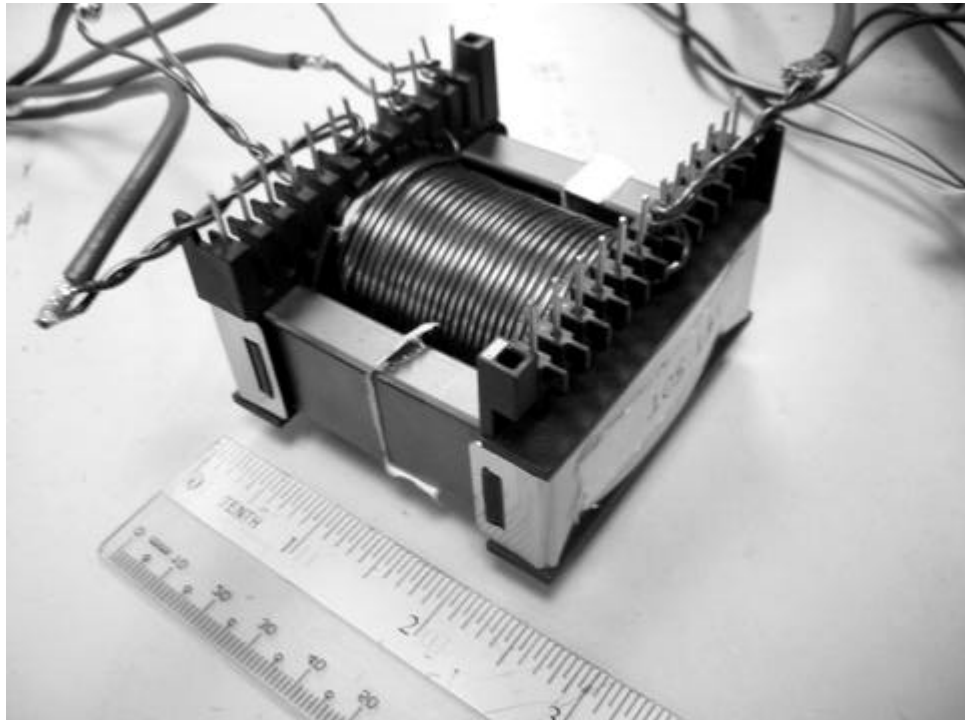
$$I_s = \frac{P}{V_s} = \frac{1000}{240} = 4.16A$$

Dengan menggunakan ketumpatan arus yang sama sebagaimana pada belitan primer, maka saiz pengalir belitan sekunder yang diperlukan ialah:

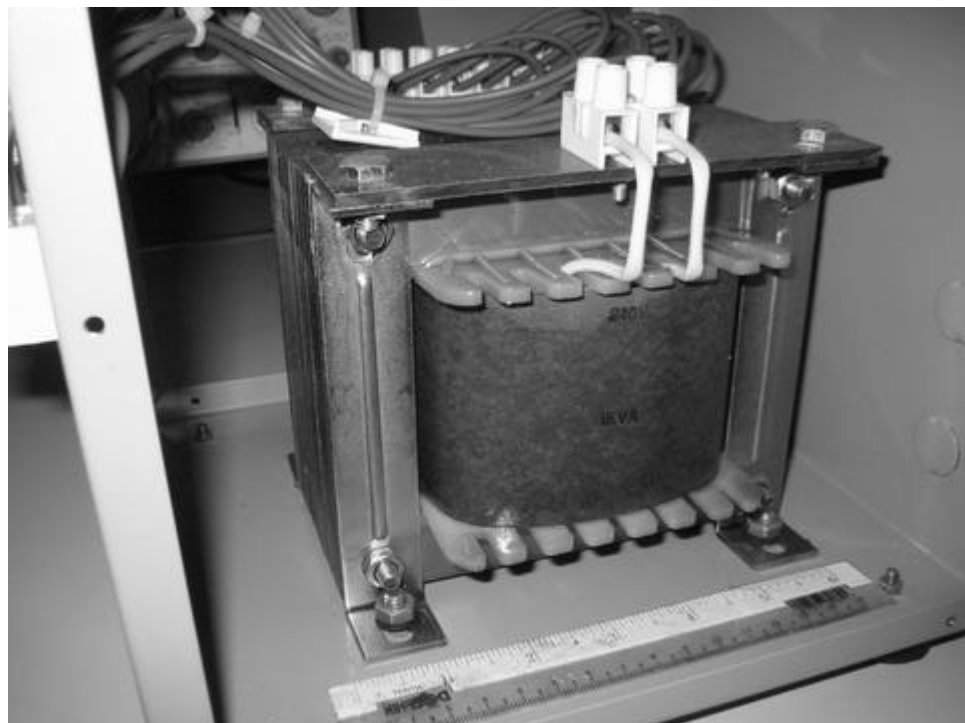
$$500\text{cma} \times 4.16A = 2080 \text{ circular mil}$$

Dengan merujuk jadual saiz pengalir pada lampiran 3, saiz pengalir yang diperlukan ialah awg 17.

Rajah 5-5a menunjukkan transformer yang telah siap direka menggunakan teras 3C90 ETD59. Kadaran kuasa bagi transformer tersebut ialah 1000VA dengan anggaran saiz 2.5 in  $\times$  2.5 in dan beratnya 460g. Bagi kadaran kuasa yang sama, transformer konvensional 50Hz mempunyai saiz jauh lebih besar iaitu 6 in  $\times$  6 in dengan anggaran berat 10kg.



(a) Gambar foto transformer frekuensi tinggi



(b) Gambar foto transformer 50Hz.

Rajah 5-5: Perbandingan antara transformer frekuensi tinggi yang direka dan transformer 50Hz.

## 5.2 Rekabentuk Induktor Kuasa

Dalam projek ini induktor kuasa adalah sebahagian daripada penapis lulus rendah seperti yang ditunjukkan di dalam rajah 5-1. Frekuensi potong penapis ini boleh dikira melalui persamaan berikut:

$$f_o = \frac{1}{2\pi\sqrt{L_x C_x}} \quad (5.17)$$

di mana:

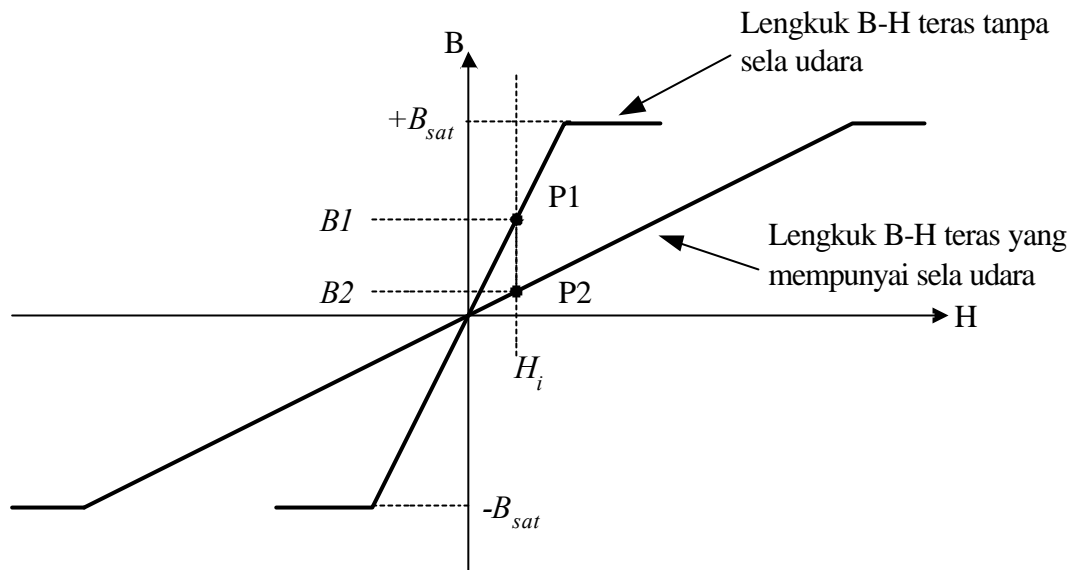
$f_o$  : Frekuensi lulus rendah dalam Hz

$L_x$  : Induktor dalam Henry

$C_x$  : Kapasitor dalam Farad

Apabila induktor dikenakan arus terus,  $I_{dc}$  titik pincangan magnetik pada lengkung histerisis B-H akan terjadi. Semasa pincangan magnetik berada pada titik P1, keamatan medan magnet, H akan berada pada nilai  $H_i$  dan ketumpatan medan magnet, B pula berada pada nilai  $BI$ . Fenomena ini ditunjukkan pada rajah 5-6. Jika kitaran positif voltan AC dikenakan pada induktor, pincangan magnetik akan bergerak ke arah tahap tepu. Peningkatan B yang melebihi nilai ( $B_{sat}-BI$ ) akan mengakibatkan teras menjadi tepu.

Ketepuan teras dapat dielakkan dengan memperkenalkan sela udara (*air gap*) secara siri dalam litar magnetik. Sela udara yang diperkenalkan pada teras yang sama akan menghasilkan lengkung histerisis B-H yang lebih landai sebagaimana ditunjukkan dalam rajah 5-6. Dengan arus yang sama mengalir, sela udara tersebut menyebabkan titik pincangan magnetik berubah dari P1 ke P2. Dalam keadaan ini, perubahan B yang mampu ditampung oleh induktor adalah lebih besar iaitu ( $B_{sat}-B2$ ) sebelum teras menjadi tepu.



Rajah 5-6: Lengkuk histerisis B-H induktor tanpa sela udara dan dengan sela udara.

### 5.2.1 Rekabentuk Induktor dengan Sela Udara

Bagi induktor, kewujudan sela udara penting bagi mengelakkan teras tepu dalam keadaan pincangan arus DC. Kewujudan sela udara tersebut bagaimanapun memerlukan pengiraan semula dilakukan terhadap jumlah belitan serta pemilihan jenis teras yang digunakan. Daripada hukum ampere:

$$\oint Hdl = 0.4\pi NI \quad (5.18)$$

di mana:

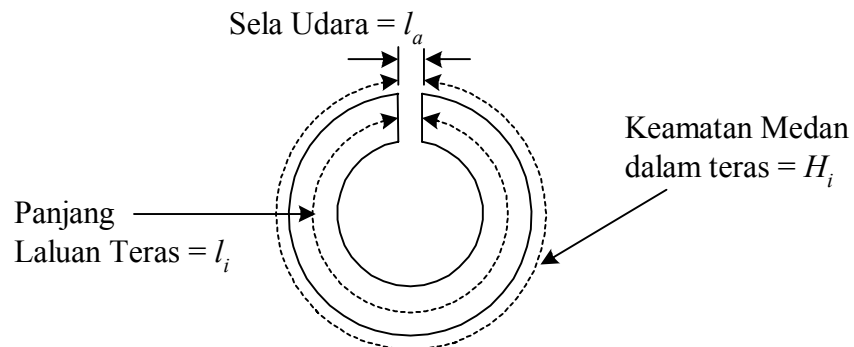
$l$  : panjang litar magnet

$H$  : keamatan medan magnet

$NI$  : ampere-lilitan pada gelung.

Pertimbangkan teras toroid mempunyai panjang laluan bahan magnetik  $l_i$  dengan lebar sela udara  $l_a$ . Persamaan pengamiran tertutup teras tersebut menjadi:

$$\oint Hdl = H_i l_i + H_a l_a = 0.4\pi NI \quad (5.19)$$



Rajah 5-7: Penggunaan sela udara pada teras.

Hubungan antara keamatan medan magnet,  $H_i$  dan ketumpatan fluks magnet,  $B_i$  adalah seperti berikut[22]:

$$H_i = \frac{B_i}{u_i} \quad (5.20)$$

Di mana  $u_i$  ialah permibiliti purata teras.

Dengan menganggap ketumpatan fluks dalam teras adalah sama dengan udara,

$B_a = B_i$ , dan permibiliti udara,  $u_a = 1$ , maka:

$$H_a = \frac{B_a}{u_a} = B_i$$

$$\frac{B_i l_i}{u_i} + B_i l_a = 0.4\pi NI$$

$$\begin{aligned} B_i &= \frac{0.4\pi NI}{l_i / u_i + l_a} \\ &\Rightarrow \frac{0.4\pi NI u_i}{l_i + u_i l_a} \end{aligned} \quad (5.21)$$

dalam persamaan (5.21) di atas, jika nilai  $B_i$  yang digunakan ialah  $B_{sat}$ , ketumpatan fluks tepu akan terjadi apabila arus,  $I$  mencapai maksimum. Dalam kes pengatur DC-DC buck  $I$  maksimum ialah:

$$I_{mak} = I_{dc} + \frac{\Delta I_L}{2} \quad (5.22)$$

di mana  $\Delta I_L$  ialah arus puncak ke puncak induktor

Apabila diaplikasikan pada penapis penyongsang yang mempunyai arus AC:

$$I_{dc} = 0 \text{ dan}$$

$$I_{mak} = I_{rms} \sqrt{2} \quad (5.23)$$

## 5.2.2 Pemilihan Teras Induktor

Dengan menggunakan prosedur yang sama seperti transformer, pemilihan teras dapat dilakukan melalui hasil darab antara luas tettingkap teras,  $A_c$  dan luas keratan teras,  $A_e$ . Persamaan (5.24) di bawah menunjukkan hubungan parameter  $A_e$  dengan nilai kearuhan induktor[2]. Di mana  $L$  dalam henry,  $N$  ialah bilangan belitan,  $A_e$  dalam  $\text{cm}^2$  dan  $B_{mak}$  dalam Gauss.

$$A_e = \frac{(LI_{mak})10^8}{NB_{mak}} \quad (5.24)$$

Pemilihan luas tettingkap teras hendaklah mampu menampung bilangan belitan yang diperlukan oleh pengalir. Dengan anggapan hanya 75% luas tettingkap teras yang boleh digunakan, dan luas keratan pengalir ditakrifkan sebagai  $A_t$  ( $\text{cm}^2$ ), maka:

$$NA_t = 0.75A_c$$

$$\Rightarrow A_c = \frac{NA_t}{0.75}$$

Dengan itu hasil darab  $A_c$  dan  $A_e$  menjadi:

$$\begin{aligned} A_e A_c &= \frac{(LI_{\max} NA_t)10^8}{0.75NB_{\max}} \\ &= \frac{1.33(LI_{\max} A_t)10^8}{B_{\max}} \end{aligned} \quad (5.25)$$

Dengan menggunakan nilai-nilai daripada helaian data, persamaan (5.25) digunakan untuk menentukan teras yang sesuai untuk digunakan. Bilangan belitan induktor,  $N$  dapat dikira dengan menggunakan persamaan (5.24). Nilai  $(l_i + u_i l_a)$  pula dapat ditentukan melalui persamaan (5.21). Di mana  $u_i$  dan  $l_i$  dapat diperolehi daripada helaian data. Dengan maklumat-maklumat ini panjang sela udara,  $l_a$  dapat ditentukan.

### 5.2.3 Contoh Pengiraan

Projek yang dijalankan memerlukan penapis yang mempunyai spesifikasi seperti berikut:

Frekuensi potong:  $f_o = 15\text{kHz}$ ,

Arus maksimum:  $I_o = 4.16\text{A}$ ,

Nilai kapasitor:  $C = 440\text{nF}$ .

Komponen yang perlu direkabentuk untuk membina penapis ialah induktor. Bagi merekabentuk induktor tersebut, prosedur-prosedur berikut telah digunakan iaitu:

1) Penentuan saiz pengalir;

Nilai  $L$  yang diperlukan diperolehi daripada persamaan (5.17) .

$$L = \frac{1}{(2\pi f)^2 C} = \frac{1}{(2\pi(15000))^2 440 \times 10^{-9}} = 255\mu\text{H}$$

Sekiranya pengalir dengan ketumpatan arus  $500\text{cma}$  digunakan, maka luas pengalir yang diperlukan ialah:

$$I_o D_{cma} = 4.16(500) = 2080 \text{ circular mil}$$

Dengan merujuk pada jadual pengalir pada lampiran 3, saiz pengalir yang diperlukan ialah awg 17. Dengan menganggapkan pengalir berbentuk segiempat sama, maka luas persegi,  $A_t$  yang dipenuhi oleh satu pengalir yang berdiameter,

$D$  ialah:

$$D = \sqrt{2421} \times 0.001 = 0.049 \text{ inci}$$

$$A_t = D^2 = 0.124 \text{ inci}^2 = 0.0155 \text{ cm}^2$$



## 2) Penentuan saiz teras dan bobin;

Geometri teras yang digunakan adalah sama seperti yang digunakan pada transformer, iaitu teras ferit gred 3C90 ETD. Spesifikasi ketumpatan fluks tepu,  $B_{sat}$  teras ferrite gred 3C90 ialah 3500G. Nilai  $B_{max} = 3000G$  dipilih supaya lebih rendah daripada  $B_{sat}$  sebagai langkah keselamatan untuk mengelakkan teras tepu. Dengan menggunakan nilai-nilai yang telah diketahui, hasil darab  $A_e$  dan  $A_c$  ditentukan dengan menggunakan persamaan (5.25).

$$A_e A_c = \frac{1.33(LI_{max} A_t)10^8}{B_{max}} = \frac{1.33(255 \times 10^{-6})(4.16\sqrt{2})(0.0155)(10^8)}{3000}$$

$$= 1.03 \text{ cm}^4$$

Seterusnya percubaan bagi mendapatkan teras yang sesuai dilakukan. Ia dilakukan dengan cara mendapatkan nilai  $A_e$  dan  $A_c$  bagi teras 3C90 ETD daripada katalog produk Ferroxcube[20]. Nilai  $A_e$  dan  $A_c$  tadi kemudian didarabkan bagi mendapatkan nilai hasil darab yang paling hampir dan lebih besar dengan nilai  $1.03 \text{ cm}^4$ . Percubaan pertama menggunakan teras 3C90 ETD34.

$$A_e A_c = 0.971 \times 1.23 = 1.19 \text{ cm}^4$$

Percubaan kedua menggunakan teras 3C90 ETD39.

$$A_e A_c = 1.25 \times 1.77 = 2.21 \text{ cm}^4$$

Percubaan yang dilakukan mendapati teras 3C90 ETD34 adalah paling sesuai digunakan. Ini kerana ia adalah teras terkecil yang dapat memuatkan semua belitan yang diperlukan. Spesifikasi teras tersebut diringkaskan dalam jadual 5-3:

Jadual 5-3 : Spesifikasi teras 3C90 ETD34.

Isipadu Efektif, $V_e$	7640 mm <sup>3</sup>
Panjang Efektif, $l_i$	78.6 mm
Luas Efektif, $A_e$	97.1 mm <sup>2</sup>
Ketumpatan fluks tepu, $B_{sat}$	350 mT
Luas belitan, $A_c$	123 mm <sup>2</sup>
Frekuensi, $f$	< 200 kHz

## 3) Pengiraan bilangan belitan;

Bilangan belitan dapat ditentukan dengan menggunakan persamaan (5.24) iaitu:

$$A_e = \frac{(LI_{mak})10^8}{NB_{mak}}$$

$$N = \frac{(LI_{mak})10^8}{A_e B_{mak}} = \frac{(255 \times 10^{-6})(4.16\sqrt{2})10^8}{0.971(3000)} = 51.5$$

Hasil pengiraan di atas mendapati jumlah belitan yang diperlukan ialah sebanyak 52. lilitan.

## 4) Pengiraan lebar sela udara;

Daripada helaian data dan pengiraan dapat diketahui nilai-nilai berikut:

Permibiliti purata teras,  $u_i = 2300$

Ketumpatan fluks dalam teras  $B_i$  ialah  $B_{max.}, B_i = 3000G$

Teras ETD34 mempunyai panjang efektif,  $l_i = 7.86cm$

$$I_{max} = 4.16\sqrt{2} = 5.88A$$

$$N = 52 \text{ lilitan}$$

Dengan menggunakan persamaan (5.21) nilai lebar sela udara dapat diketahui iaitu:

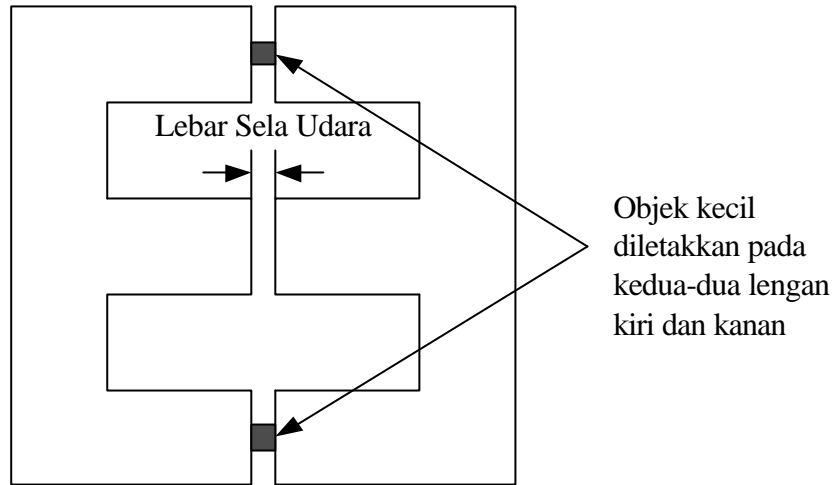
$$l_i + u_i l_a = \frac{0.4\pi N I u_i}{B_i} = \frac{0.4\pi(52)(5.88)(2300)}{3000} = 294 \text{ cm}$$

$$l_i + u_i l_a = 294$$

$$l_a = \frac{294 - 7.86}{2300} = 0.124 \text{ cm}$$

Sela udara tersebut dapat dihasilkan pada bahagian hujung teras EE dengan cara meletakkan objek kecil pada bahagian hujung lengan kiri dan kanan teras sebagaimana digambarkan dalam rajah 5-8 di bawah. Objek kecil diperlukan bagi mengekalkan permibiliti udara,  $u_a$  pada sela udara lengan kiri dan kanan. Ini kerana jika objek yang besar digunakan, permibiliti pada sela udara tersebut adalah bersamaan dengan permibiliti udara dan bahan tersebut. Dengan berbuat demikian boleh dianggap dari segi litar magnetik, lengan kiri dan kanan adalah secara siri dengan lengan yang tengah. Oleh itu lebar sebenar sela udara yang telah dibuat pada teras tersebut ialah:

$$\frac{l_a}{2} = \frac{0.124}{2} = 0.62 \text{ mm.}$$



Rajah 5-8: Objek diletakkan pada lengan kiri dan kanan teras untuk mewujudkan sela udara pada lengan tengah teras

## BAB 6

### Keputusan dan Analisis

#### Pengenalan

Bab ini akan memaparkan dan membincangkan keputusan yang diperolehi daripada dua jenis prototaip penyongsang terpisah transformer frekuensi tinggi iaitu searah dan dwi-arah. Keputusan merangkumi perbandingan antara simulasi dan praktikal gelombang voltan dan arus keluaran, spektrum harmonik, THD, kecekapan penyongsang, dan pampasan masa mati.

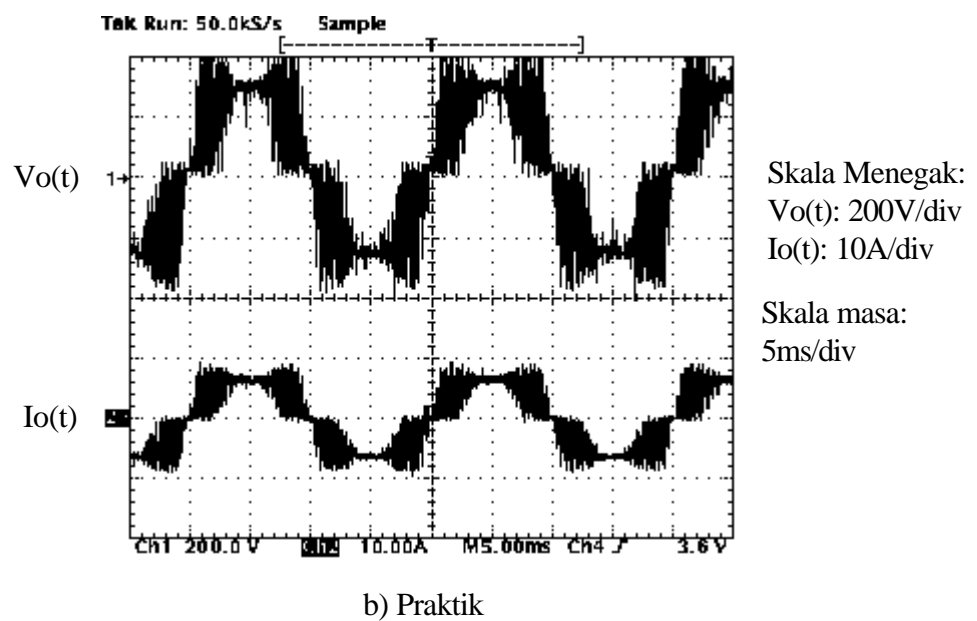
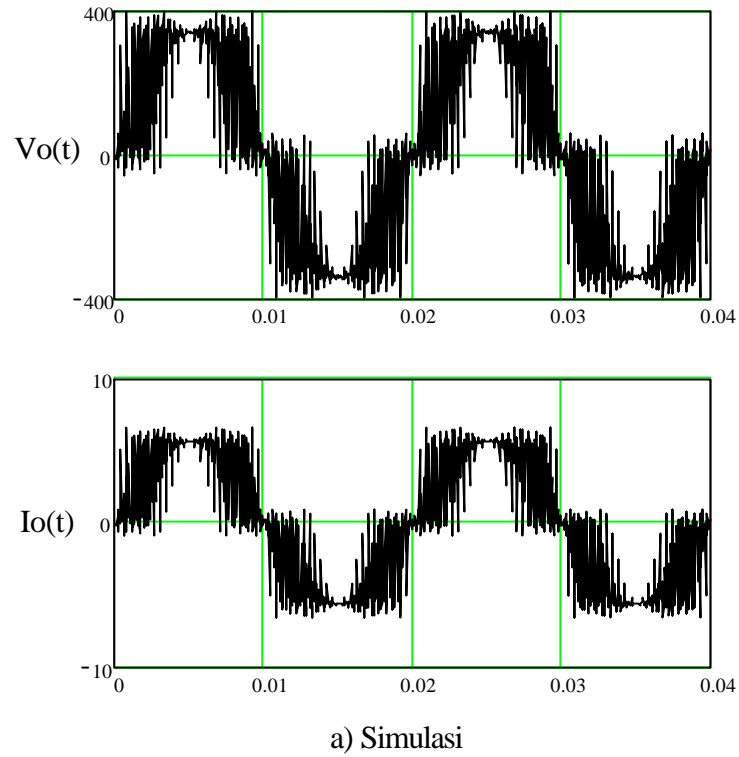
#### 6.1. Voltan dan Arus Keluaran Penyongsang

Untuk voltan dan arus keluaran, penyongsang searah dan dwi-arah diuji dalam tiga keadaan:

- 1) tanpa penapis dengan beban rintangan tulen,
- 2) berpenapis dengan beban rintangan tulen dan
- 3) berpenapis dengan beban reaktif.

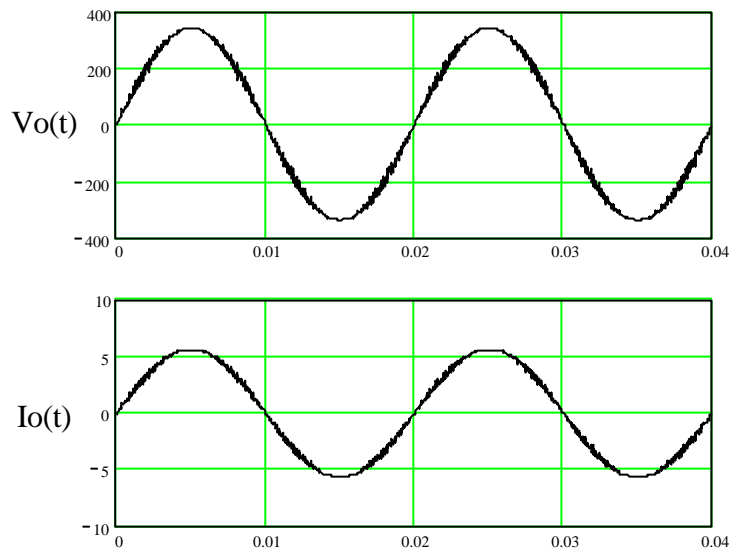
Beban yang digunakan adalah gabungan rintangan konvensional, beban elektronik(AC) dan beban induktif. Oleh kerana kedua-dua jenis penyongsang menunjukkan keputusan yang sama semasa terbeban rintangan tulen, maka hanya keputusan penyongsang terpisah transformer frekuensi tinggi jenis searah sahaja ditunjukkan.

Simulasi voltan keluaran untuk penyongsang tanpa penapis dengan beban rintangan ditunjukkan dalam rajah 6-1a. Rajah 6-1b pula menunjukkan keputusan praktik. Parameter yang digunakan adalah  $V_{dc} = 150\text{V}$ ,  $m_f = 650$  dan  $M_I = 1.0$  dengan bebanan rintangan =  $60\Omega$ . Frekuensi pensuisan MOSFET ialah 16.25kHz. Kedua-dua keputusan menunjukkan voltan keluaran adalah 380V puncak dan arus 6A puncak. Oleh kerana beban rintangan adalah tulen, arus beban adalah sefasa dengan voltan keluaran.

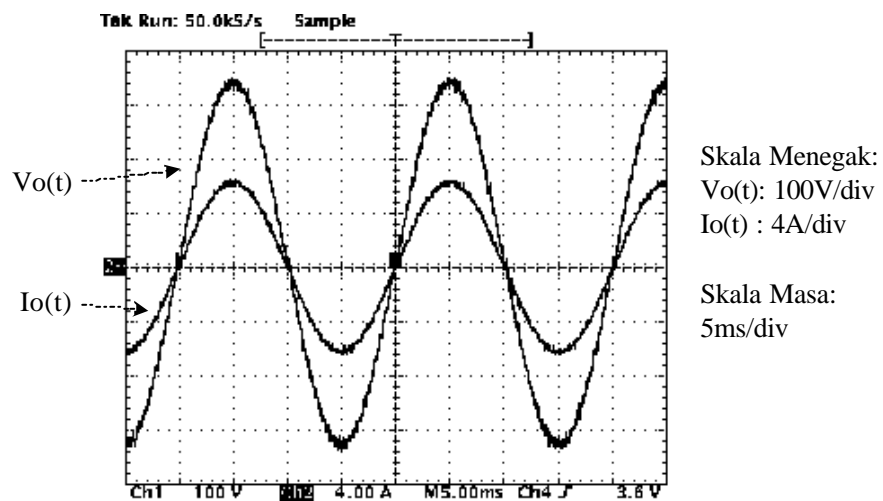


Rajah 6-1: Keputusan simulasi dan praktik voltan dan arus penyongsang tanpa penapis. Parameter semasa pengukuran ialah  $m_f = 650$ ,  $M_f = 1.0$ ,  $R = 60$  ohm

Voltan dan arus keluaran penyongsang yang menggunakan penapis dapat ditunjukkan dalam rajah 6-2a (simulasi) dan rajah 6-2b (praktikal). Frekuensi potong untuk penapis ialah 10kHz. Kedua-dua keputusan menunjukkan voltan dan arus keluaran adalah berbentuk gelombang sinus. Kuasa keluaran maksimum keputusan praktik telah menunjukkan kuasa sehingga 1000W boleh dicapai apabila beban rintangan disambungkan.



a) Simulasi

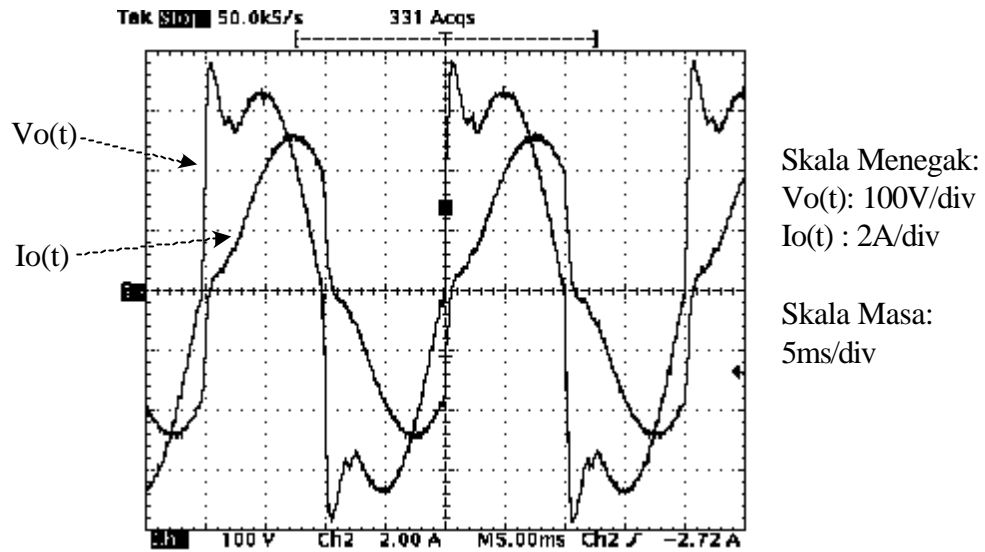


b) Praktik

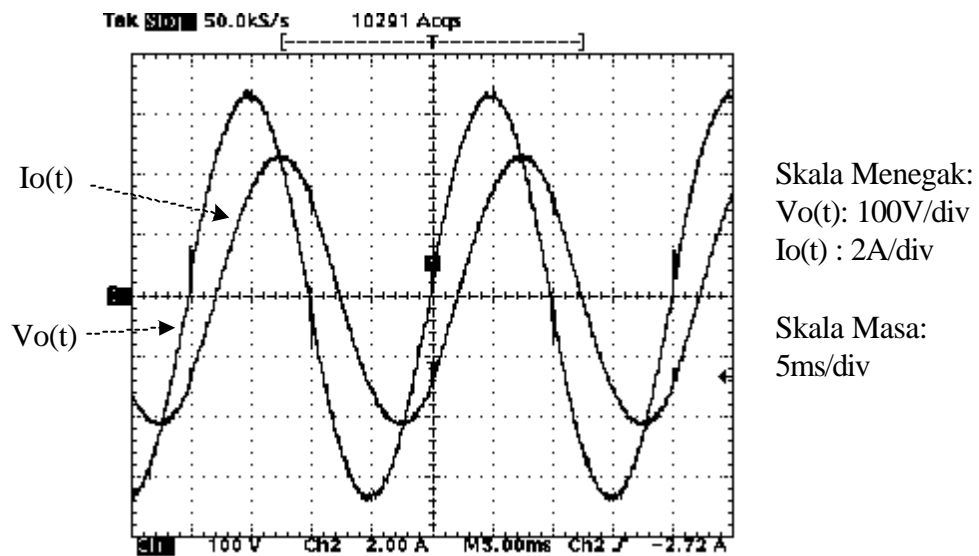
Rajah 6-2: Keputusan smulasi dan praktik voltan dan arus keluaran penyongsang berpenapis terbeban rintangan. Parameter ialah  $m_f = 650$ ,  $M_f = 1.0$ , frekuensi potong penapis,  $f_o = 10\text{kHz}$ .

Untuk mengetahui kesan terhadap beban induktif, kedua-dua penyongsang telah diuji. Beban semasa ujian ialah  $R = 138 \text{ Ohm}$  secara selari dengan  $L = 0.37 \text{ Henry}$ . Bagi penyongsang searah keputusan ditunjukkan dalam rajah 6-3a. Rajah 6-3b pula menunjukkan keputusan penyongsang dwi-arah. Dapat diperhatikan litar penyongsang searah mempunyai herotan yang besar pada voltan keluaran. Herotan (THD) yang diperolehi adalah 29%. Keputusan ini adalah dijangkakan kerana tanpa litar dwiarah arus tidak dapat mengalir dalam arah yang berlawanan apabila beban induktif disambungkan. Apabila litar dwiarah digunakan, anjakan fasa arus berlaku dengan baik dan voltan keluaran tidak mengalami herotan yang besar. THD untuk kes ini adalah di sekitar 2.5%.





a) Penyongsang tanpa litar dwi arah



b) Penyongsang dengan litar dwi arah

Rajah 6-3: Keputusan praktik voltan dan arus untuk penyongsang berpenapis tanpa litar dwi arah dan dengan litar dwi arah terbeban induktif. Parameter semasa pengukuran ialah  $m_f = 650$ ,  $M_I = 1.0$ ,  $PF = 0.70$

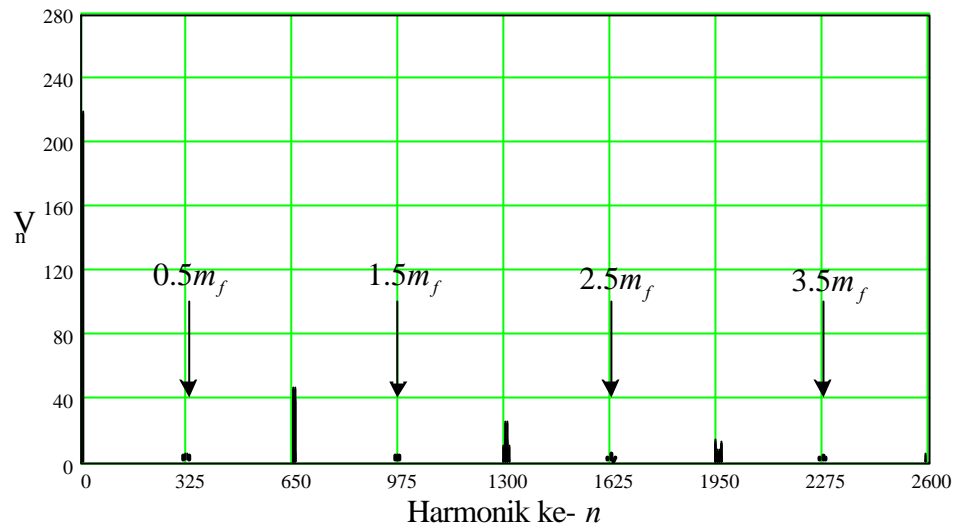
## 6.2. Spektrum Harmonik

Kualiti sesebuah penyongsang dapat ditentukan dengan mengetahui profil harmonik yang terhasil pada voltan keluaran tidak berpenapis. Seperti yang telah dibincangkan dalam Bab 3, tiga jenis teknik pensuisan PWM untuk tetimbang tahap pertama diusulkan. Namun begitu hanya kaedah 3 iaitu gelombang pembawa-segiempat frekuensi separuh dengan denyut purata diimplementasikan.

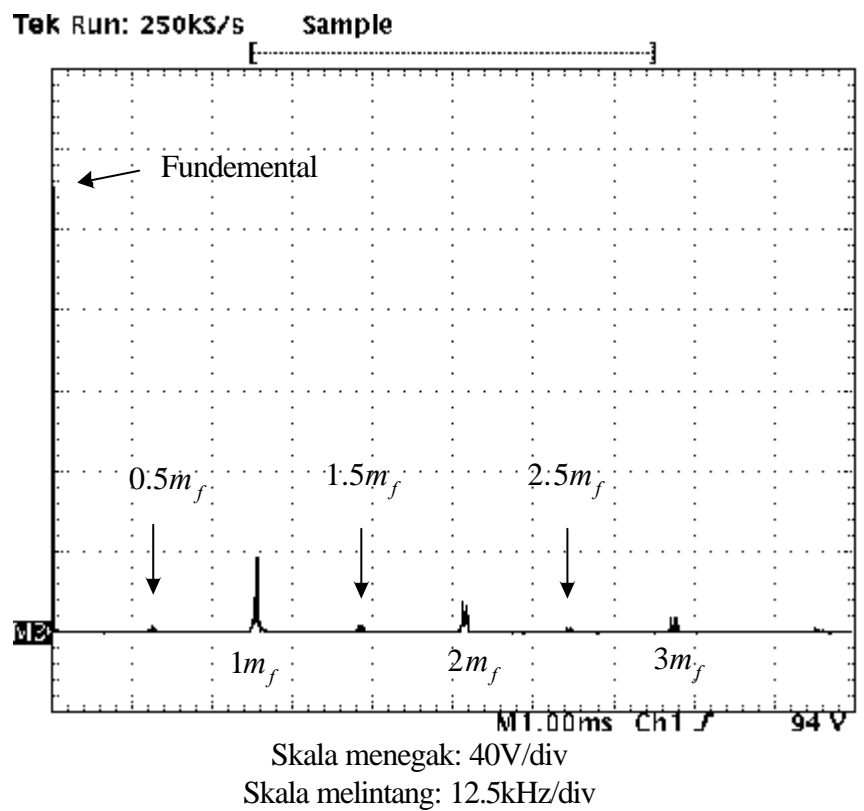
Keputusan yang diberikan adalah berdasarkan nilai nisbah pemodulatan yang tetap iaitu  $m_f = 650$ . Nilai  $m_f$  yang berlainan tidak dapat ditunjukkan kerana perubahan  $m_f$  akan mengubah frekuensi pensuisan penyongsang. Ia mempunyai hubungan yang rapat dengan operasi transformer frekuensi tinggi. Apabila nilai  $m_f$  direndahkan, frekuensi pensuisan pada transformer turut berubah dan ia tidak lagi boleh digunakan dengan baik. Keadaan teras tepu dikhuatiri akan berlaku yang seterusnya akan memberikan keputusan yang tidak tepat.

Bagi spektrum voltan keluaran, dengan menggunakan nilai  $M_I = 1.0$ , keputusan simulasi dan praktikal ditunjukkan dalam rajah 6-4a dan 6-4b. Dapat diperhatikan pada kedua-dua keputusan kedudukan kelompok harmonik ke  $m_f$ ,  $2m_f$  dan  $3m_f$  adalah sama. Kesan daripada mempuratakan denyut-denyut PWM seperti yang telah dibincangkan dalam Bab 3 dapat diperhatikan, iaitu munculnya harmonik ke  $0.5m_f$ ,  $1.5m_f$ , dan  $2.5m_f$ .

Gambaran yang lebih jelas mengenai hubungan amplitud ternormal harmonik,  $V_n/V_1$  dan indeks pemodulatan dipaparkan oleh rajah 6-5. Ia mengaitkan prestasi harmonik penyongsang berbanding dengan nilai indeks pemodulatan,  $M_I$  yang terpilih. Dapat diperhatikan, untuk komponen fundamental, keputusan praktik dan simulasi adalah hampir sama. Melalui rajah 6-5 telah terbukti secara teori dan praktikal bahawa amplitud komponen fundamental adalah berkadar terus dengan nilai  $M_I$ .

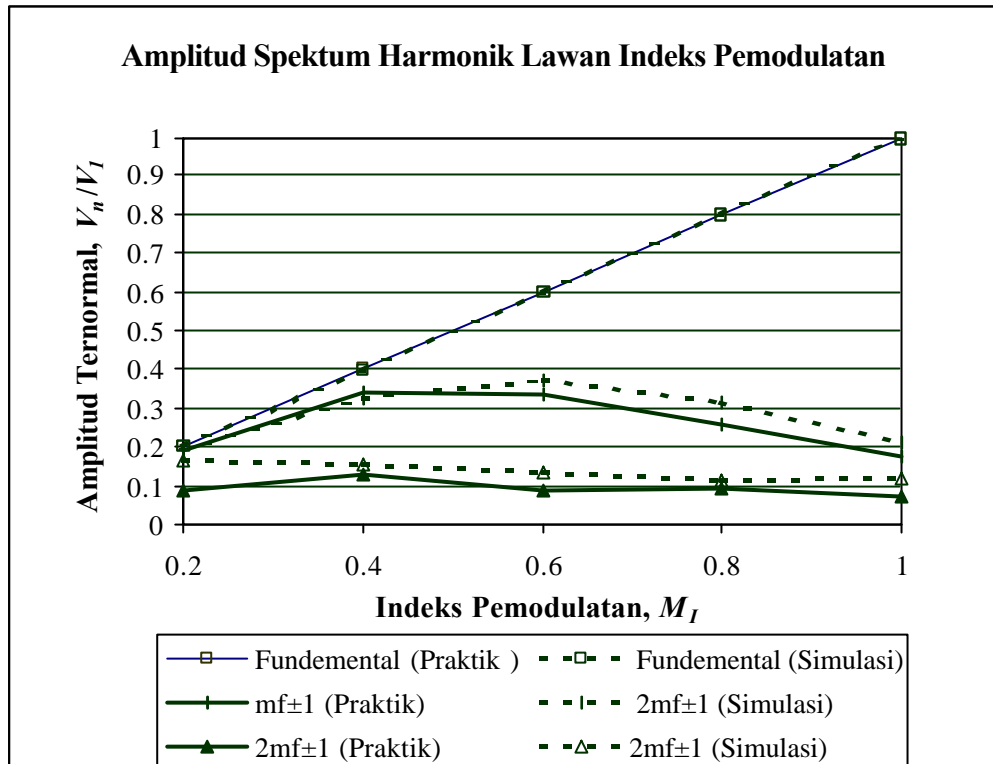


a) Simulasi



b) Praktik

Rajah 6-4: Keputusan simulasi dan praktik spektrum frekuensi voltan keluaran penyongsang tanpa penapis dengan nilai parameter  $M_I = 1.0$  dan  $m_f = 650$



Rajah 6-5: Graf amplitud spektrum harmonik ternormal lawan indeks pemodulatan

Perhubungan bagi harmonik  $m_f \pm 1$  adalah berkadar secara kuadratik dengan nilai  $M_I$ , keputusan ini konsisten untuk kedua-dua kes simulasi dan praktik. Untuk komponen harmonik  $2m_f \pm 1$  pula, nilai amplitud purata ternormal untuk simulasi dan praktik adalah 1.5 dan 1.0, masing-masing.

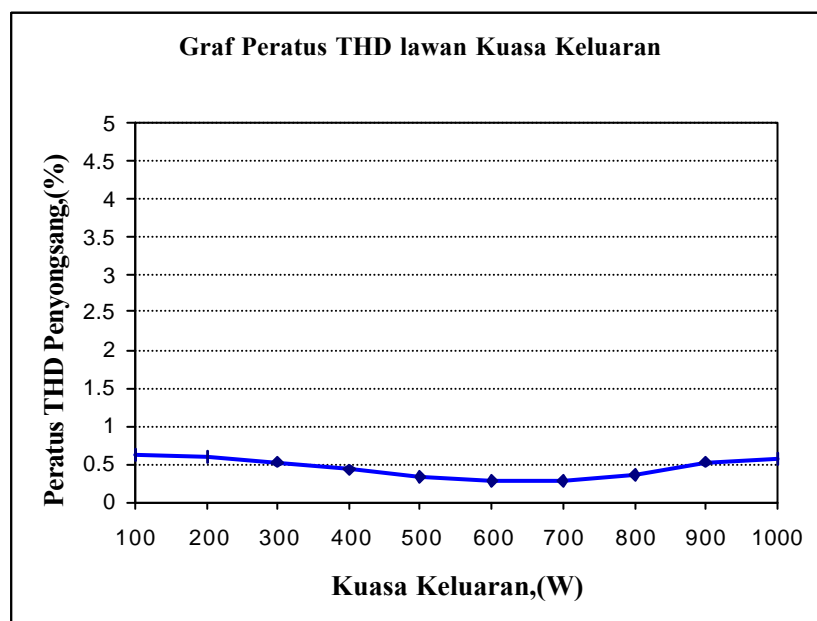
### 6.3. Herotan Harmonik Seluruh (THD)

Herotan harmonik seluruh merupakan indeks yang paling popular digunakan untuk menentukan kualiti voltan atau arus keluaran penyongsang [27, 1]. Secara umum, keluaran penyongsang bukanlah gelombang sinus tulen. Tahap ketulenan gelombang keluaran dapat ditentukan dengan mengira nilai THD melalui persamaan berikut:

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \quad (6.1)$$

Di mana  $n$  adalah aturan harmonik dan  $V_1$  adalah komponen harmonik fundamental. Penyongsang yang berkualiti tinggi mempunyai nilai THD yang kecil.

Rajah 6-6 menunjukkan nilai THD voltan keluaran penyongsang yang diusulkan. THD purata yang diperolehi adalah 0.5%. Ini adalah jauh lebih baik dari piawai untuk bekalan kuasa tanpa gangguan (UPS) iaitu 5% [38]. Nilai yang terendah diperolehi apabila penyongsang beroperasi pada kuasa keluaran 600W-700W dengan nilai THD di sekitar 0.35%.

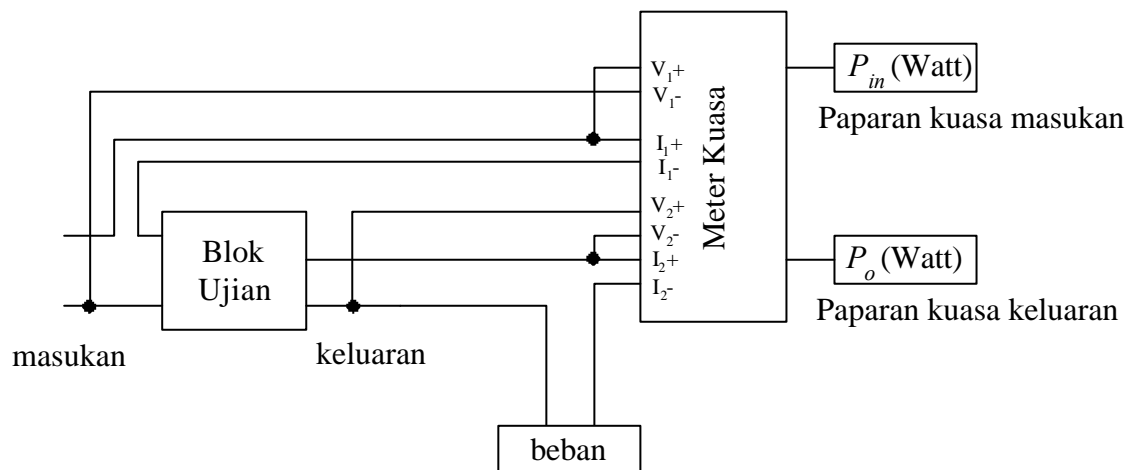


Rajah 6-6: Graf peratus THD lawan kuasa keluaran penyongsang, nilai  $t_d/T_s = 0.01$

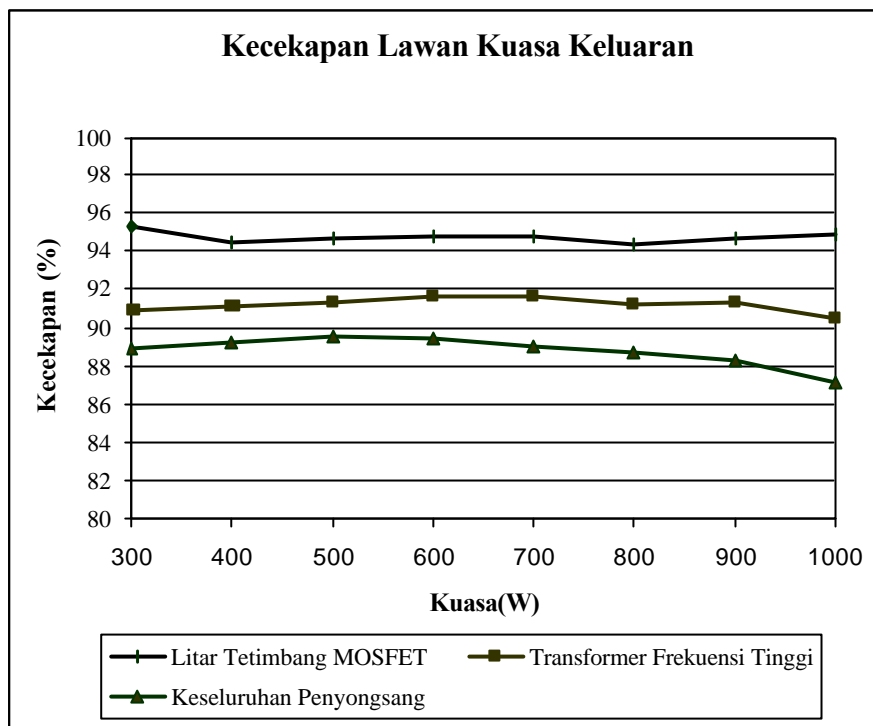
## 6.4. Kecekapan Penyongsang

Satu lagi parameter yang menentukan prestasi penyongsang ialah kecekapan. Seperti yang telah dijelaskan dalam Bab 3, faktor dominan yang menentukan kecekapan penyongsang ini ialah kehilangan kuasa pada tetimbang MOSFET dan transformer frekuensi tinggi. Untuk membuat pengukuran kecekapan, parameter berikut ditetapkan iaitu  $V_o = 240$  Vrms,  $m_f = 650$ ,  $M_I = 1.0$ . Keputusan yang akan dipaparkan adalah diperolehi daripada prototaip. Simulasi tidak dapat dibuat kerana parameter seperti rintangan dalaman induktor, induktor bocor, dan ciri-ciri suis kuasa sukar ditentukan.

Untuk membuat pengukuran kecekapan, meter kuasa Voltech Universal Power Analyzer PM3000A digunakan. Rajah 6-7 menunjukkan sambungan di antara meter kuasa dan blok ujian. Kuasa yang diukur adalah kuasa masukan MOSFET, kuasa keluaran tetimbang MOSFET, kuasa yang hilang pada transformer frekuensi tinggi dan kuasa keseluruhan. Kecekapan dapat diketahui dengan membahagikan kuasa keluaran terhadap kuasa masukan.



Rajah 6-7: Kaedah pengukuran kecekapan tetimbang MOSFET, transformer frekuensi tinggi dan kuasa keseluruhan penyongsang



Rajah 6-8: Kecekapan komponen penyongsang lawan kuasa keluaran penyongsang

Keputusan yang diperolehi dipaparkan dalam rajah 6-8. Dapat diperhatikan kecekapan litar tetimbang MOSFET menghampiri 95%. Untuk transformer frekuensi tinggi, kecekapan purata adalah disekitar 91%. Beberapa faktor yang tidak dapat dielakkan telah dikenal pasti mempengaruhi kecekapan transformer iaitu:

- Kesukaran untuk mendapatkan pengalir yang dikehendaki - penggunaan pengalir yang tidak tepat menambahkan kesan kesan permukaan dan rintangan belitan.
- Belitan yang kurang kemas kerana tidak menggunakan mesin yang sesuai- ini menyebabkan faktor gandingan (*coupling*) menjadi rendah.

Jika beberapa faktor yang disebutkan diambilkira dengan teliti semasa proses pembinaan transformer, adalah dijangkakan kecekapan transformer akan dapat ditingkatkan. Secara purata, kecekapan keseluruhan penyongsang yang diperolehi adalah 88%. Kecekapan maksimum diperolehi pada kadar kuasa 500W dengan kecekapan 90%. Dapat diperhatikan juga dengan peningkatan kadar kuasa kecekapan akan semakin menurun sehingga tahap minimum 87% pada kuasa 1kW.

Ini kerana peningkatan kehilangan kuasa pensuisan dan transformer ketika beroperasi pada arus yang tinggi. Dengan keputusan yang diperolehi di atas telah dibuktikan bahawa kecekapan keseluruhan dapat dipertingkatkan sebanyak 5% berbanding topologi yang dicadangkan oleh[31].

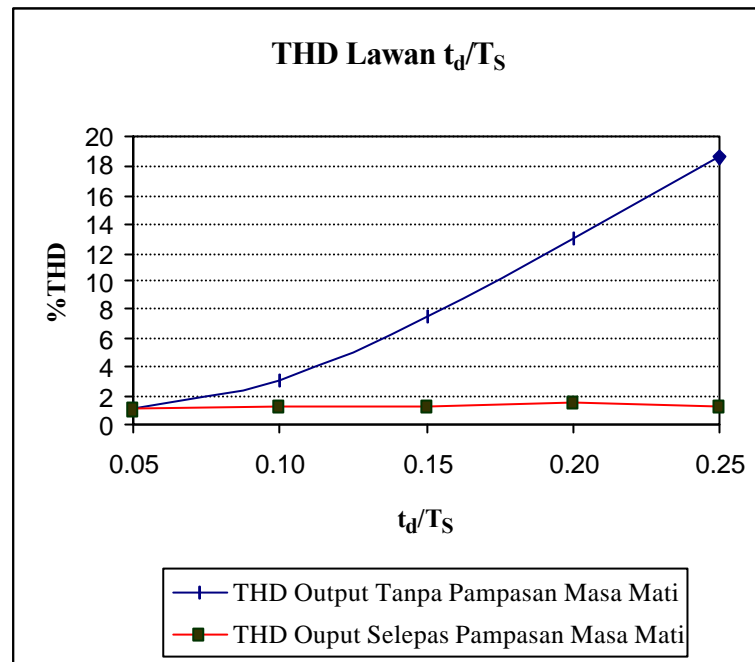
## 6.5. Pampasan Masa Mati

Piawai antarabangsa untuk THD voltan keluaran penyongsang adalah 5%. Bagi kebanyakan penyongsang, 3% daripadanya adalah kesan masa mati[18]. Untuk mengetahui kesan masa mati terhadap penyongsang ini, nisbah  $t_d/T_S$  dinaikkan dari 0.05 sehingga 0.25. Nilai THD diukur. Kemudian pampasan dilakukan untuk kes yang sama dan bacaan THD diambil.

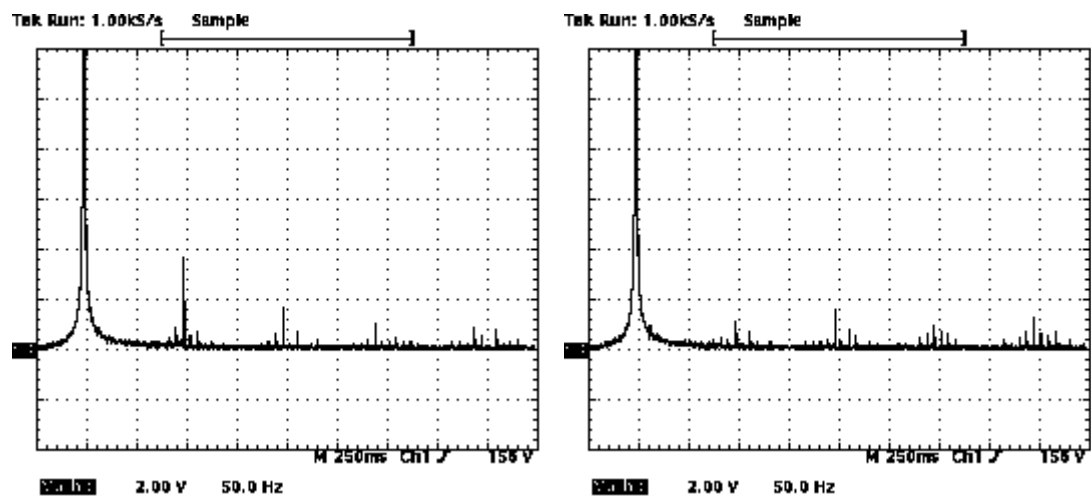
Keputusan yang diperolehi dipaparkan dalam rajah 6-9. THD meningkat dengan cepat dengan peningkatan parameter  $t_d/T_S$ . Walaubagaimanapun selepas pampasan dibuat, tiada peningkatan THD walaupun  $t_d/T_S$  dinaikkan sehingga 0.25. Ini membuktikan keberkesanan teknik pampapasan yang digunakan. Nilai purata THD yang diperolehi adalah 1.5%.

Rajah 6.10 menunjukkan spektrum harmonik frekuensi rendah sebanyak 1.5% yang masih terdapat pada voltan keluaran. Setelah dilakukan pampasan masa mati, terdapat sedikit baki harmonik frekuensi rendah yang masih tinggal. Kesan harmonik ini adalah sukar untuk dihapuskan disebabkan faktor suis kuasa yang tidak ideal dan lebar denyut yang tidak tepat. Namun begitu nilai purata 1.5% adalah kecil dan memenuhi piawai yang dikehendaki.





Rajah 6-9: Graf THD lawan  $t_d/T_s$  semasa tanpa pampasan dan selepas pampasan kesan masa mati.



(a) Sebelum pampasan

(b) Selepas pampasan

Skala menegak: 2V/div  
Skala melintang: 50Hz/div

Rajah 6-10: Spektrum harmonik kesan masa mati dengan parameter  $t_d/T_s = 0.1$

## **BAB 7**

### **Ringkasan, Sumbangan Dan Cadangan**

#### **7.1. Ringkasan Penyelidikan**

Di dalam bab awal laporan ini, sorotan tentang latar belakang dan isu-isu umum yang berkaitan dengan penyongsang telah dilakukan. Ia merangkumi topologi asas penyongsang, teknik pemodulatan lebar denyut (PWM) dan kaedah pensampelan. Seterusnya topologi penyongsang terpisah transformer frekuensi tinggi yang telah diusulkan oleh penyelidik terdahulu di bincangkan. Kelebihan-kelebihan dan masalah-masalah topologi tersebut telah dikenalpasti.

Daripada sorotan kajian yang telah dibuat, penyongsang terpisah transformer frekuensi tinggi dwi-arah telah dipilih untuk dikaji secara mendalam. Untuk teknik pensuisan pula, teknik digital telah kenal pasti sebagai cara yang terbaik untuk diimplementasikan. Persamaan matematik untuk mengira sudut denyut PWM telah diterbitkan. Ia adalah berdasarkan kaedah penyamaan volt-saat di antara sampel gelombang sinus dan denyut PWM. Melalui kaedah ini, persamaan untuk mengira denyut PWM yang mudah diperolehi.

Satu lagi aspek penting yang diselidiki ialah teknik pemodulatan PWM frekuensi tinggi. Tiga kaedah pemodulatan PWM telah dicadangkan: kaedah anjakan gelombang fasa gelombang pembawa, kaedah frekuensi gelombang pembawa separuh dan kaedah frekuensi gelombang pembawa separuh dengan denyut purata. Simulasi menggunakan perisian Mathcad dilakukan untuk mengetahui profil

harmonik setiap teknik. Kelebihan dan kekurangan setiap teknik dikenal pasti. Adalah dirumuskan bahawa frekuensi gelombang pembawa separuh dengan denyut purata memberikan hasil yang terbaik kerana mempunyai kehilangan pensuisan yang rendah, tiada masalah dengan ketepuan transformer, proses pengiraan sudut denyut PWM yang cepat dan membolehkan pampasan masa-mati dilakukan sepenuhnya.

Sebuah prototaip penyongsang berkadar 1kW telah dibina. Ia berasaskan mikropengawal 16-bit (SIEMENS SAB-C167CR) sebagai penjana PWM dan pengawal utama. Perbincangan diberikan mengenai kaedah penimplementasian persamaan yang diterbitkan untuk penjanaan PWM dengan mikropengawal integer. Rekabentuk perkakasan utama dibincangkan termasuklah litar pemacu gate (*gate drive*) dan litar kuasa. Perbincangan mengenai mengenai rekabentuk transformer frekuensi tinggi dan induktor kuasa juga diperincikan.

Prestasi penyongsang yang sebenar ditentukan melalui ujian ke atas prototaip. Penyongsang menunjukkan prestasi yang baik semasa diuji dengan beban aktif dan reaktif. Perbandingan di antara keputusan praktik dan teori dilakukan. Terdapat kesamaan yang baik di antara kedua-duanya. Hasil daripada pembaikan yang telah dibuat, prototaip penyongsang menghasilkan prestasi yang memberangsangkan. Ia mempunyai berkecekapan yang tinggi (maksimum 90%) dengan nilai THD yang amat rendah iaitu kurang dari 1%.

## 7.2. Sumbangan Penyelidikan

Objektif penyelidikan adalah untuk membina penyongsang untuk tersambung ke grid dengan keupayaan dwi-arah, berkecekapan tinggi, kecil, murah dan sesuai digunakan untuk bekalan tenaga boleh diperbaharui. Penyongsang yang telah diselidiki ialah jenis terpisah transformer frekuensi tinggi dwi-arah. Sumbangan dari kajian ini boleh diringkaskan seperti berikut:

- 1) Topologi penyongsang yang telah direkabentuk dan dibina mempunyai kecekapan yang tinggi, kecil dan ringan. Ia menggunakan jumlah suis kuasa yang kurang daripada penyongsang sedia ada. Kecekapan penyongsang amat memberangsangkan iaitu sehingga 90%.
- 2) Skim pensuisan PWM secara digital telah diusulkan. Persamaan yang diterbitkan dan skim pensuisan yang telah diusulkan boleh diimplementasikan menggunakan pemproses berkos rendah. Gabungan persamaan dan skim pensuisan yang mudah, penjanaan denyut PWM menjadi pantas, walaupun pada frekuensi pensuisan yang tinggi.

### 7.3. Cadangan

Topologi yang telah diselidiki hanya telah diuji untuk sistem kawalan gelung terbuka (*open loop*). Penyelidikan seharusnya diteruskan untuk mengkaji dan memperbaiki prestasi penyongsang yang menggunakan sistem kawalan gelung tertutup (*closed loop*). Seterusnya ia dapat diuji di dalam keadaan yang sebenar iaitu semasa tersambung ke grid.

Dalam penyelidikan ini, mikropengawal 16-bit digunakan sebagai pemproses. Walaubagaimanapun untuk ia dilengkapi dengan sistem kawalan gelung tutup tentunya sukar kerana pemproses tersebut berkuasa sederhana. Cip pemproses DSP berkuasa tinggi seperti TMS320 lebih disesuaikan. Bagi mencapai objektif untuk membina sistem penyongsang yang murah, kajian seharusnya dapat menyelidiki sistem kawalan yang boleh diimplementasi menggunakan pemproses terkini.

## RUJUKAN

- [1] Abbas, M. H.(2000). “Total Harmonic Distortion Analysis Simulation”. International Conference on Power System Technology, 2000. Proceedings PowerCon 2000. Vol 3, pp. 1631-1634.
  
- [2] Abraham I.Pressman.(1977). “Switching and Linear Power Supply, Power Converter Design”.Hayden Book Company,Inc.
  
- [3] Abraham I.Pressman.(1998). “Switching Power Supply Design”.McGraw-Hill Companies,Inc.
  
- [4] Alan Connoni, Slobodan Cuk, R.D. Middlebrook.(1983) “High-Frequency Isolated 4kW Photovoltaic Inverter For Utility Interface”, Proceeding of Seventh International PCI 83 Conference, September 13-15, Geneva, Switzerland.
  
- [5] Begovic M. , Pregelj A. , RohatgiA. .(2001). “Impact of Renewable Distributed Generation on Power System”, System Sciences, 2001. Proceedings of the 34th Annual Hawaii International Conference. Jan. 3-6. pp. 654 -663
  
- [6] Bose B.K. (1998). “Advances in Power Electronics- Its Impact on the Environment”. Industrial Electronics, 1998. Proceedings. ISIE '98. IEEE International Symposium. Vol. 1, pp. 28 -30
  
- [7] Bose B.K. (2000) “Energy, Environment and Advances in Power Electronic”. Industrial Electronics, 2000. ISIE 2000. Proceedings of the 2000 IEEE International Symposium on , Vol. 1 , pp. TU1 -T14

- [8] Bowes S.R and S. Grewal,(1998). “Modulation Strategy for Single Phase PWM Inverter”, *Electronics Letters*, 5 March 1998, Vol 34. pp. 420 -422
- [9] Bowes S.R and Grewal S.(2000) “High frequency PWM technique for two and three level single-phase inverters”, *Electric Power Applications*, IEE Proceedings, Vol 147, No. 3. pp. 181 -191
- [10] Bowes S.R. (1975). “New Sinusoidal Pulse Width Modulated Inverter”, *Proceedings of the IEEE*, Vol. 122. No. 11. pp. 101-105.
- [11] Boys, J. T. and Handley, P. G. (1990). “Harmonic Analysis of Space Vector Modulated PWM Waveforms.” *Electric Power Applications*, IEE Proceedings B. Vol 137, pp. 197-204.
- [12] Brey, J.J.; Castro, A.; Moreno, E.; Garcia, C.(2002). “Integration of renewable energy sources as an optimised solution for distributed generation”, *Industrial Electronics Society, IEEE 2002 28th Annual Conference of the* , Vol. 4 ,pp. 3355 –3359
- [13] Bull, S.R. (2001) “Renewable energy today and tomorrow”. *Proceedings of the IEEE* , Vol. 89 Issue: 8, pp. 1216 –1226
- [14] Daniel W. Hart.(1997). “Introduction to Power electronics”, Prentice Hall.
- [15] David Leggate and russel J. Kerkman,(1997). “Pulse-Based Dead-Time Compensator for PWM Voltage Inverters”. *IEEE Transactions on Industrial Electronics*, Vol. 47, pp. 191 –197
- [16] Devgan, S.S. (2001). “Impact of environmental factors on the economic evaluation of renewable energy alternative generation”. *Southeastern Symposium on System Theory. Proceedings of the 33rd*, pp. 123 –126

- [17] Enjeti, P.N., Ziogas, P.D and Lindsay, J.F (1990). "Programmed PWM Techniques to Eliminate Harmonics: A Critical Evaluation." IEEE Transaction on Industry Applications. Vol. 26 no. 2, pp. 302-316.
- [18] Evans P.D. (1994). "MSc.(Eng) in Power Electronics and Drives, Modules EE5B2:Inverters", The Universiti Of Birmingham.
- [19] Evans P.D.(1994) "Harmonic Analysis of High Frequency Square Wave Cycloconverter System", IEE proceedings, Vol. 136, No 1, pp. 19-31.
- [20] Ferroxcube International Holding B.V, (2002). "Data Handbook Soft Ferrites and Accessories".Katalog Produk. <http://www.ferroxcube.com/>
- [21] Fujimoto, H.; Kuroki, K.; Kagotani, T.; Kidoguchi, H.(1995). "Photovoltaic inverter with a novel cycloconverter for interconnection to a utility line", Industry Applications Conference, 1995. Thirtieth IAS Annual Meeting, IAS '95., Conference Record of the 1995 IEEE , Vol 3, pp. 2461 -2467
- [22] George Chryssiss.(1984). "High Frekuensi Swithing Power Supplies Theory and Design". Mcgraw-Hill Book company.
- [23] Halasz. S. Huu, B.T. (1997). "Generalized harmonic loss-factor as a novel important quality index of PWM techniques". Power Conversion Conference - Nagaoka 97., Vol. 2, pp. 787 -792.
- [24] Heinz Ruedi, Peter Kohli, "IGBT drivers correctly calculated, Application Note AN-9701". CONCEPT. <http://www.igbt-driver.com>.
- [25] Hewlet Packard. "HCLP3120-2.0 Amp Output Current IGBT Gate Drive Optocoupler". Helaian Data, <http://www.hp.com>
- [26] International Rectifier. "Data sheet IRF250". Helaian Data, <http://www.irf.com>



- [27] Kandil M.S., Farghal S. A. dan Elmitwally A. (2001). “Refined Power Quality Indices.” Generation, Transmission and distribution, IEE Proceedings. Vol 148, pp. 590-596.
- [28] Keith H. Billings.(1989). “Handbook of Switchmode Power Supply”, McGraw-Hill Publishing Company.
- [29] Khaled E. Addoweesh (1989). “Induction Motor Speed Control Using a Microprocessor-Based PWM Inverter”. IEEE Transaction on Industrial Electronics. Vol 36, No 4. pp. 516 –522.
- [30] KhannicheM S. (1991). “A Novel Switching Strategy Of A Single Phase Microcontroller UPS System”, Electrotechnical Conference. Proceedings., 6th Mediterranean , Vol. 2, pp. 1360 –1362.
- [31] Koutroulis E. and Chatzakis J.(2001). “A bi-directional, sinusoidal, high-frequency inverter design” , Electric Power Applications, IEE Proceedings, Vol. 148. pp. 315 –321.
- [32] Krein P.T. , Xin Geng, Balog R. (1997). “High-Frequency Link Inverter Based on Multiple-Carrier PWM”, Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE , Vol. 2, pp 997 – 1003.
- [33] Krosru Mohammad Salim,(1999). “Development of Power Conditioner Unit (PCU) for Fuel Cell”. Thesis Master, Universiti Teknologi Malaysia.
- [34] Li Li et al. (1999). “Optimal Surplus Harmonic Distribution in Selected Harmonic Elimination PWM Technique for Multilevel Inverters.” The 25<sup>th</sup> Annual Conference of Industrial Electronic Society '99. Vol 2, pp. 589-594.
- [35] Matsui M., Nagai, M., Mochizuki, M., Nabae A.(1993). “High-frequency link DC-AC converter with suppressed snubber circuits-naturally commutated phase angle control with self turn-off devices”, Industry Applications Society

- Annual Meeting, 1993., Conference Record of the 1993 IEEE. Vol 2, pp. 827 – 834.
- [36] Matsui M., Yamagami, M.(1998). “Asymmetric control of HF link soft switching converter for UPS and PV systems with bidirectional power flow”, Industry Applications Conference, 1998. Thirty-Third IAS Annual Meeting. The 1998 IEEE. Vol 2, pp. 1332 –1340.
- [37] Maycock, P.D.(1994). “International photovoltaic markets, developments and trends forecast to 2010”. IEEE, Vol 1, pp. 694 -699
- [38] Mohan, Underland.(1995). “Power Electronic, Converter, Application and Design”, New York. John Wiley & Sons.
- [39] Muroyama, S.; Aoki, T.; Yotsumoto, K. (1989). “A control Method High Frequency Link Inverter Using Cycloconverter Techniques”. Telecommunications Energy Conference. INTELEC '89. Conference Proceedings., Eleventh International. Vol. 2, pp. 19.1/1 -19.1/6.
- [40] Nonaka, S. (1997) “A novel three-phase sinusoidal PWM voltage source inverter and its application for photovoltaic power generation system”. Power Conversion Conference - Nagaoka 1997., Proceedings of the , 3-6 Aug 1997 vol. 2, pp. 755 –758.
- [41] Nonaka, S.(1994) “A utility-connected residential PV system adapted a novel single-phase composite PWM voltage source inverter” Photovoltaic Energy Conversion, 1994., Conference Record of the Twenty Fourth ; IEEE Photovoltaic Specialists Conference - 1994, 1994 IEEE First World Conference. Vol 2, pp. 1064 –1068.
- [42] Richard H. Barnett. (1995). “The 8051 Family of Microcontroller”, Englewood Cliffs, N.J. Prentice Hall.

- [43] Semikron International. "IGBT SK 25 GB 063". Helaiian Data, <http://www.semikron.com>
- [44] Siemens. (1996). "IGBT (Insulated Gate Bipolar Transistor)". Application Note. <http://www.siemens.com>.
- [45] Siemens. (1996). "User Manual, C167 Derivatives, 16-Bit CMOS Single-Chip Microcontroller". Siemens AG.
- [46] Smit J.J. , Burger I.J. , Enslin J.H.R. (1990) " A High Frequency Matrix Converter For High Efficient Power Convection In Renewable Energy Systems", Applied Power Electronics Conference and Exposition. APEC '90, Conference Proceedings 1990., Fifth Annual , 11-16 March 1990, pp. 521 –526
- [47] Songquan Deng; Hong Mao; Mazumdar, J.; Batarseh, I.; Islam, K.K.(2003). "A new control scheme for high-frequency link inverter design", Applied Power Electronics Conference and Exposition, 2003. APEC '03. Eighteenth Annual IEEE, 9-13 Feb. Vol 1, pp. 512 –517
- [48] Spiazzi, G., Buso, S., Martins, G.M, Pomilio, J.A.(2002) "Single phase line frequency commutated voltage source inverter suitable for fuel cell interfacing". Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual, Vol 2, pp. 734 -739
- [49] Tonelli, M., Battaiotto, P. and Valla, M. I. (2001). "FPGA Implementation of An Universal Space Vector Modulator." Industrial Electronics Society, 2001 (IECON '01). The 27th Annual Conference of the IEEE. Vol 2, pp. 1172 – 1177.
- [50] William M. Flanagan.(1992). "Handbook of Transformer Design & Application", Mcgraw-Hill, Inc
- [51] Yamato, I.; Tokunaga, N.(1993). "Power loss reduction techniques for three phase high frequency link DC-AC converter", Power Electronics Specialists

Conference, 1993. PESC '93 Record., 24th Annual IEEE , 20-24 June 1993. pp. 663 –668

- [52] Zainal B.Salam.(1997). “Volt-Second Equalisation of DC Link Ripple in Traction Inverter Drives”. Thesis Phd, Universiti of Birmingham.

## LAMPIRAN 1

### Aturcara Penjanaan PWM menggunakan C167

```
#include <reg167.h>          /* special function register 80C167 */
#include <math.h>            // Fungsi matematik
#include <rtx166t.h>        /* RTX-166 tiny */
#include <stdio.h>          /* standard I/O .h-file */
#include <ctype.h>          /* fungsi character */
#include <string.h>         /* fungsi string dan memory */
#include <intrins.h>

int i;
unsigned int sdata deltaKLa[800];
int sdata period_reg,uF_period_reg;
int sdata PECC7_init;
int sdata PECC7_init_2;
int sdata PECC6_init;
int sdata Td;
sbit UN_FOL = P7^2;        // P7.2 set sebagai isyarat output penukar kutub
bit ex_count;

void PWM (void);
void PWM_PEC_init(void);
void PWM_Init(void);

/*****
/* main program */
*****/
void main (void) {        // program utama bermula disini
                        // initialize serial
#ifndef MCB167           // tidak initialize jika guna Monitor-166
    P3 |= 0x0400;        // set port 3.10 sebagai OUTPUT (TXD)
    DP3 |= 0x0400;       // set arah port 3.10 (TXD OUTPUT) */
    DP3 &= 0xF7FF;      // reset arah port 3.11 (RXD INPUT) */
    S0TIC = 0x80;        // set bendera TRANSMIT INTERRUPT
    S0RIC = 0x00;        // padam bendera RECEIVE INTERRUPT
    S0BG = 0x40;         // set BAUDRATE = 9600 BAUD
    S0CON = 0x8011;      // set mode SERIAL
#endif

PWM();                  //mula menjana PWM
```

```

}

/*=====*/
/* PWM GENERATOR
/*=====*/
void PWM (void)
{
double pi=3.1416,rad2count;
float m;
int p,k;
int f;
p=650; //650           //nisbah pemodulatan
f=50;                //frekuensi isyarat memodulat
m=0.7;              //indeks pemodulatan
Td= 0;              //jumlah masa mati yang hendak ditambah

uF_period_reg = 312500 / f;           //312500 ialah 1/3.2uS --> clock input timer
PECC7_init=0x0400 + 250;             //nilai init daftar PECC7 pertama
PECC7_init_2=0x0400+(p/2)-250); //nilai init daftar PECC7 kedua
period_reg=(500000/(f*p*0.05));     //variable
rad2count=(pi*f)/1000000;           //variable

/* pengiraan jadual lihat bermula */
for (k=1;k<=p/2;k=k+1){

    deltaKLa[k] = period_reg-((m*pi/p)*sin((pi*2*k)/p))/rad2count;
    k++;
    deltaKLa[k] = period_reg-((m*pi/p)*sin((pi*2*k)/p))/rad2count;

    deltaKLa[k] = deltaKLa[k-1] = (deltaKLa[k-1] + deltaKLa[k])/2 -Td;

    // deltaKLa[k]= deltaKLa[k-1]= period_reg/2;    // generated square wave

    /* nilai pwm ke-k akan dipaparkan pada terminal serial*/
    printf("k:%d ",k-1);
    printf(",La=%d \n",deltaKLa[k-1]);

    printf("k:%d ",k);
    printf(",La=%d \n",deltaKLa[k]);

}

PWM_Init();           //memulakan init PWM modul
PWM_PEC_init();      //memulakan init PEC
IEN = 1;             //menaktifkan isyarat kawalan interrupt global(umum)

// PTR0=1;PTR1=1;PTR2=1,PTR3=1 RUN saluran PWM 0,1,2
PWMCON0=PWMCON0+0x0007;
DP8=DP8+0xFF;       // di Setkan Arah Port P8 (DIRECTION) sebagai keluaran
// Kedudukan sambungan PIN Port P8 ke setiap gate drive
//P8.0 = DRIVER BRIDGE MOSFET 2
//P8.1 = DRIVER BRIDGE MOSFET 1
//P8.2 = DRIVER UNFOLDING 2
//P8.3 = DRIVER UNFOLDING 1
//P8.7 = DRIVER AKTIF RECTIFIER

```

```

P8=P8+0xFF;    // P8.0,P8.1,P8.2,P8.3,P8.7 -->high, untuk Enable semua gate
drive
while(1){

    //aturcara lain (kawalan gelung tutup)boleh dimulakan disini//

}

}

/*****
/* Init PWM module untuk sampukkan PEC */
*****/

void PWM_PEC_init(void) {

    PWMIC= 0x007F;    //Set PWM Interrupt priority level 15,groupt 3
    PECC7=PECC7_init; //Initialize PECC7 untuk PWM module
    SRCP7=(int)&deltaKLa[1]; //Set daftar sumber PEC7 (SRCP7) kepada alamat
    // permulaan jadual lihat
    DSTP7=(int)&PW0; //set daftar destinasi sumber PEC7 kepada alamat daftar
    //lebar denyut PWM(PW0)

}

/*****
/* PWM Init */
*****/
void PWM_Init(void){

    // PTx = CLK cpu ,ENABLE CHANNEL 0 INTERRUPT
    PWMCON0=0x0100;
    PWMCON1=0x0013;    // PWM saluran 1,2 enable dalam mode 1
    DP7=0x000F;    // Set P7.0,P7.1,P7.2 sebagai ouput
    P7=0x0008;    // Keluaran Inverted PWM.
    PT1=0x0000;    // nilai permulaan timer 0
    PT0=0x0000;    // nilai permulaan timer 1
    PP0=period_reg; // daftar Pulse width period di setkan kepada period_reg
    PW0=deltaKLa[1]; // denyut pertama yang dijanakan

    PP1=4*period_reg+3; // menjana denyut segiempat
    PW1=period_reg*2; // set DUTY CYCLE 50%

}

/*****
/* PWM Interrupt
*****/

void PWM_0 (void) interrupt 0x3F using S_RBANK {

    if(!ex_count){
        ex_count=1;
        PECC7=PECC7_init_2;}
    else {

```

```
ex_count=0;
PECC7=PECC7_init;
SRCP7=(unsigned short)&deltaKLa[1]; //reset semula daftar sumber PEC7
```

```
/* generated isyarat penukar kutub pada P7.2 */
```

```
if(UN_FOL){ UN_FOL=0;}
else {UN_FOL=1;}
```

```
}
```

```
}
```



## LAMPIRAN 2

Fail Mathcad ini digunakan untuk mengira spektrum harmonik yang terhasil untuk penjana PWM kaedah 3

Senarai pembolehubah:

$p := 100$       indeks pemodulatan

$M := 1.0$       nisbah pemodulatan

$k := 0..2^{10}$       jumlah k

$n := 1..p \cdot 5$       harmonik ke 5p

$$\alpha_k := \frac{2 \cdot \pi \cdot k}{p} \quad \Delta\alpha := \frac{2 \cdot \pi}{p}$$

$$\delta_o := \frac{\pi}{2 \cdot p} \quad \delta_k := 2 \cdot \delta_o \cdot M \cdot \sin(k \cdot \Delta\alpha) \quad Td := \frac{1}{10} \Delta\alpha$$

Mempurata nilai denyut ganjil dan genap:

$$\delta_k := \begin{cases} (\delta_o \cdot M \cdot |\sin(k \cdot \Delta\alpha)|) + \delta_o \cdot M \cdot |\sin[(k-1) \cdot \Delta\alpha]| & \text{if } \text{mod}(k, 2) = 0 \\ \delta_o \cdot M \cdot |\sin(k \cdot \Delta\alpha)| + \delta_o \cdot M \cdot |\sin[(k+1) \cdot \Delta\alpha]| & \text{otherwise} \end{cases}$$

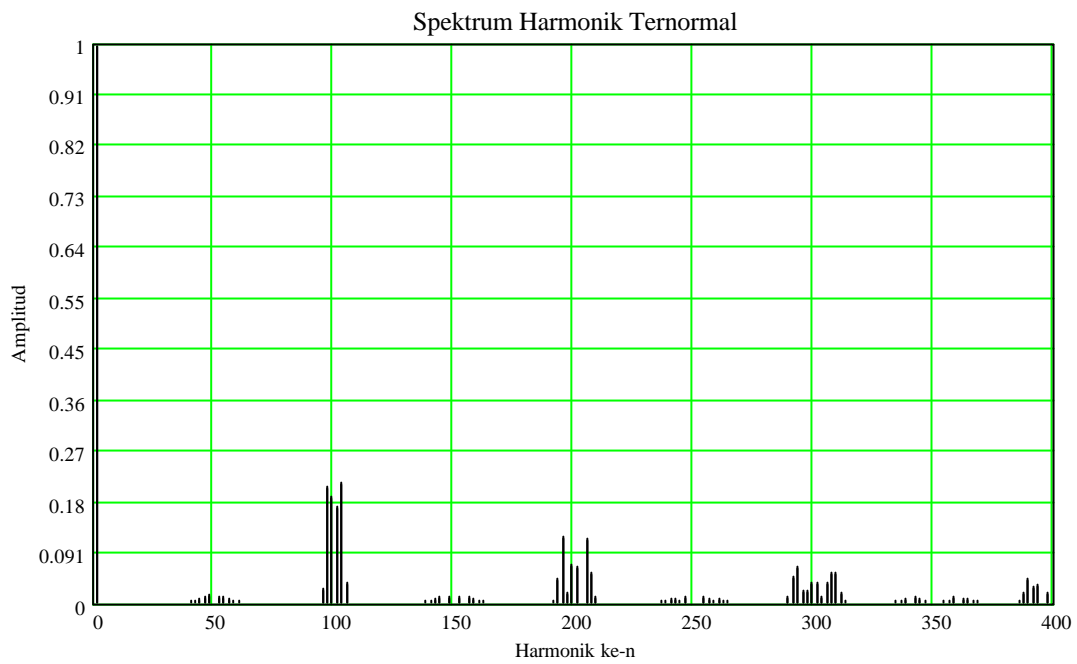
Siri Fourier untuk mengira spektrum harmonik voltan keluaran:

$$b_n := \sum_{k=1}^{\frac{p}{2}} \frac{2}{\pi} \cdot \left( \int_{\alpha_k - \delta_k}^{\alpha_k + \delta_k} \sin(n \cdot t) dt \right)$$

Fungsi ini digunakan untuk mengetahui spektrum harmonik kesan terhadap masa mati

$$b_n := \sum_{k=1}^{\frac{p}{2}} \frac{2}{\pi} \cdot \left( \int_{\alpha_k - \delta_k}^{\alpha_k - \delta_k + Td} \sin(n \cdot t) dt + \int_{\alpha_k}^{\alpha_k + Td} \sin(n \cdot t) dt \right)$$

$$a_n := 2 \frac{Td}{\Delta\alpha} \cdot \frac{4}{\pi} \cdot \frac{1}{n} \cdot \frac{1}{\sqrt{2}}$$



## Penapis

$$C := 22 \cdot 10^{-6}$$

$$L := 100 \cdot 10^{-6}$$

Frekuensi potong:

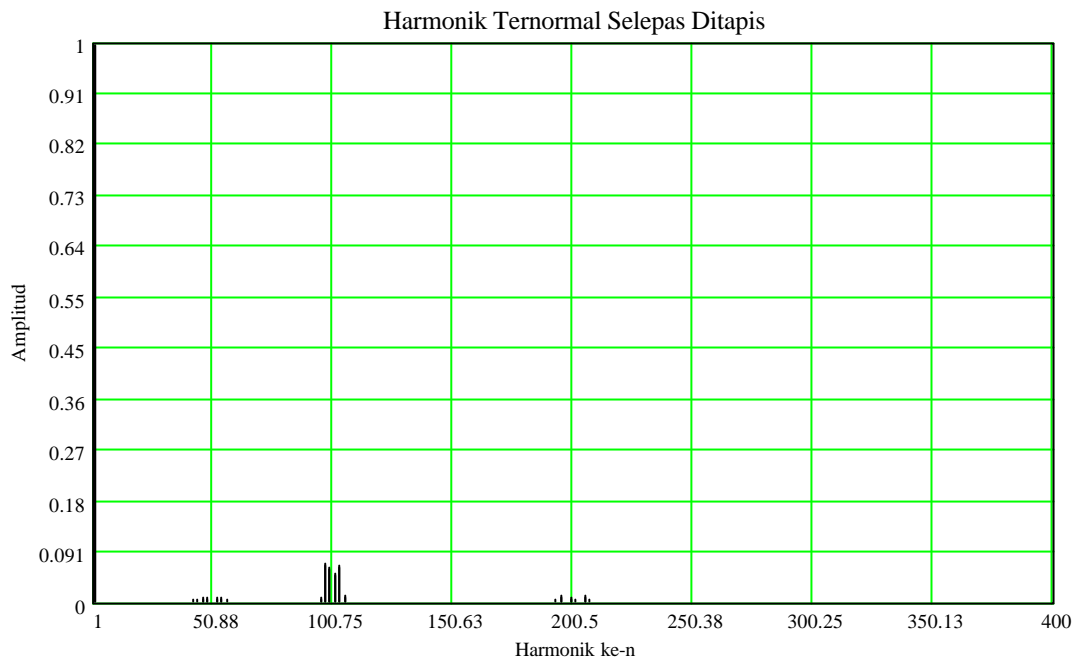
$$f_r := \frac{1}{2 \cdot \pi \cdot \sqrt{L \cdot C}} \quad f_r = 3.393 \times 10^3$$

$$Z1_n := 2 \cdot \pi \cdot n \cdot 50 \cdot L$$

$$Z2_n := \frac{1}{2 \cdot \pi \cdot n \cdot 50 \cdot C}$$

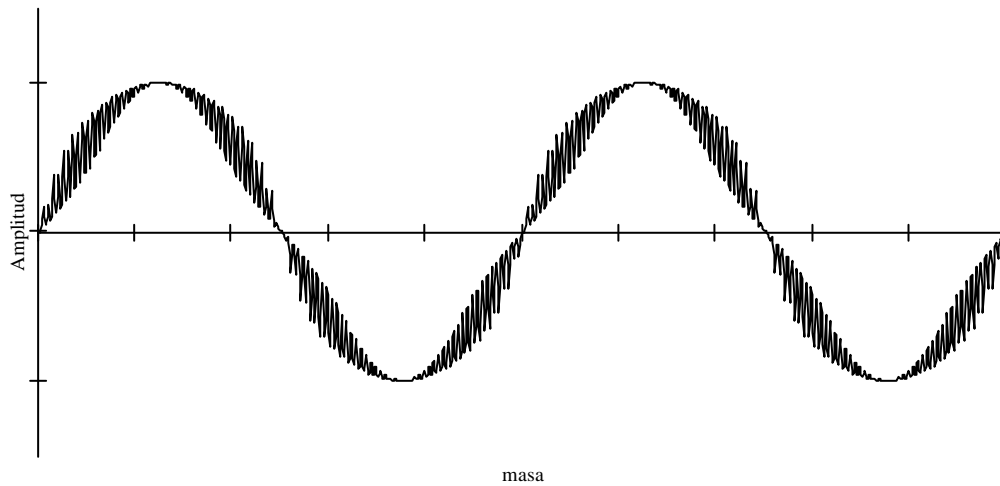
Voltan Keluaran:

$$V_n := \frac{b_n \cdot Z2_n}{Z1_n + Z2_n}$$



Plot dalam domain masa:

$$V(t) := \sum_{n=1}^{3 \cdot p} (V_n \cdot \sin(n \cdot t \cdot 2 \cdot \pi))$$



## LAMPIRAN 3

### Jadual Saiz Pengalir

Wire Size AWG	Wire Area (Max.)* Heavy		Turns**		Resistance Ohms/1000'	Current Capacity (ma)	
	Circular Mils	cm <sup>2</sup> 10 <sup>-3</sup>	per in <sup>2</sup>	per cm <sup>2</sup>		@ 750 Cir. Mil/amp	@ 500 Cir. Mil/amp
10	11,470	58.13	89	13.8	.9987	13,840	20,768
11	9,158	46.42	112	17.4	1.261	10,968	16,452
12	7,310	37.05	140	21.7	1.588	8,705	13,058
13	5,852	29.66	176	27.3	2.001	6,912	10,368
14	4,679	23.72	220	34.1	2.524	5,479	8,220
15	3,758	19.05	280	40.3	3.181	4,347	6,520
16	3,003	15.22	330	51.2	4.020	3,441	5,160
17	2,421	12.27	410	63.6	5.054	2,736	4,100
18	1,936	9.812	510	79.1	6.386	2,165	3,250
19	1,560	7.907	635	98.4	8.046	1,719	2,580
20	1,246	6.315	800	124	10.13	1,365	2,050
21	1,005	5.094	1,000	155	12.77	1,083	1,630
22	807	4.090	1,200	186	16.20	853	1,280
23	650	3.294	1,500	232	20.30	681	1,020
24	524	2.656	1,900	294	25.67	539	808
25	424	2.149	2,400	372	32.37	427	641
26	342	1.733	3,000	465	41.0	338	506
27	272	1.379	3,600	558	51.4	259	403
28	219	1.110	4,700	728	65.3	212	318
29	180	0.9123	5,600	868	81.2	171	255
30	144	0.7298	7,000	1,085	104	133	200
31	117	0.5930	8,500	1,317	131	106	158
32	96.0	0.4866	10,500	1,628	162	85	128
33	77.4	0.3923	13,000	2,015	206	67	101
34	60.8	0.3082	16,000	2,480	261	53	79
35	49.0	0.2484	20,000	3,100	331	42	63
36	39.7	0.2012	25,000	3,876	415	33	50
37	32.5	0.1647	32,000	4,961	512	27	41
38	26.0	0.1318	37,000	5,736	648	21	32
39	20.2	0.1024	50,000	7,752	847	16	25
40	16.0	0.0811	65,000	10,077	1,080	13	19
41	13.0	0.0659	80,000	12,403	1,320	11	16
42	10.2	0.0517	100,000	15,504	1,660	8.5	13
43	8.40	0.0426	125,000	19,380	2,140	6.5	10
44	7.30	0.037	150,000	23,256	2,590	5.5	8
45	5.30	0.0269	185,000	28,682	3,348	4.1	6.2

## **LAMPIRAN 4**

### **Senarai Penerbitan**

1. M. Z. Ramli, Z. Salam, L. S. Toh and C. L. Nge, "A bidirectional high-frequency link inverter using center-tapped transformer," IEEE PESC Conf. Rec., pp. 3883-3888, 2004.
2. Zainal Salam, Mohd Zulkifli Ramli, "A Bidirectional UPS Inverter Utilising High Frequency Center-Tapped Transformer", Jurnal Teknologi, 40(D), Jun 2004, pp. 59-76. Universiti Teknologi Malaysia.

# A Bidirectional High-frequency Link Inverter Using Center-tapped Transformer

Mohd. Zulkifli RAMLI      Zainal SALAM      Leong Soon TOH      Chee Lim NGE

Department of Energy Conversion, Faculty of Electrical Engineering,

Universiti Teknologi Malaysia,

81310 UTM Skudai, Johor, Malaysia.

Email: gogainet@time.net.my      zainals@fke.utm.my      leong\_soon\_toh@ieee.org      nge.chee.lim@lycos.com

**Abstract**—In this paper, a bidirectional high-frequency link inverter is proposed. The main feature of the inverter is that the electrical isolation is provided by a high-frequency center-tapped transformer. Furthermore, the sinusoidal Pulse Width Modulation method is modified so that the transformer can be utilized near to its full potential. As a result, the power switches count is reduced, and the efficiency increased. A 1kW prototype inverter is built and typical results are presented.

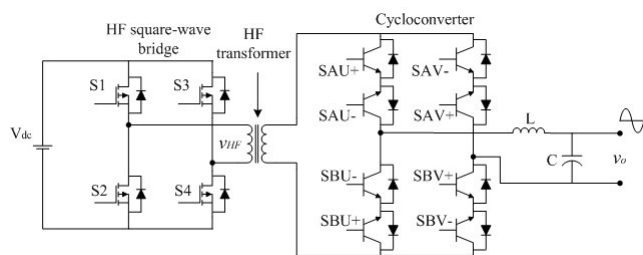
**Keywords**—Bidirectional, HF transformer, Inverter, Pulse width modulation.

## I. INTRODUCTION

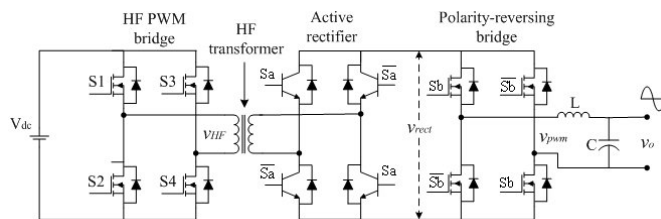
The merits of high-frequency (HF) link inverter are widely recognized, and its application has covered areas such as Uninterruptible Power Supply (UPS) and renewable energy source systems. Compared to the conventional Pulse Width Modulation (PWM) inverter, the HF link inverter offers significant reduction in size and weight due to the absence of line-frequency (50Hz) transformer. The two well-known HF link inverters are the “cycloconverter” [1] and the “dc-dc converter” [2] types, shown in Fig. 1 (a) and 1 (b) respectively. Both inverters are capable to perform bidirectional power flow, where the reactive power can be transferred back to the dc source.

The cycloconverter type consists of two power conversion stages, namely the HF square-wave bridge and the cycloconverter. For a single phase output, the total switches are twelve. At the HF square-wave bridge, the four switches are switched to construct a HF square-wave voltage with an approximately 50% duty cycle. At the cycloconverter stage, the sinusoidal output voltage is obtained by chopping the HF square-wave. The disadvantage of this topology is that all the power switches are operated at high frequency, resulting in relatively high switching losses. Furthermore, the switching scheme at the cycloconverter stage is complex.

The dc-dc converter type consists of three power stages, i.e. HF PWM bridge, active rectifier and polarity-reversing bridge. This topology also consists of twelve switches, but the unfolding stage (polarity-reversing bridge) is operated at line-frequency. Therefore, the switching losses are reduced. However, as the HF PWM bridge is PWM modulated, the HF transformer is less efficient compared to the cycloconverter type.



(a) Cycloconverter type HF link inverter.



(b) Dc-dc converter type HF link inverter.

Fig. 1. Bidirectional HF link inverters.

In this paper, we propose an alternative topology, which overcomes some of the abovementioned disadvantages. The proposed topology is similar to the dc-dc converter type, with two modifications:

- 1) implementing a modified modulation technique for the HF PWM bridge stage,
- 2) replacing the full bridge active rectifier with a center-tapped active rectifier.

The proposed topology reduced the number of power switches, and expectedly an increase in the efficiency. Besides, the modified PWM technique allows the transformer utilization near to its full potential.

## II. CIRCUIT DESCRIPTION

### A. Operation Principles

The proposed circuit configuration is shown in Fig. 2. There are basically three conversion stages: HF PWM bridge, active rectifier and polarity-reversing bridge.

At the first stage, the HF PWM bridge converts the dc voltage into HF PWM voltage,  $v_{HF}$ . Then, the power is transferred to the second stage through the HF center-tapped transformer. At this stage, the HF PWM voltage will be

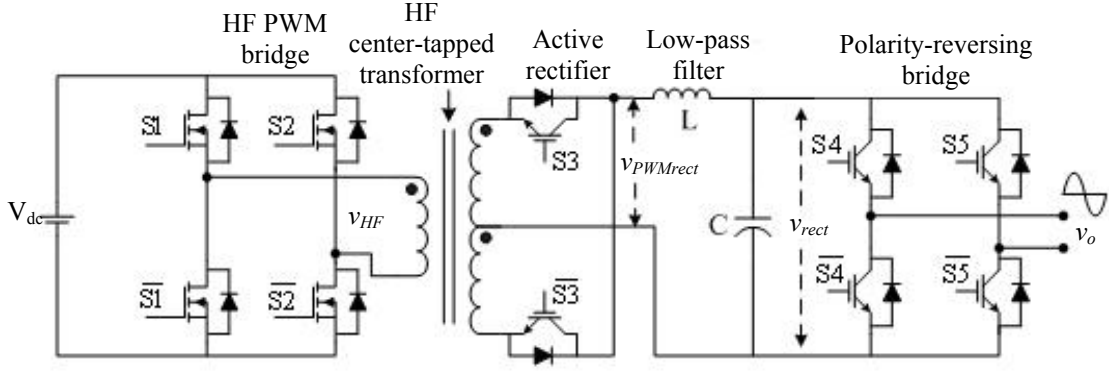


Fig. 2. The proposed bidirectional HF link inverter.

rectified using a center-tapped active rectifier. The active rectifier enables bidirectional power flow in the case of inductive load. If the power is transferred from the source to the load, the diodes are utilized. If the power flows in the reverse direction, power switches S3 and  $\bar{S}3$  are turned-on. It must also be noted that every switch of the active rectifier requires a snubber to reduce high voltage spike that results from the leakage inductance of the transformer secondary. The snubber circuit is not shown in the block diagram for simplicity. The rectified PWM voltage,  $v_{PWMrect}$ , is then low-pass filtered to remove the high order harmonics and the rectified sinusoidal voltage,  $v_{rect}$  is obtained. Finally, using a polarity-reversing bridge, the second half of the rectified sinusoidal voltage waveform is inverted at zero-crossing, producing the sinusoidal output voltage,  $v_o$ . Note that the polarity-reversing bridge is only operated at line-frequency (50Hz). The timing diagram of the key waveforms is illustrated in Fig. 3.

Fig. 4 shows the timing diagram of the gate control signals for the conversion stages. The PWM control signal for the HF PWM bridge,  $v_{pwm}$ , is produced by comparing a rectified sinusoidal modulating signal with a triangular carrier signal. The control signal,  $v_s$ , is used to control the power flow at the active rectifier stage. Note that the frequency of  $v_s$  is half of  $v_{pwm}$ . The control signal for polarity-reversing bridge is denoted as  $v_u$ .

Using this configuration, the total number of power switches is reduced into ten. From these, only six switches are switched at high frequency.

### B. Modulation Technique

In this work, the PWM scheme of the HF PWM bridge is based on symmetrical regular sampling technique. The derivation of the switching angles is accomplished using the volt-second equalization method [3], as depicted in Fig. 5. The equation used to calculate the pulse width of the  $k$ th pulse for a given modulation index,  $M_I$ , and modulation ratio,  $m_f$ , is as follows:

$$\delta_k = 2\delta_o M_I \sin\alpha_k \quad (1)$$

where  $k = 1 \dots \left(\frac{m_f}{2}\right)$ .

Using (1), the switching angle, i.e. the rising and falling edges of  $k$ th pulse can be calculated:

$$\text{Rising edge, } \alpha_{1k} = \alpha_k - \frac{\delta_k}{2} \quad (2)$$

$$\text{Falling edge, } \alpha_{2k} = \alpha_k + \frac{\delta_k}{2} \quad (3)$$

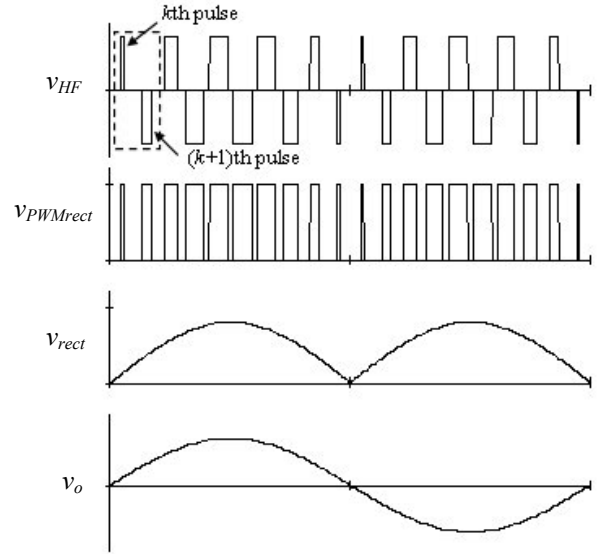


Fig. 3. Key waveforms at the principal conversion stages.

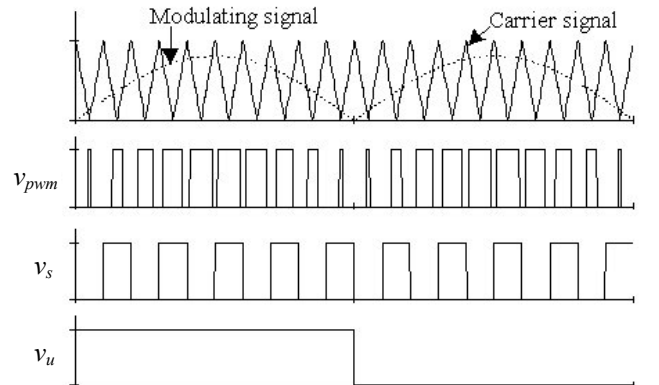


Fig. 4. Gate control signals at the principal conversion stages.

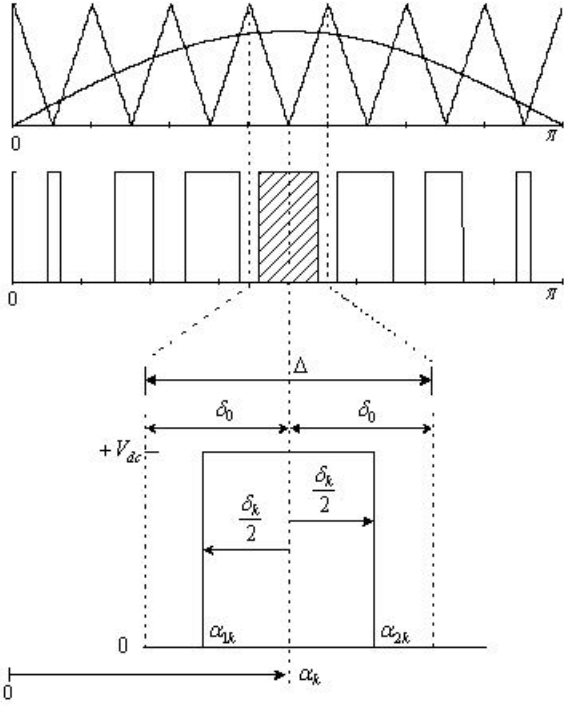


Fig. 5. Volt-second modulation method.

From Fig. 3, it can be noticed that the pulse width for  $k$ th and  $(k+1)$ th pulses are not equal in  $v_{HF}$ . If the difference in the pulse widths are plotted from  $k = 1$  through  $m_f$ , it can be observed that a low frequency voltage envelope exists along with the high frequency component. This may lead to possible transformer saturation, as the transformer is designed for high frequency operation.

To overcome this problem, a modified PWM technique is proposed, where the pulse width of the  $k$ th pulse is equalized to the  $(k+1)$ th pulse, as shown in Fig. 6. Using this approach, the use of dc blocking capacitance at primary side of transformer [2] is avoided. Furthermore, the processing speed to calculate the pulse widths can be increased, with only  $m_f / 8$  pulses to be calculated in each sinusoidal cycle. The pulse widths are calculated using the following equation:

$$\delta_k = \delta_{(k+1)} = 2\delta_o M_I \sin(\alpha_k') \quad (4)$$

where:

$$\alpha_k' = \frac{\alpha_k + \alpha_{k+1}}{2}, k = 1, 3, 5, \dots \left( \frac{m_f}{2} - 1 \right).$$

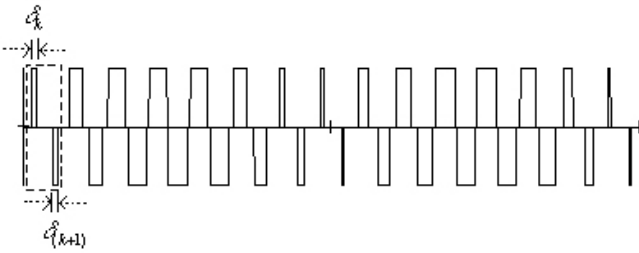


Fig. 6. The equalized pulse pairs.

### C. Dead-time Compensation

The dead-time compensation utilized the pulse-based dead-time compensator (PBDTC) method [4]. This approach compensates the dead-time on pulse-by-pulse basis, where the lost volt-second is added back in each pulse. From Fig. 7 (a), it can be seen that an amount of dead-time,  $t_d$ , is lost from the pulse width of  $v_{PWMrect}$ . Based on the PBDTC method, the amount of dead-time lost is added at the positive edge of  $v_{PWM}$  pulse, as shown in Fig. 7 (b). The added portion will be subtracted by the dead-time generator. As a result, the actual pulse is identical to the ideal pulse.

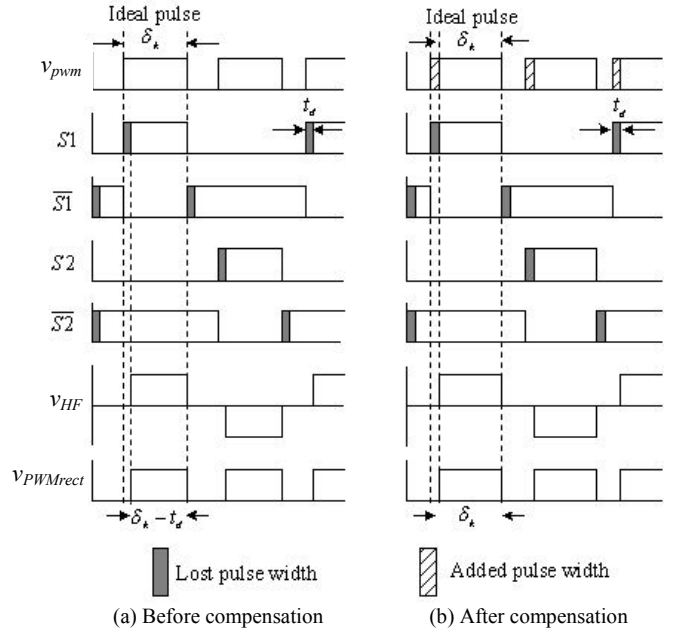


Fig. 7. Dead-time compensation scheme for the HF PWM bridge.

## III. IMPLEMENTATION AND EXPERIMENTAL RESULTS

To validate the viability of proposed topology, a 1kW prototype is designed and built. Fig. 8 shows the photograph of the constructed prototype. The HF PWM bridge is built using the IRFP460 power MOSFET. The power transformer is wound on the ETD59 ferrite core. The active rectifier is built using the IRG4PH40K IGBT and 20EFT10 fast recovery diode, with rated voltage at 1200 V. In addition, the  $RC$  snubber circuit has been placed at every switch to reduce the surge voltage. The polarity-reversing bridge is constructed using SK25GB065 IGBT module. Since almost all the surge voltages have been filtered before entering polarity-reversing bridge, the chosen rated voltage for the power switches is only 600V.

All the power switches are driven by a Hewlett Packard gate driver chip, HCPL3120. This chip has a built-in optocoupler, mid-stage amplifier and output-stage (power) amplifier. The “all-in-one-chip” solution has greatly simplified the interfacing process. To obtain isolated power supplies for the bridge leg, each driver is equipped with



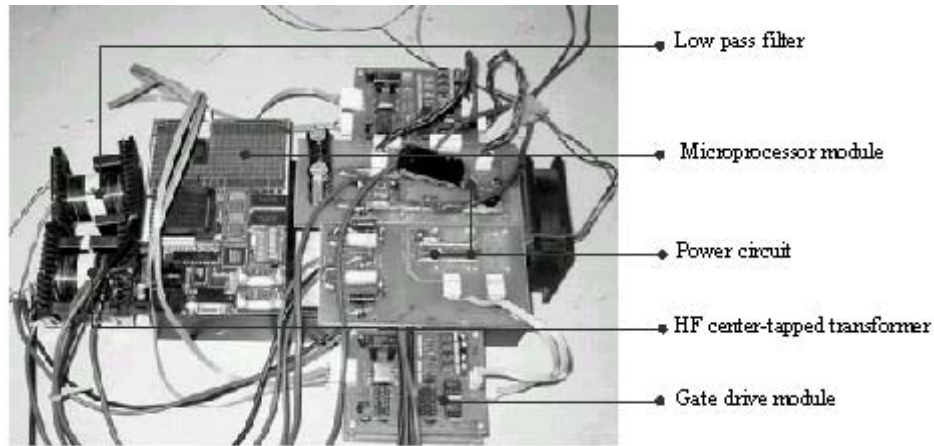


Fig. 8. Photograph of the prototype inverter.

transformer isolated dc-dc converter, supplied from a single 9V battery. The isolated dc-dc converter is driven by the SG3524 pulse generator and isolation is performed by the ET12 Ferro-cube high frequency miniature transformer.

Siemens SAK-C167CS-LM (16 bit fixed-point microcontroller) has been chosen to generate PWM signals for the HF PWM bridge. It is also used to generate the gate signals for the active rectifier,  $v_s$ , and the polarity-reversing bridge,  $v_u$ . The signals generated will then go through a series of external logic gates, as shown in Fig. 9, and become the input signals of gate drives.

Laboratory experiments have been carried out, with the following specifications:

- Input voltage ranged from 130V to 150V.
- Sinusoidal output voltage 220-250V<sub>rms</sub>, 50Hz.
- Maximum output power of 1kW.

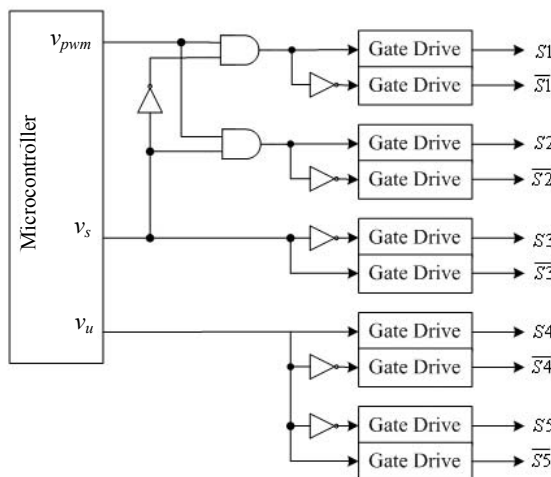
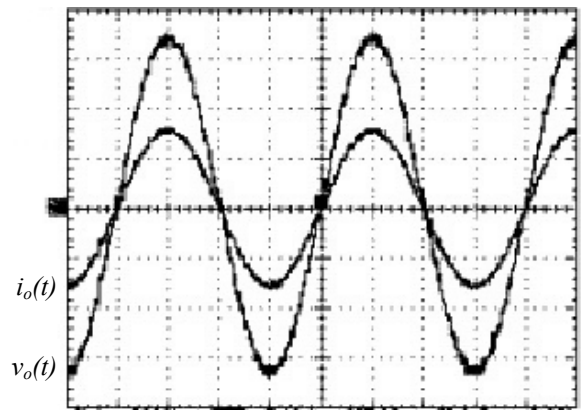


Fig. 9. Interface between the microcontroller with the power switches.

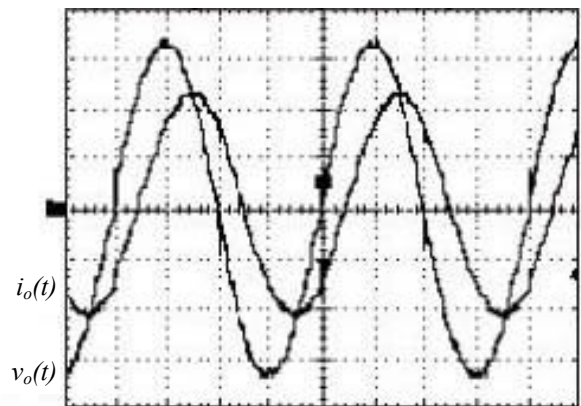
Fig. 10 and Fig. 11 show the experimental results for resistive and inductive load respectively. From Fig. 11, it can be noted that the inverter is capable of carrying bidirectional power flow.



Output power = 1050W.

Scales: output voltage 100V/div, output current 4A/div, time 5ms/div.

Fig. 10. Output voltage and current with resistive load.



Real power = 511.7W, power factor = 0.7,

Scales: output voltage 100V/div, output current 2A/div, time 5ms/div.

Fig. 11. Output voltage and current with inductive load.

The harmonics of the inverter output can be measured by disconnecting the  $LC$  low pass filter from the inverter. The measured frequency spectrum measured is shown in Fig. 12. It can be seen that the main harmonic components exist at the multiples of fundamental switching frequency, which are  $m_f$ ,  $2m_f$ ,  $3m_f$  and  $4m_f$ . Owing to the pulse pairs equalization, there are sub-harmonics exist at  $0.5m_f$ ,  $1.5m_f$  and  $2.5m_f$ . However, the magnitudes of the sub-harmonics are very small and negligible.

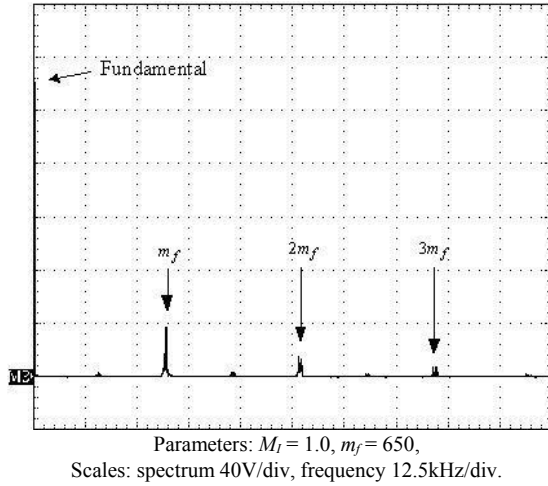
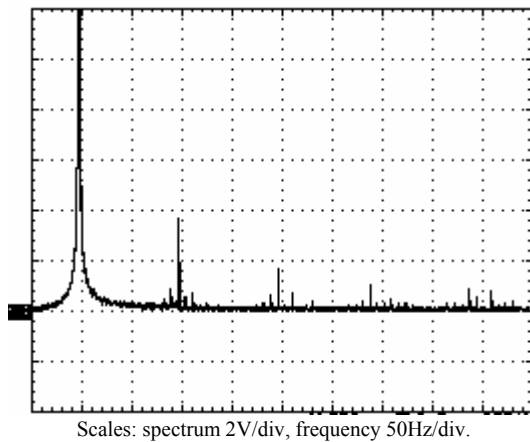
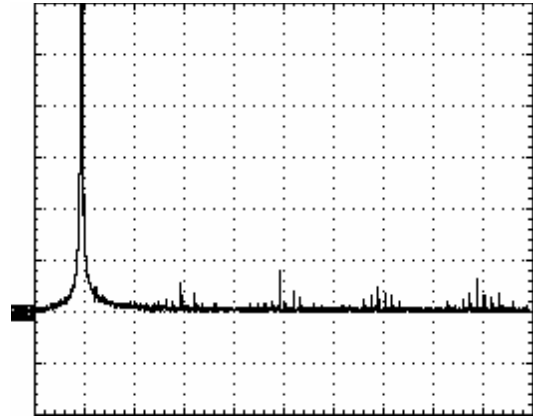


Fig. 12. Frequency spectrum of the output voltage without  $LC$  filter.

Fig. 13 (a) and 13 (b) shows the frequency spectrum of the filtered output voltage before and after dead-time compensation, respectively. The dead-time to pulse period ratio ( $t_d / T_s$ ) is set to 0.1. As can be seen, most of the low order harmonics ( $3^{rd}$ ,  $5^{th}$ , etc) result from the dead-time effect is reduced. Fig. 14 indicates the efficiency of the dead-time compensation technique. Even as  $t_d / T_s$  is increased to a large value, i.e. 0.25, the compensation scheme still works well.



(a) Frequency spectrum before dead-time compensation.



(b) Frequency spectrum after dead-time compensation.

Fig. 13. Frequency spectrum of the filtered output voltage before and after dead-time compensation.

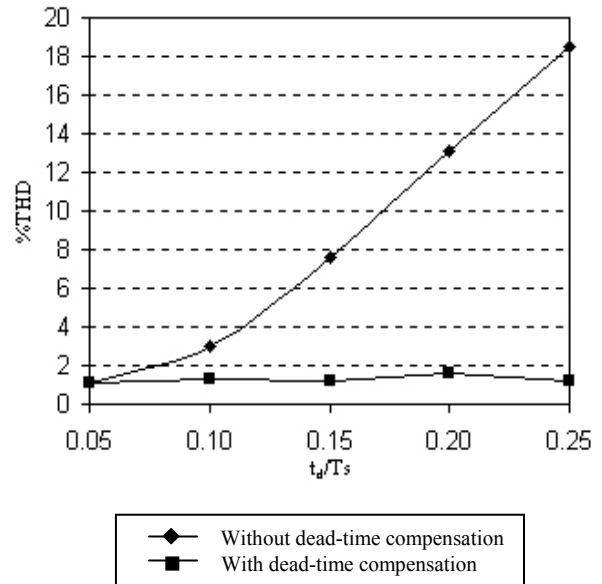


Fig. 14. Efficiency of dead-time compensation for various values of  $t_d / T_s$ .

Fig. 15 shows the measured efficiency of the inverter at principal conversion stages. The average efficiency of the HF PWM bridge is 95%, while the average efficiency of the HF center-tapped transformer is 91%. Taken as a whole, the average total efficiency of the system is 88%. Note that when the output power increases to 1kW, the average efficiency decreases to the minimum level of 87%. This can be attributed to the increased losses of power switches and transformer at high current operation.

The measured output voltage THD for resistive load is shown in Fig. 16. It can be seen that the output voltage THD is less than 1% over the entire output power, with the average value of approximately 0.5%. The average value is far less than 5%, the industrial standard for UPS systems. The minimum value of THD (0.35%) is obtained when the inverter is operated at output power 600-700W.

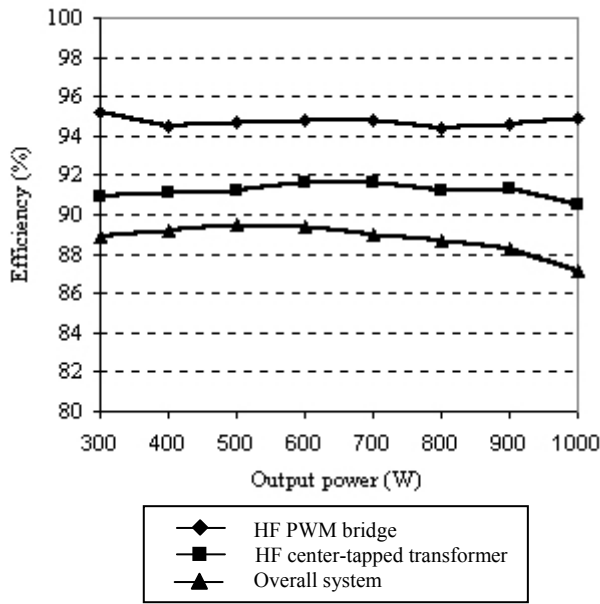


Fig. 15. Efficiency against output power at the principal stages of the inverter.

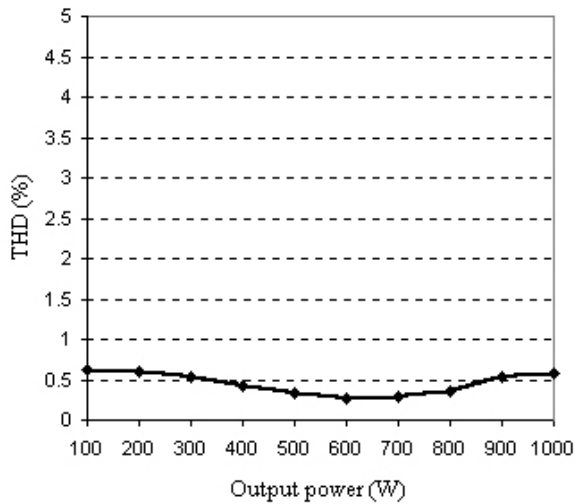


Fig. 16. Output voltage THD versus output voltage, with  $t_d/T_s$  of 0.01.

#### IV. CONCLUSION

A bidirectional HF link inverter using center-tapped transformer has been described. Using this topology, the number of power switches is reduced, thus increasing the overall system efficiency. The modified digital PWM technique allows better utilization of the HF transformer and increases the calculation processing speed. A 1kW prototype has been constructed to verify the proposed topology. Experimental results show that the output voltage has very low THD (<1%), with average overall efficiency of 88%. The proposed inverter is suitable for application in UPS or renewable energy source systems.

#### ACKNOWLEDGMENT

The authors wish to acknowledge the Ministry of Science, Technology and the Environmental (MOSTE), Malaysia for the financial funding of this project.

#### REFERENCES

- [1] M. Matsui, M. Nagai, M. Mochizuki and A. Nabae, "High-frequency link dc/ac converter with suppressed voltage clamp circuits – Naturally commutated phase angle control with self turn-off devices," *IEEE Trans. on Industry Applications*, vol. IA-32, no. 2, pp. 293-300, March/April 1996.
- [2] E. Koutroulis, J. Chatzakis, K. Kalaitzakis and N. C. Voulgaris, "A bidirectional, sinusoidal, high-frequency inverter design," *IEE Proc-Electr, Power Appl.*, vol. 148, no. 4, pp. 315-321, July 2001.
- [3] P. D. Evans and M. R. D. Al-Mothafar, "Harmonic analysis of a high frequency square wave cycloconverter system", *IEE Proc.*, vol. 136, Pt.B, no. 1, January 1989.
- [4] D. Leggate and R. J. Kerkman, "Pulse-based dead-time compensator for PWM voltage inverters," *IEEE Trans. On Industrial Electronics*, vol. 44, no. 2, pp 191-197, April 1997.

## **A BIDIRECTIONAL UPS INVERTER UTILISING HIGH FREQUENCY CENTER-TAPPED TRANSFORMER**

ZAINAL SALAM<sup>1</sup> & ZULKIFLI RAMLI<sup>2</sup>

**Abstract.** A new variation of transformer-isolated inverter for UPS application is proposed. It is basically similar to the circuit proposed by Koutroulis with the following modifications: 1) a modified modulation technique for the HF PWM inverter stage and 2) replacing the full bridge active rectifier with a center-tapped active rectifier. With these modifications, the switches count is reduced, and expectedly, the efficiency is increased. Furthermore, the modified PWM technique will ensure that the transformer can be utilised near to its full potential. This is due to the absence of the low frequency component that can result in transformer saturation. The paper will detail the design considerations for the proposed topology. It will primarily focus on the power circuit, modulation method, and the high frequency transformer design. To prove the concept, a 1-kW prototype inverter was built and tested.

*Keywords:* Inverter, bidirectional, high frequency transformer, pulse width modulation

### **1.0 INTRODUCTION**

Transformer-isolated inverter is a mandatory requirement for uninterruptible power supplies (UPS). This is due to the fact that UPS is generally supplied by low voltage batteries and connected to the utility mains. The main function of the transformer is to step-up the output voltage to the required mains voltage. The second function is to provide the required electrical isolation for the inverter.

There has been immense interest on reducing the size of these transformers using various inverter topologies. This is because the transformer represents a substantial portion of the inverter's weight and cost. Several approaches to reduce the size of the transformer have been reported in literature over several decades [1-3]. They can be broadly grouped into two-categories: (1) utilising the 'line-frequency (50 Hz)' transformer and (2) using the 'high-frequency-link' transformer. Each method presents their own challenges and problems, alongside with their tangible benefits.

In this paper, we propose a high efficiency and compact bidirectional HF link inverter using center-tapped high frequency transformer. With this topology, fewer switches are used, thus conduction and switching losses are expected to be lower. In addition we implement a modified modulation technique for the PWM bridge that allows for more efficient utilisation of the transformer. The proposed method results in simpler hardware implementation.

---

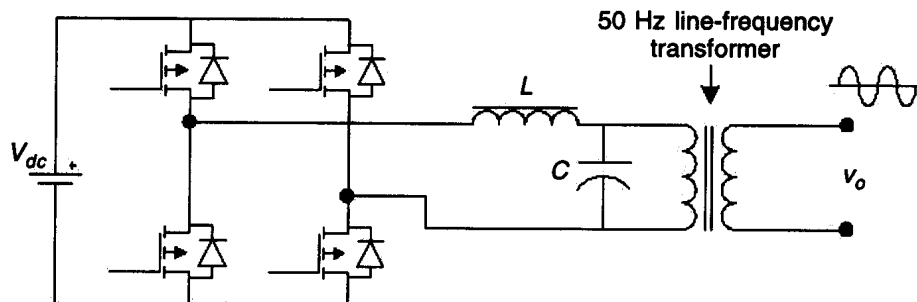
<sup>1&2</sup>Department of Energy Conversion, Faculty of Electrical Engineering, Universiti Teknologi Malaysia, 81310 UTM Skudai, Johor, Malaysia. E-mail: [zainals@suria.fke.utm.my](mailto:zainals@suria.fke.utm.my). Fax: +607-556 6272

## 2.0 TRANSFORMER ISOLATED INVERTER TOPOLOGIES

The line-frequency transformer inverter is shown in Figure 1. It utilises the 50 Hz transformer for isolation and voltage stepped-up/down. This circuit is very attractive due to its simplicity and ruggedness. It requires minimum number of power switches and therefore, exhibits low conduction and switching losses. Furthermore, it is inherently bidirectional, i.e. the power can flow from source to load and vice versa. The reverse power flow is accomplished by the diode which is placed anti-parallel to the main power switch.

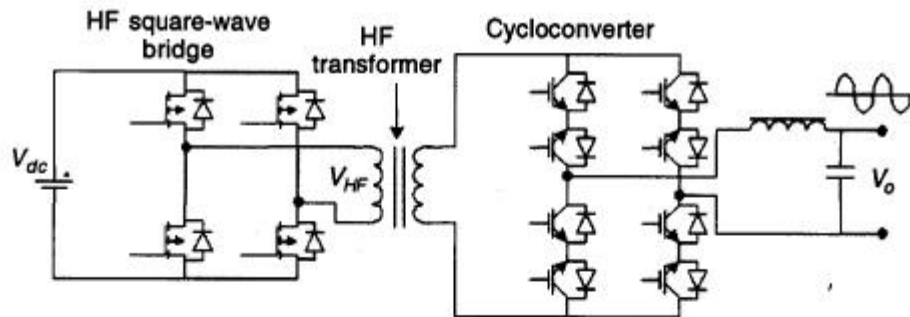
Despite its simplicity and inherent bidirectional capability, there is one obvious drawback of this topology which is the 50 Hz transformer. This component is very bulky, and expensive. It constitutes over 60% of the inverter's weight and space, and a substantial fraction of the overall cost. Regardless of the PWM modulation method employed on the inverter, the size of the transformer remains. It is of great interest to reduce the transformer size, but given the same topology, the task is impossible.

Recently, substantial work is carried out to use high frequency (HF) transformer link dc/ac inverter as an alternative to the conventional type. Compared to the latter, the HF link inverter offers significant advantages in terms of compactness, weight, and cost. By utilising high frequency transformer, the converter size and weight can be drastically reduced.



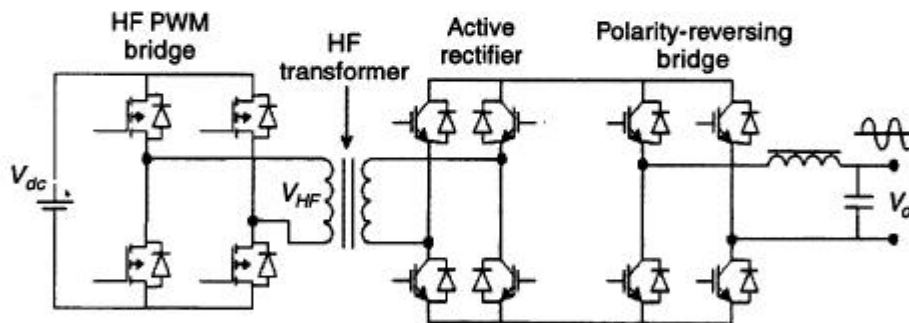
**Figure 1** 'Line-frequency' inverter

Numerous types of bidirectional high frequency link inverters have been suggested by researchers and are widely publicised elsewhere. However, the two well-known survivors are the 'cycloconverter' and the 'dc-dc converter' types. The cycloconverter HF link inverter, originally suggested by Matsui [2], is shown in Figure 2. The main advantage of this topology is that it requires only two conversion stages, namely the HF square-wave bridge and the cycloconverter circuit. The major disadvantage is that all the (twelve) power switches operate at high frequency, resulting in appreciable switching losses. Furthermore, the required switching scheme for the switches in the cycloconverter section is quite complex.



**Figure 2** HF link inverter: the 'cycloconverter' type

The dc-dc converter type [3] consists of three power stages, i.e. the HF PWM bridge, active rectifier, and polarity-reversing bridge. The circuit configuration is shown in Figure 3. This topology is quite robust and is also capable of bidirectional power flow. However, it appears that the substantial power losses occur due to the forward conduction losses of the active filter's diodes. Another drawback of this topology is that the HF PWM bridge requires PWM modulated signal, which makes the transformer design less efficient.



**Figure 3** HF link inverter: the 'dc-dc converter' type

With regard to transformer capacity utilisation, the dc-dc type is marginally inferior to the cycloconverter. This is because the former requires PWM modulated signal at the HF bridge, while the cycloconverter type utilises square wave at 50% duty cycle. Since the PWM output voltage at the transformer primary has different pulse widths for each successive pulse, there is a possibility that the transformer may saturate, especially at low modulation index. This is attributed to the fact that a low frequency envelope is developed along with the high frequency components. Furthermore, the variable pulse widths of PWM modulation make the transformer design less efficient. It is difficult to determine the pulse width that is to be used in the design equation as pulses varies continuously over one complete mains cycle.

Nevertheless, the dc-dc type is very attractive due to the other features, namely low overall losses and simpler switching strategy at the secondary. Hence, we propose a modified dc-dc type with the following modifications:

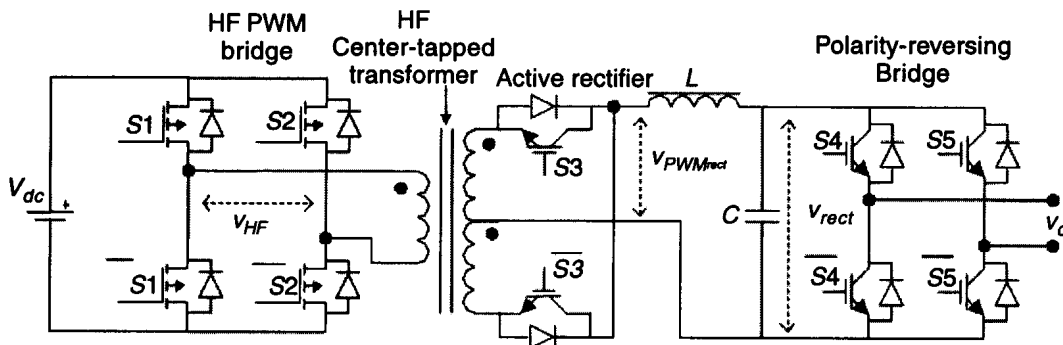
1. HF PWM for the inverter bridge.
2. Using a center-tapped active rectifier (instead of a full bridge) at the secondary.

With these modifications, the switches count is reduced, and expectedly, the efficiency is increased. Furthermore, the modified PWM technique will ensure that the transformer can be utilised near to its full potential. This paper will detail the design considerations for the proposed topology. It will primarily focus on the power circuit, modulation method, and high frequency transformer design. To prove the concept, a 1-kW prototype inverter will be built and tested.

### 3.0 THE PROPOSED TOPOLOGY

The proposed topology for a single-phase inverter is shown in Figure 4. Basically, there are three conversion stages. At the first stage, the HF bridge converts the dc voltage into high frequency ac voltage using PWM scheme. Then, the power is transferred to the second stage via a center-tapped HF transformer. At this stage, the HF PWM waveform will be rectified using a center-tapped active rectifier. The active rectifier enables bidirectional power flow in the case of inductive load. For transfer of power from the source, the diodes are utilised. For reverse power flow, the power switches  $S_3$  and  $\bar{S}_3$  are turned-on. The opening and closure of the switches are accomplished by a control signal,  $v_r$ . It must also be noted that every switch of the active rectifier requires a snubber network to reduce the high voltage spike that results from the leakage inductor of the transformer secondary. The snubber circuit is not shown in the block diagram for simplicity.

The PWM waveform is then low-pass filtered to obtain the rectified fundamental component and remove the high order harmonics. The LC filter also helps to reduce the remaining spikes that are not completely clamped by the active rectifier snubbers. Finally,



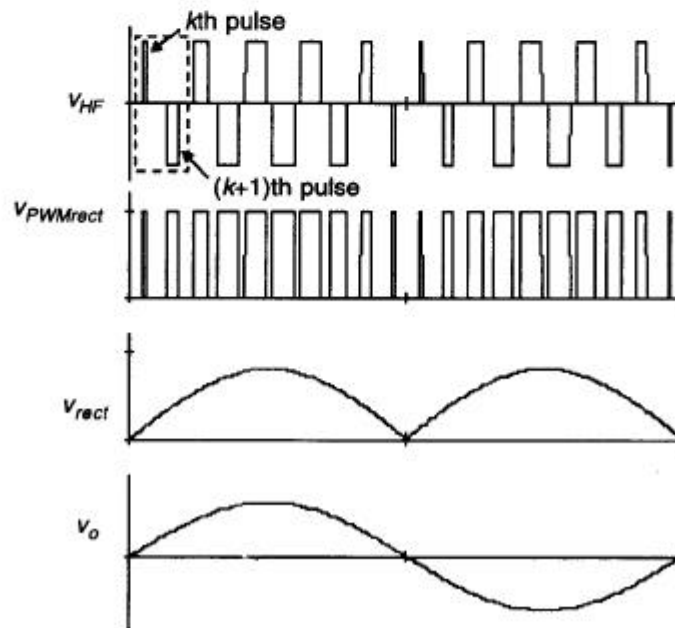
**Figure 4** Block diagram of the proposed inverter

using a polarity-reversing bridge, the second half of the rectified sinusoidal voltage waveform is inverted at zero-crossing, and the sinusoidal output waveform is obtained. Note that the polarity-reversing bridge utilises only supply switching frequency switches.

Using this configuration, the total number of power switches is reduced into ten. From this, only six switches are switched at high frequency.

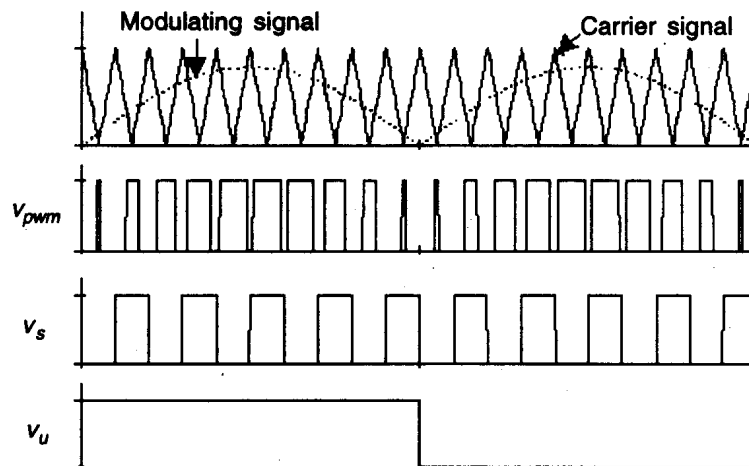
The timing diagrams for the key waveforms are illustrated in Figures 5 and 6. The rectified sinusoidal modulating signal is compared with the triangular carrier signal to produce the switching instants of the PWM waveform,  $v_{pwm}$ . This process is done digitally using a microcontroller. Using the HF bridge, the HF PWM waveform,  $v_{HF}$ , is produced at the primary side of the HF transformer. The stepped-up HF PWM voltage at the secondary side is then rectified by the active rectifier. The gate control signal of the active rectifier,  $v_g$ , shown in Figure 6, is used to control the power flow at the active rectifier stage. The produced output voltage waveform,  $v_{PWMrect}$ , is filtered using a low pass  $LC$  filter, and the rectified sinusoidal voltage waveform is obtained. Through polarity-reversing bridge, the ac sinusoidal output waveform is obtained. The gate control signal for polarity-reversing bridge is denoted as  $v_u$ .

The timing diagrams for the key waveforms are illustrated in Figure 5. The rectified sinusoidal modulating signal is compared with the triangular carrier signal to produce the switching instants of the PWM waveform. This process is done digitally using a microcontroller. Using the HF bridge, the HF PWM waveform,  $v_{HF}$ , is produced at the primary side of the HF transformer. The stepped-up HF PWM voltage at the



**Figure 5** Principal waveforms at different stages of the dc/ac conversion





**Figure 6** Modulating technique and signal generated by microcontroller

secondary side is then rectified by the active rectifier. The gate control signal of the active rectifier,  $v_s$ , shown in Figure 6, is used to control the power flow at the active filter stage. The produced output voltage waveform,  $v_{PWM^{rect}}$  is filtered using a low pass  $LC$  filter, and the rectified sinusoidal voltage waveform is obtained. Through polarity-reversing bridge, the second half of the rectified sinusoidal voltage waveform is inverted at zero-crossing, thus producing the ac sinusoidal output waveform. The gate control signal for polarity-reversing bridge is denoted as  $v_u$ .

#### 4.0 MODULATION METHOD

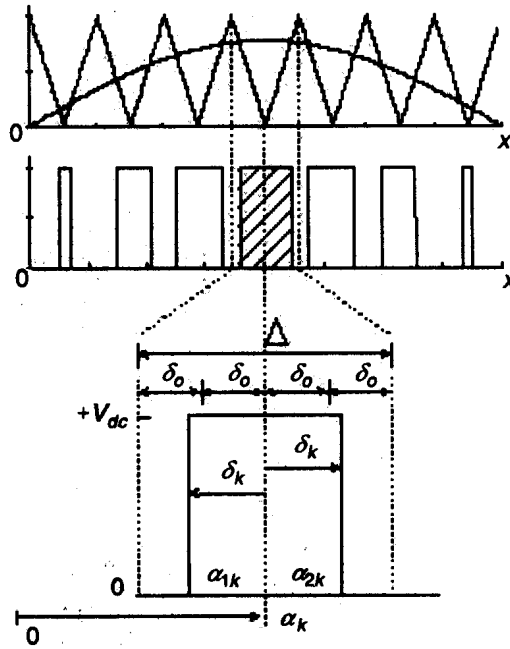
In this work, the modulation technique of the HF bridge is based on the symmetric regular sampling sinusoidal PWM. The derivation of the switching angles is accomplished using the volt-second equalization method, as illustrated in Figure 7. The PWM pulse width characterization is also shown in the same figure. Note that the modulating waveform is a rectified sinusoidal signal. The equation used to calculate the pulse width of the  $k$ th PWM for a given modulation index,  $M_f$ , and modulation ratio,  $m_f$ , is given as follows:

$$\delta_k = 4\delta_o M_f \sin \alpha_k \quad (1)$$

where  $k = 1 \dots \left(\frac{m_f}{2}\right)$

Using Equation (1), the rising and falling edges (i.e. the switching instants) of the  $k$ th pulse can be known. For the rising edge, the angle can be calculated as:

$$\alpha_{1k} = \alpha_k - \delta_k \quad (2)$$



**Figure 7** Volt-second modulation technique

For the falling edge,

$$\alpha_{2k} = \alpha_k + \delta_k \tag{3}$$

Looking back into Figure 5, it can be noticed that the widths for  $k$ th and  $(k+1)$ th pulses are not equal in  $v_{HF}$ . If the differences in the pulse widths are plotted from  $k=1$  through  $m_f$ , it can be observed that a low frequency voltage envelope existed along with the high frequency component. This may results in transformer saturation, as the transformer is normally designed for high frequency operation. Alternatively, the transformer can be utilized below its rated capacity to avoid the possible saturation.

To overcome this problem, we propose the  $k$ th pulse width to be equalized to the  $(k+1)$ th. Using this approach, the use of dc blocking capacitance at primary side of transformer, as suggested in [3] can be avoided. Furthermore, the processing speed to calculate the pulse widths can be increased, with only  $m_f/8$  pulses to be calculated in each cycle. The following equation is used for this purpose:

$$\delta_k = \delta_{(k+1)} = 4\delta_o M_I \sin(\alpha'_k) \tag{4}$$

where:

$$\alpha'_k = \frac{\alpha_k + \alpha_{k+1}}{2}, k = 1, 3, 5 \dots \left(\frac{m_f}{2} - 1\right)$$

## 5.0 HARDWARE DESIGN

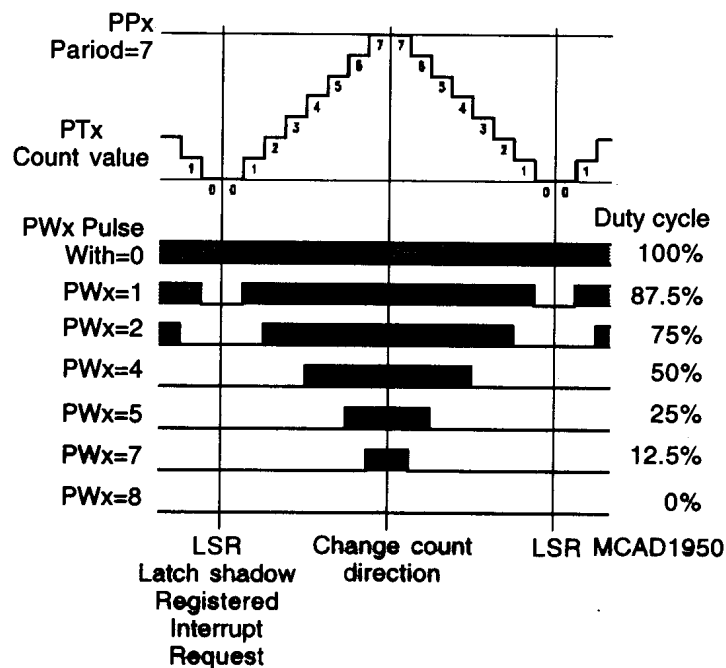
### 5.1 PWM Waveform Generation

The Siemen's C167 microcontroller has been chosen as the waveform generator for the PWM and other control signals in the circuit. It is a low cost, 16-bit fixed-point microcontroller, equipped with extensive on-chip peripherals to assist interfacing with other external components. Some of these peripherals are independent modules that require minimum intervention from the main CPU, thus freeing the latter to perform other tasks.

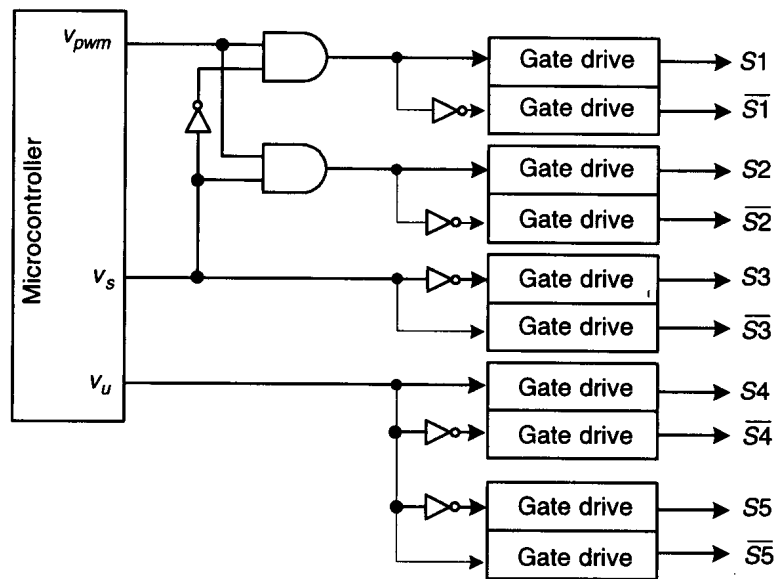
The PWM waveform generation is accomplished by the C1676 peripheral known as the PWM Module. Four PWM channels are available, which can be programmed separately for different types of PWM modes. In this work, the center aligned PWM mode, shown in Figure 8 has been selected as the gate signal for the HF bridge. The PWM signals generated by the microcontroller will then go through a series of external logic gates and become the input signals of gate drivers as shown in Figure 9.

### 5.2 Power and Driver Circuit

The HF bridge is constructed using the IRFP460 power MOSFET. It is a low  $R_{ds(ON)}$  device with good switching capability. The active rectifier's switch is built using the IRG4PH40K IGBTs with discrete 20EFT10 fast recovery anti-parallel diodes. The rated



**Figure 8** Center-aligned PWM mode using the C167 PWM module



**Figure 9** Interface between the microcontroller with the power switches

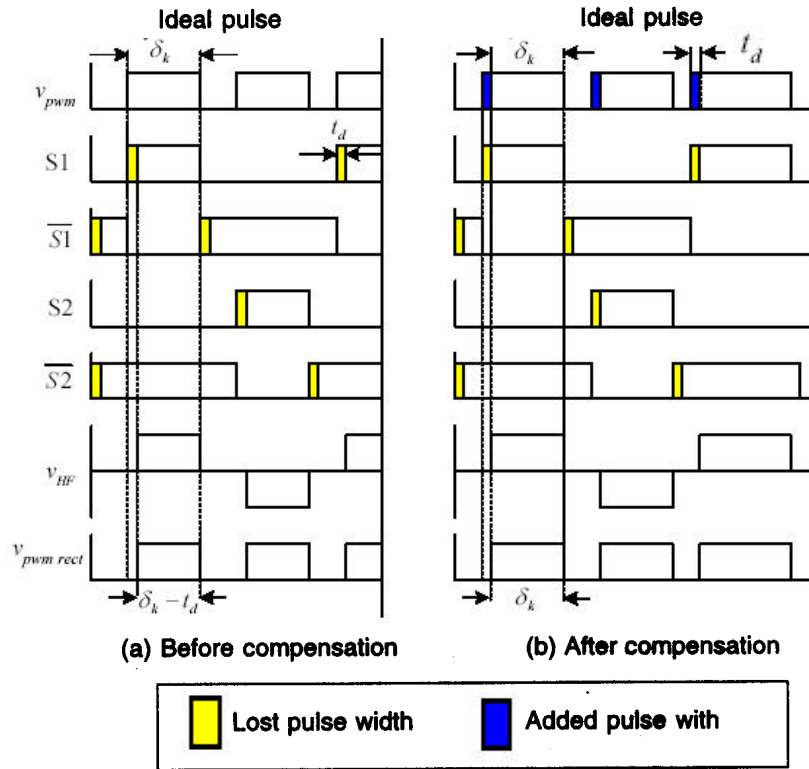
voltage for the diode is 1200V, in precaution to the possible voltage surge that may result from the transformer leakage inductance. An RC snubber network has been placed across the active rectifier's switch to reduce the surge voltage. The polarity-reversing bridge is constructed using SK25GB065 IGBT module. Since almost all the surge voltages have been filtered before entering polarity-reversing bridge, the chosen power switches are only rated at 600 V. Using low voltage IGBT, the forward conduction losses can be minimized.

Each power transistor is driven by a Hewlett Packard gate driver chip, HCPL 3120. This chip has a built-in opto-coupler, mid-stage amplifier, and output-stage (power) amplifier. The 'all-in-one chip' solution has simplified the gate-driver to power transistor interface greatly. To obtain the isolated power supplies for the top and bottom gate-driver of an inverter leg, a transformer-isolated DC-DC converter is designed. The heart of the DC-DC converter is the SG3524 pulse generator, while the isolation is performed by the ET12 Ferroxcube high frequency miniature transformer. Using a single 9 V battery, all the gate-drivers are isolated and are individually powered to +15 Volts (to turn on the switch) and -15 V (to turn off).

A dead-time compensation scheme for the HF bridge is incorporated into the software. The waveform for the compensation is shown in Figure 10. Note that  $t_d$  is the amount of dead-time taken away from the pulse width.

### 5.3 Power Transformer Design

As has been emphasised throughout the discussion, the main feature of the high frequency link inverter is transformer size reduction. To achieve this goal, typically



**Figure 10** Dead-time compensation scheme for the HF bridge

ferrite cores are selected due to its low core loss when operated at high frequency. Ferrite core has a simple structure, good winding coupling, and easy to construct. It is also significantly lower in cost.

The procedure of designing a transformer inevitably started by choosing the size of the core. This mainly depends on the power capacity required for the transformer. The relationship between the power capacity ( $P_o$ ) and the effective core area,  $A_e$ , and core windows area,  $A_c$ , at a given switching frequency ( $f$ ) is given as [4].

$$A_e A_c = \left( \frac{3.39(10^2) D_{cma}}{B_{max} f} \right) P_o \quad (5)$$

$$\text{and } B_{max} \cong \frac{B_{sat}}{2} \quad (6)$$

Where  $B_{sat}$  and  $D_{cma}$  is the saturation flux density and diameter in circular mils, respectively. Subsequently, the number of primary winding,  $N_p$  can be determined by:

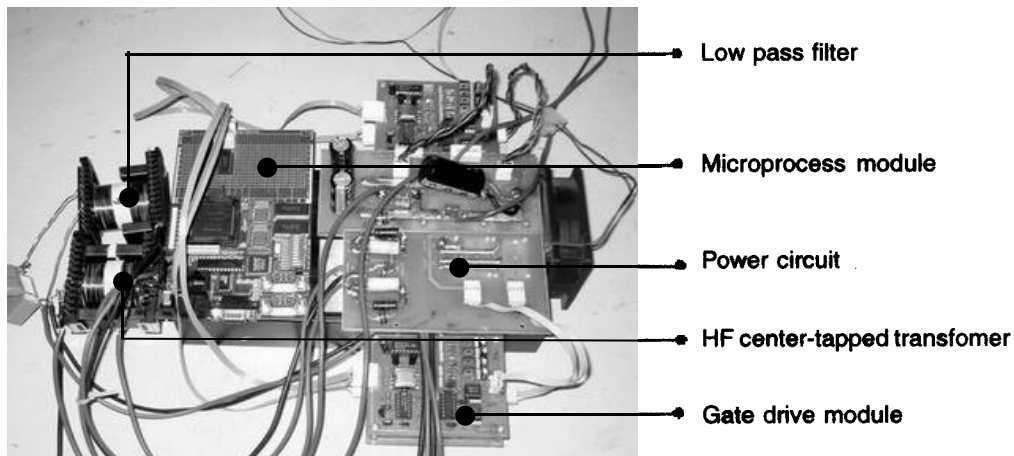
$$N_p = \frac{10^5 V_p D}{4 B_{max} A_e f} \quad (7)$$

In equation (7),  $D$  is the duty ratio, which varies from 0 to 0.5. The secondary turns ratio can be calculated as:

$$V_s = \eta V_p \frac{N_s}{N_p} \quad (8)$$

$V_s$  and  $V_p$  are the primary and secondary voltage, respectively, while  $\eta$  is the assumed efficiency of the transformer. Design example of the transformer used in this work is attached in Appendix A.

The designed high frequency transformer with power rating of 1000 VA has an approximate size of 2.5 in  $\times$  2.5 in and weighted 500 g. For comparison, a 50 Hz line-frequency transformer of the same rating is 6 in  $\times$  6 in and has a weight of approximately 7 kg. Figure 11 shows the finished prototype inverter. The total weight of the inverter is about 1.4 kg. Apart from the power transformer and inductor, substantial portion of the weight is contributed by the heat sink and cooling fan.



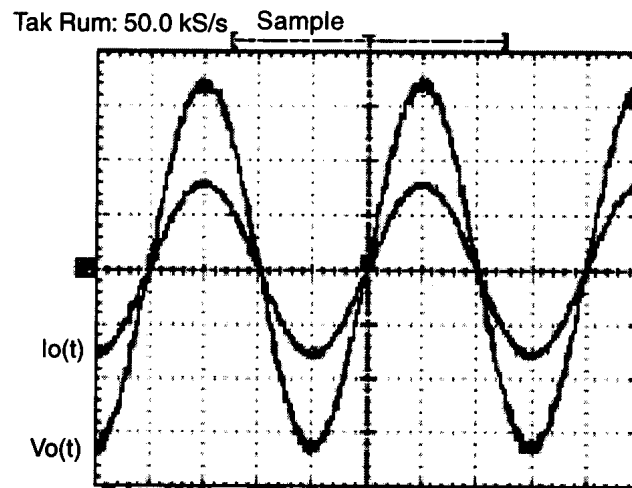
**Figure 11** Photograph of the prototype inverter

## 6.0 EXPERIMENTAL RESULTS AND DISCUSSIONS

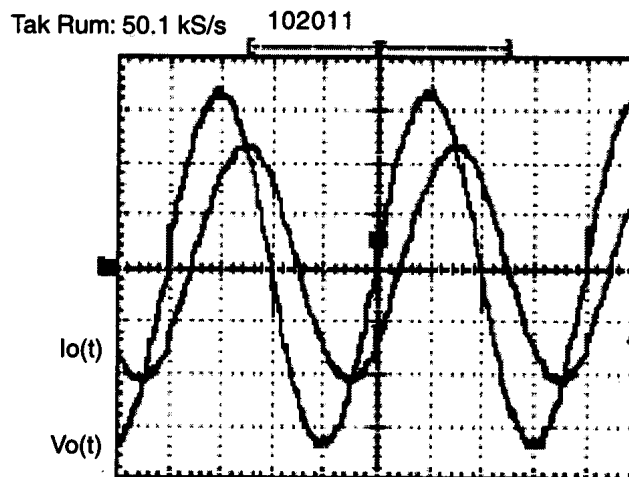
Laboratory experiments have been carried out to verify the viability of the proposed inverter. The specifications of the inverter are as follows:

- Input voltage ranged from 60 to 110 V.
- Sinusoidal output voltage 220-250  $V_{rms}$ , 50 Hz.
- Maximum output power of 1 kW.

The output waveforms for resistive load and inductive load are shown in Figure 12 and Figure 13 respectively. From the latter, it can be observed that the inverter is

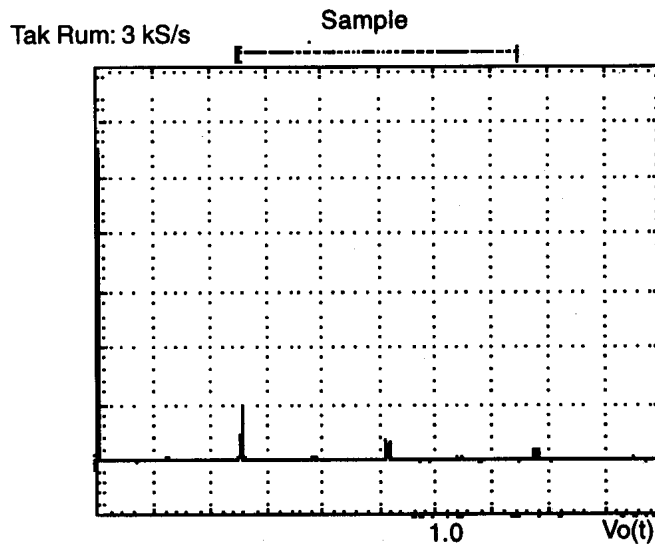


**Figure 12** Output voltage and current with resistive load  
output power = 1050W  
Scales: output voltage 100 V/div, output current 4 A/div,  
time 5 ms/div



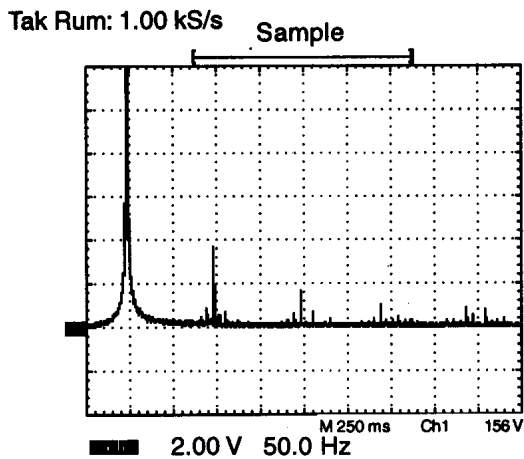
**Figure 13** Output voltage and current with inductive  
load. Real power = 511.7 W; power factor = 0.7  
Scales: output voltage 100 V/div, output current 2 A/div,  
time 5 ms/div

capable of carrying bidirectional power flow. To measure the harmonics of the inverter output, the LC filter is disconnected. The frequency spectrum is shown in Figure 14. The main harmonic components exist at and around the multiples of switching frequency, which are  $m_f$ ,  $2m_f$ ,  $3m_f$  and  $4m_f$ . This is to be expected because the modulation technique is basically based on sinusoidal PWM.

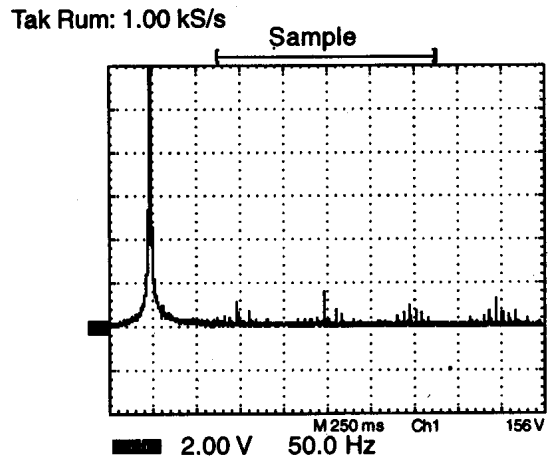


**Figure 14** Frequency spectrum of the output voltage without LC filter. Parameters:  $M_I = 1.0$ ,  $m_f = 650$   
Scales: spectra 40 V/div, frequency 12.5 kHz/div

Figures 15(a) and (b) show the spectra of the filtered output voltage before and after dead-time compensation, respectively. The chosen dead-time to the pulse period ratio ( $t_d/T_s$ ) is 0.1. As can be seen, most of the low order harmonics (3<sup>rd</sup>, 5<sup>th</sup>, etc) that resulted from the dead time effect is reduced. Figure 16 indicates the effectiveness of the dead-time compensation technique employed on the inverter. Even as  $t_d/T_s$  is increased to a large value, i.e. 0.25, the compensation scheme works quite well.



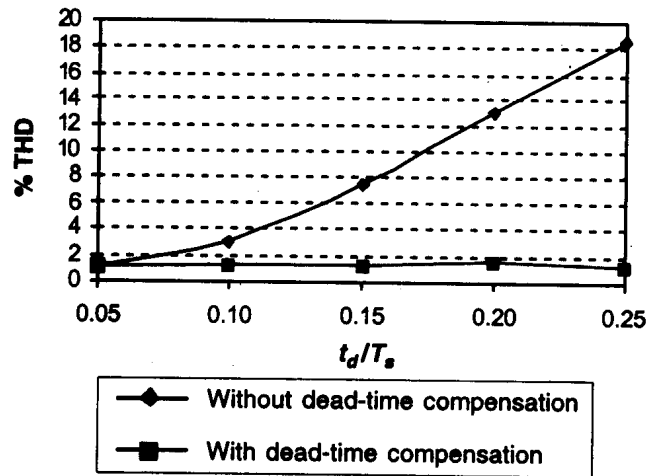
(a) Output spectra before dead-time compensation



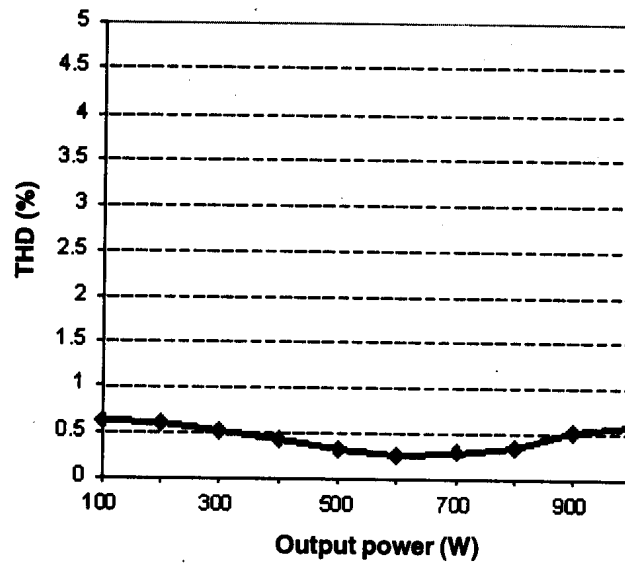
(b) Output spectra after dead-time compensation

**Figure 15** Frequency spectrum of the filtered output voltage before and after dead-time compensation  
Scales: spectra 2 V/div, frequency 50 Hz/div



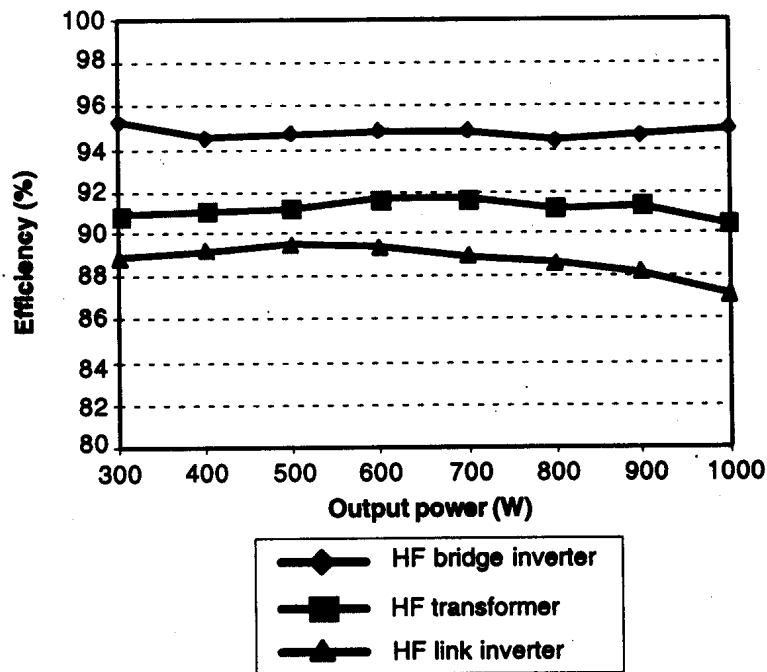


**Figure 16** Effectiveness of the dead-time compensation for various values of  $t_d/T_s$



**Figure 17** Output voltage THD versus output power

The measured output voltage THD for resistive load is shown in Figure 17. It can be seen that the output voltage THD is less than 1% over the entire output power, with the average value approximately 0.5%. This can be attributed to the effectiveness of the dead-time compensation scheme. The measured values are much less than the 5% level, the industrial standard for UPS systems. The minimum value of THD (0.35%) is obtained when the inverter operates at output power 600 – 700 W.



**Figure 18** Efficiency vs output power of the inverter

Figure 18 shows the measured efficiency of the inverter at each conversion stages, against the output power. The average efficiency of HF bridge is 95%, while the mean efficiency of the HF transformer is 91%. The average total efficiency of the inverter is around 88%. Note that when the output power increases to 1 kW, the average efficiency decreases to the minimum level of 87%. This can be attributed to the increased losses of power switches and transformer at high current operation.

## 7.0 CONCLUSION

A compact HF link inverter that enables bidirectional power flow using center-tapped transformer has been described. The use of center-tapped active rectifier requires less power switches, thus increases the overall system efficiency. The modified digital PWM technique allows better utilisation of the transformer capacity. It also increases the switching angle calculation processing speed. A 1kW prototype is constructed to study the viability of the inverter. It was found that the output voltage has a very low THD with an average efficiency of 88%.

## ACKNOWLEDGEMENTS

The authors wish to acknowledge the Ministry of Science, Technology and the Environmental (MOSTE), Malaysia, for the financial funding of this project.

## REFERENCES

- [1] Bowes S. R. 1975. New Sinusoidal Pulse Width Modulated Inverter. *Proceedings of the IEEE*. 122(11): 101-105.
- [2] Matsui, M., M. Nagai, M. Mochizuki., and A. Nabae. 1996. High-frequency link dc/ac converter with suppressed voltage clamp circuits-Naturally commutated phase angle control with self turn-off devices. *IEE Trans. on IA*. IA-32(2).
- [3] Koutroulis, E., and J. Chatzakis. 2001. A bidirectional, sinusoidal, high-frequency inverter design. *IEE Proc- Electric Power App*. 148(4).
- [4] Billings, K. H. 1989. Handbook of Switch mode Power Supply. *Mc Graw-Hill Publishing Company*.

## APPENDIX A

### Transformer Design Example

In this work, the designed high frequency transformer has to meet the following specifications:

- input voltage range,  $V_{max} = 67.5 \text{ V} - 100 \text{ V}$ .
- switching frequency,  $f = 17 \text{ kHz}$ .
- maximum input power,  $= 1000 \text{ W}$ .

The design procedure of the transformer are summarised as follows:

1. Selection of core geometry and core material.  
For the power and frequency ratings, an EE geometry with ferrite grade material 3C90 from Ferroxcube is selected.
2. Selection of flux density,  $B_{max}$ .  
Information from data sheets show that ferrite with grade 3C90 has the saturated flux density,  $B_{sat}$  of 3500 Gauss at 100C. Thus,

$$B_{max} \cong \frac{B_{sat}}{2} = \frac{3500}{2} = 1700 \text{ G}$$

3. Determination of conductor size.  
Calculated current density is 500 ampere per circular mils. Thus the required size of conductor would be 7120 circular mil. The most appropriate diameter for a conductor to operate at frequency of 17 kHz is approximately 1.06 mm, taking into account the conductor skin effect. Alternatively, five conductors sized awg-18 (in parallel) can be used to obtain the equivalent area of a conductor sized awg-12.

## 4. Determination of core and bobbin size.

To calculate the core dimension, Equation (5) is used. The selected core should have a greater size than the calculated value to ensure that all winding fitted well into the core. Hence:

$$A_e A_c = \left( \frac{3.39(10^2) D_{cma}}{B_{max} f} \right) P_o = \frac{3.39(10^2) 500}{170 \times 10G(17 \times 10^3 \text{ Hz})} (1000 \text{ W}) = 5.87 \text{ cm}^4$$

Core and bobbin 3C90 ETD54 have been chosen with  $A_e A_c$  value of  $8.848 \text{ cm}^4$ .

## 5. Calculation of the primary turns:

Using Equation (8), the secondary turns can be estimated as:

$$N_p = \frac{10^5 V_{dc} D}{2 B_{max} A_e f} = \frac{10^5 (66.7 \text{ V})(0.5)}{2(1700G)(2.8 \text{ cm}^2)(17 \text{ kHz})} = 20.6 \text{ turn}$$

## 6. Calculation for Secondary turns:

Calculation is done using Equation (11). However, the voltage drop of the power switch and certain circuit parameters should be taken into consideration. These include:

- The IGBT saturated voltage:  $V_{ce} = 1.8 \text{ V}$ ;
- MOSFET voltage drop:  $I_{ds} \times R_{ds} = 14.24 \text{ A} \times 0.085$ ;
- Diode forward biased voltage:  $V_F = 1.2 \text{ V}$ ;
- Estimated transformer's efficiency:  $\eta = 80\%$ ;
- The minimum modulation index,  $p = 0.7$ ;

Using these values, the minimum input voltage of primary winding can be estimated as:

$$V_p = V_{min} - 2(I_{ds} R_{ds}) = 67.5 - 2(14.24 \times 0.085 \Omega) = 65.1 \text{ V}$$

The output sine wave voltage,

$$V_{out} = 240 + V_d + V_{ce} = 240 + 2 \times 1.8 \text{ V} + 1.8 \text{ V} = 245.4 \text{ V}$$

Hence the secondary voltage is:

$$V_s = \frac{V_{out} \sqrt{2}}{p} = \frac{245.4 \times \sqrt{2}}{0.7} = 495.8 \cong 496 \text{ V}$$

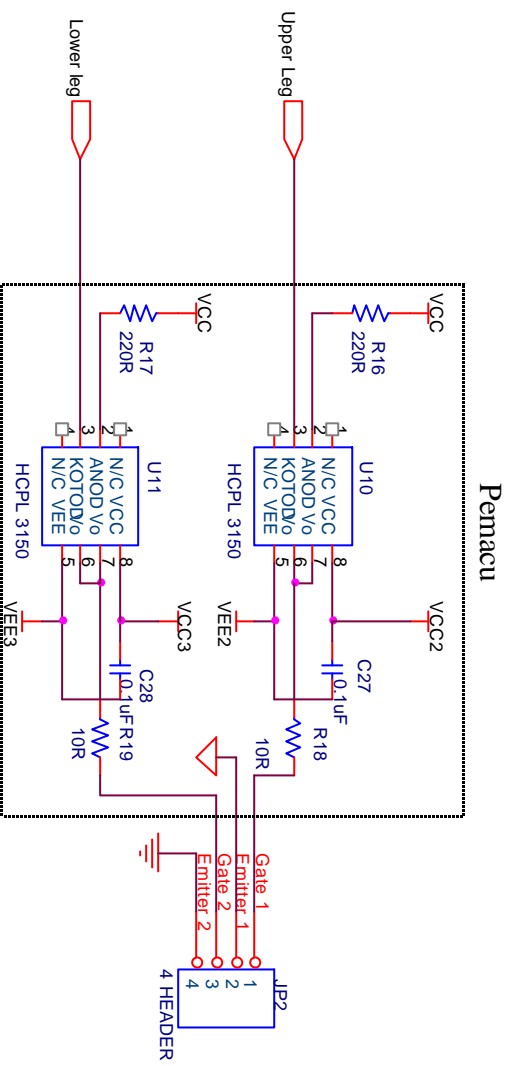
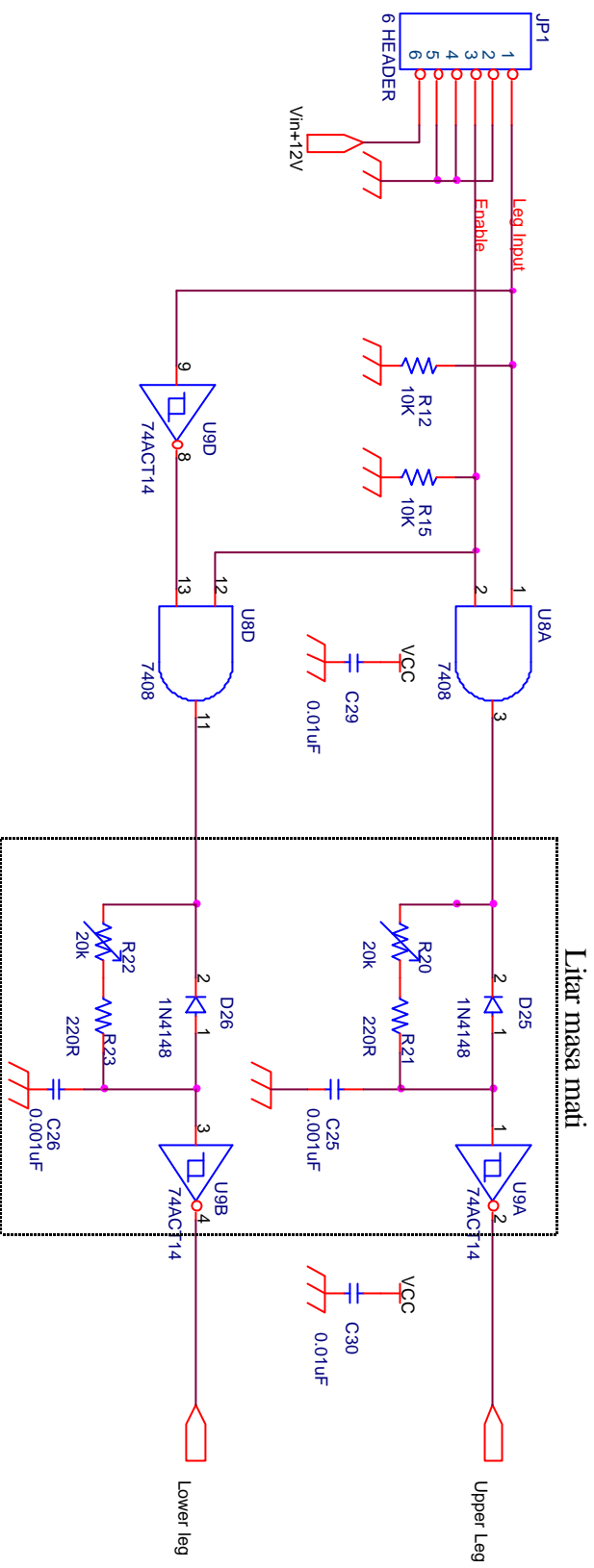
The secondary turns can be calculated as:

$$N_s = \frac{\eta V_s N_p}{V_p} = \frac{0.8 \times 496 \text{ V} \times 21}{65.1} = 128 \text{ winding}$$

## **LAMPIRAN 5**

**Litar Skematik Pemacu Gate**



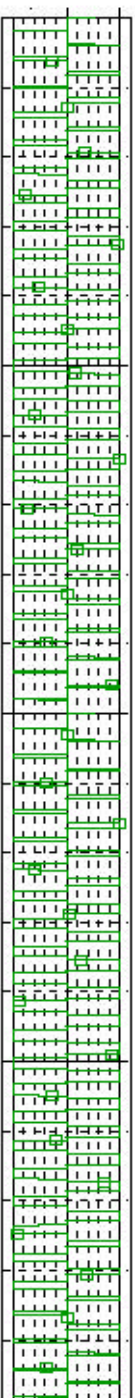


## LAMPIRAN 6

Kitar penuh 50Hz gelombang voltan dan arus litar penerus aktif

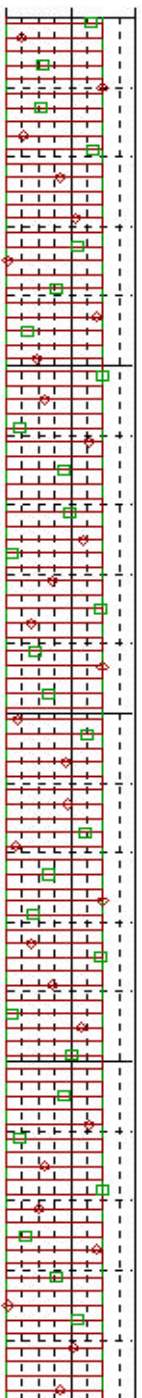
Petunjuk

$V_{HF}$

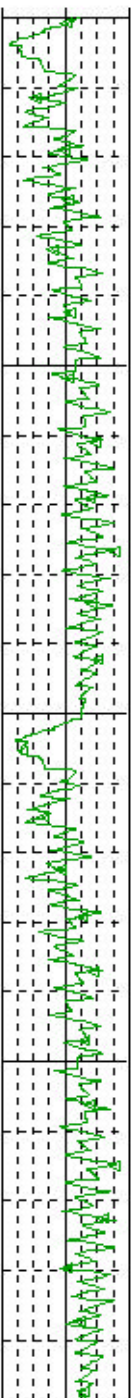


Voltan gate S3

Voltan gate S3

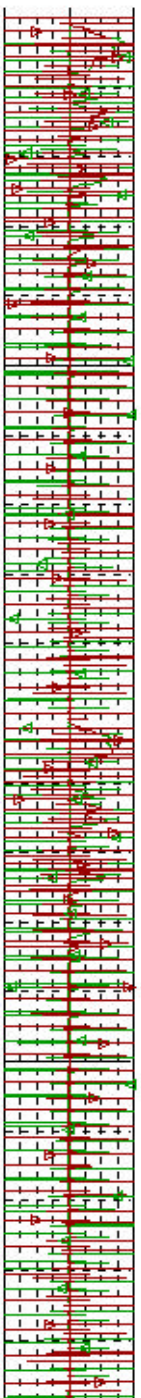


$I_L$



$I_{S3}$

$I_{S3}$



$I_{D3}$

$I_{D3}$

